

SHINE 加速器快联锁系统设计与开发

于春蕾 陈广花 丁建国 李明 肖庆雯 阎映炳

(中国科学院上海高等研究院 上海 201210)

摘要 上海硬 X 射线自由电子激光装置(Shanghai High repetition rate XFEL and Extreme light facility, SHINE) 是我国在建的大型科学工程, SHINE 高达 1 MHz 的重复频率和长达数千米的超大规模对加速器联锁系统提出了新的挑战。大型加速器联锁系统必须具有微秒级响应速度、并能同时处理数万个信号需求。通过对 SHINE 联锁需求的分析, 采用现场可编程门阵列(Field Programmable Gate Array, FPGA)技术、分布式控制技术、高速网络通讯技术, 完成了快联锁系统设计, 并通过可编程控制技术 & 接口程序开发实现了快联锁与常规慢联锁系统在同一平台上的集成。测试结果表明: 研制的加速器联锁系统实现了快、慢联锁之间以及任意站点间的数据交互和扩展, 采用 1 m 电缆连接的多站点响应时间平均值为 903.32 ns, 800 m 电缆连接的多站点响应时间平均值为 5.33 μ s。各项联锁功能和响应时间测试结果均满足 SHINE 运行要求, 同时基于 EPICS 系统实现了系统的远程控制。

关键词 快联锁, FPGA, 数据传输, FL-net, 响应时间

中图分类号 TL503.6

DOI: 10.11889/j.0253-3219.2024.hjs.47.120203

CSTR: 32193.14.hjs.CN31-1342/TL.2024.47.120203

Design and development of SHINE accelerator fast interlock system

YU Chunlei CHEN Guanghua DING Jianguo LI Ming XIAO Qingwen YAN Yingbing

(Shanghai Advanced Research Institute, Chinese Academy of Sciences, Shanghai 201210, China)

Abstract [Background] Shanghai High repetition rate XFEL and Extreme light facility (SHINE) is a large-scale scientific facility under construction in China. Due to 1 MHz repetition rate and thousands of kilometers length of SHINE, the accelerator interlock system should be a large system with response speed in microsecond magnitude and capable of processing tens of thousands of signals simultaneously. [Purpose] This study aims to design and implement fast interlock system integrated with the conventional slow interlock system for SHINE accelerator. [Method] Through the analysis of SHINE requirements, FPGA (Field Programmable Gate Array) technology, distributed control technology, and network communication technology were adopted to complete the design of the fast interlock system. The integration of fast interlock system and slow interlock system on the same platform was achieved through programmable control technology and interface program development. The interface development software for the control system was designed and developed using PyDM, and the massive data exchange between large-scale interlock system was solved by using FL-net technology. Finally, based on Experimental Physics and Industrial Control System (EPICS), the design of operation mode, system architecture and data transmission were implemented and deployed. [Results] The accelerator interlocking system developed in this study enables data exchange and expansion between fast and slow interlocks, as well as between any station. The average response time for multiple sites connected by a 1 m cable is 903.32 ns, and the average response time for multiple sites connected by an 800 m cable is 5.33 μ s. [Conclusions] All the functions of fast interlock system are implemented and verified,

第一作者: 于春蕾, 女, 1987 年出生, 2014 年于中国科学院大学获博士学位, 研究方向为加速器控制技术, E-mail: yucl@sari.ac.cn

收稿日期: 2024-05-18, 修回日期: 2024-08-29

First author: YU Chunlei, female, born in 1987, graduated from University of Chinese Academy of Sciences with a doctoral degree in 2014, focusing on accelerator control technology, E-mail: yucl@sari.ac.cn

Received date: 2024-05-18, revised date: 2024-08-29

and the system have been put into online operation for SHINE injector. The response time test results meet the SHINE operation requirements, and remote control of the system has been implemented based on the EPICS.

Key words Fast interlock, FPGA, Data transmission, FL-net, Response time

上海硬 X 射线自由电子激光装置 (Shanghai High repetition rate XFEL and Extreme light facility, SHINE) 是一台高重复率硬 X 射线自由电子激光大科学装置^[1], 其产生的 X 光脉冲最高重复频率可达 1 MHz^[2], 电子能量达 8 GeV^[3], 在物理、化学、材料、生命科学等诸多领域都有非常广泛和重要的应用。SHINE 目前设计有三条波荡器束线, 从注入器至波

荡器末端装置长度约为 2 km^[4], SHINE 装置的总体示意图如图 1 所示。加速器联锁系统可以在故障发生时对加速器的关键设备提供及时有效的保护, 避免机器损坏^[5]。同时, 联锁系统还需要将报警信息上传至上层控制系统, 提醒操作人员进行相应的操作和处理, 并提供机器状态指示、历史记录查询等功能^[6]。

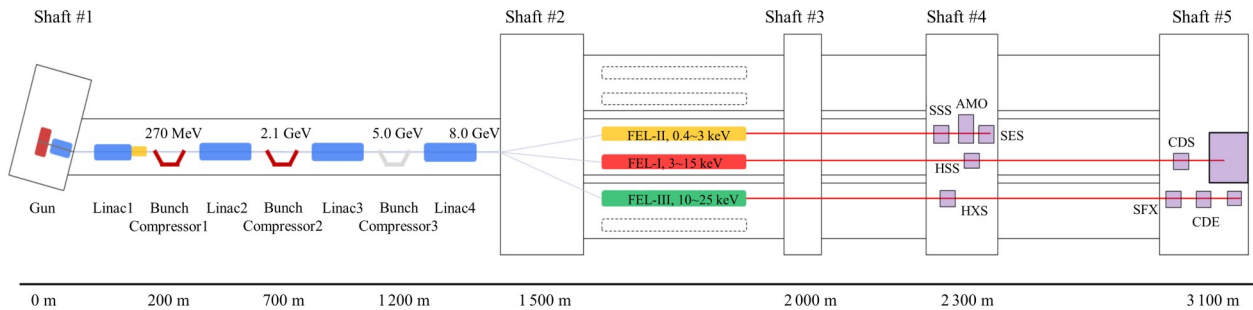


图 1 SHINE 装置示意图

Fig.1 Schematic layout of the SHINE

由于上海硬 X 射线自由电子激光装置具有高重复频率、高稳定性等特点, 联锁系统单节点响应时间应小于 10 μs , 节点间的响应时间应小于 100 μs 。传统基于可编程逻辑控制器 (Programmable Logic Controller, PLC) 的联锁系统响应时间仅在毫秒量级^[7], 因此, 快联锁系统需要采用基于现场可编程门阵列 (Field Programmable Gate Array, FPGA) 的技术路线^[8]。为区别于快联锁系统, 基于传统 PLC IO 模块的联锁系统称为慢联锁系统。其次, SHINE 装置的总长度达到 3100 m, 联锁系统的站点数量、信号数量和种类以及地理分布范围都随之扩大, 联锁站点预计达到 100 个。如何实现大规模系统架构下特殊信号的传输和共享, 也是联锁系统设计中需要解决和考虑的问题。基于以上需求, SHINE 需搭建一

套基于 FPGA+PLC 的联锁系统, 并且对站点间的信号交互, 包含机器的运行模式进行设计与开发。

1 快联锁结构和开发环境

SHINE 联锁系统采用“成熟的硬件板卡+完全自主开发联锁功能软件”的系统方案, 确定了基于横河 FPIO (Field Programmable High-speed IO) 模块的快联锁开发方案。FPIO 模块是在横河 FA-M3/e-RT3 的基础上安装和使用的高功能 I/O 模块, 具备 μs 级的 IO 响应时间, 其结构图如图 2 所示。模块内置 FPGA, 允许用户在模块中开发和编译 FPGA 功能, 开放用户自主开发用户逻辑回路。模块共有 24 个 LED 灯, 可指定任意信号显示; 每个模块支持 24 路输入和 24 路的输出 (5~24 V)。

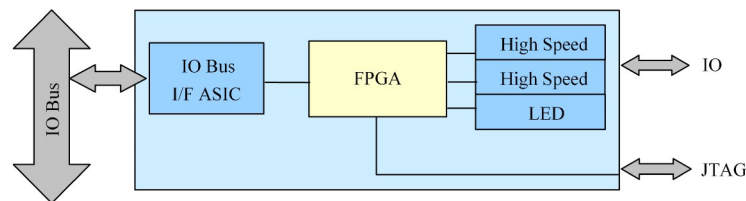


图 2 快联锁 FPIO 模块结构图

Fig.2 The structure diagram of fast interlock FPIO module

SHINE 直线段的机柜需要直接安装在加速器隧道内, 机柜规格只有 26U, 因此设备安装的空间十分

有限。FPIO 模块与常规 PLC 模块的大小相同, 能够直接安装在 PLC 的底板上, 这样有效解决了快联锁

系统的工艺和供电问题,并且缩减了快联锁系统所需的安装空间,和慢联锁系统在硬件结构和外观上可结合为一个“整体”。FPIO 模块内置的 FPGA 使用的是 Xilinx 公司的 Spartan6 XC6SLX25 系列芯片,其开发和设计流程遵循 FPGA 开发的通用流程。模块带有编程口,通过转接线缆和 JTAG 编程线缆可连接计算机,实现与 Xilinx 的工具包 ISE Design

Suite 的连接。BSP (Board Support Program) 板级支持软件提供了部分可调用的接口模块和功能。在此基础上,使用硬件描述性语言可以实现联锁系统自行定义的控制逻辑开发,SHINE 联锁系统选用 verilog HDL 语言进行相关功能开发。表 1 列出了在快联锁系统开发过程中用到的软硬件。

表 1 快联锁系统开发所需的软硬件
Table 1 The software and hardware required for the fast interlock system

| 所需项 Required items | 名称 Denomination |
|--|--|
| FPGA 开发环境 FPGA development environment | ISE@designed Suite 14.7 Spartan 6 VM |
| 虚拟机 Virtual machine | Oracle VM VirtualBox |
| FPIO 软件模板 FPIO software | BSP |
| FPIO | F3DF01-ON |
| FA-M3 系统 FA-M3 system | 包含电源模块、底板、CPU 等 FA-M3 system contains PS, baseboard, CPU, etc. |
| FPGA 编程线缆 FPGA platform cable | HW-USB-II-G |
| 编程转换线 Conversion cable | KM73-1 |

2 快联锁模块通讯与信息交互

快联锁模块安装在 PLC 底板上带来的优势还在于快联锁和慢联锁系统之间可以通过 IO 总线进行数据通讯。通过在 CPU 和 FPGA 两端分别进行代码开发,可以实现快联锁系统和慢联锁系统之间的数据读写。这样极大方便了两个系统之间的信息交互和共享,解决了快慢联锁之间的数据融合问题。FPGA 模块支持寄存器数据传输实现与 PLC CPU 之间的通讯,通过接口程序的开发,可在 CPU 端读取

FPGA 模块所有输入输出点、LED 的状态以及任意相关的快联锁过程变量信息,系统间的结构如图 3 所示。

在快联锁 FPGA 逻辑程序开发过程中,需要配置和定义系统自主的 userlogic.h 头文件,将需要与 CPU 之间进行数据交互的寄存器在此文件中进行地址和变量的声明,在此基础上通过读写接口模块的开发和调用,在 CPU 端即可通过梯形图读写头文件中相应地址的寄存器数值。

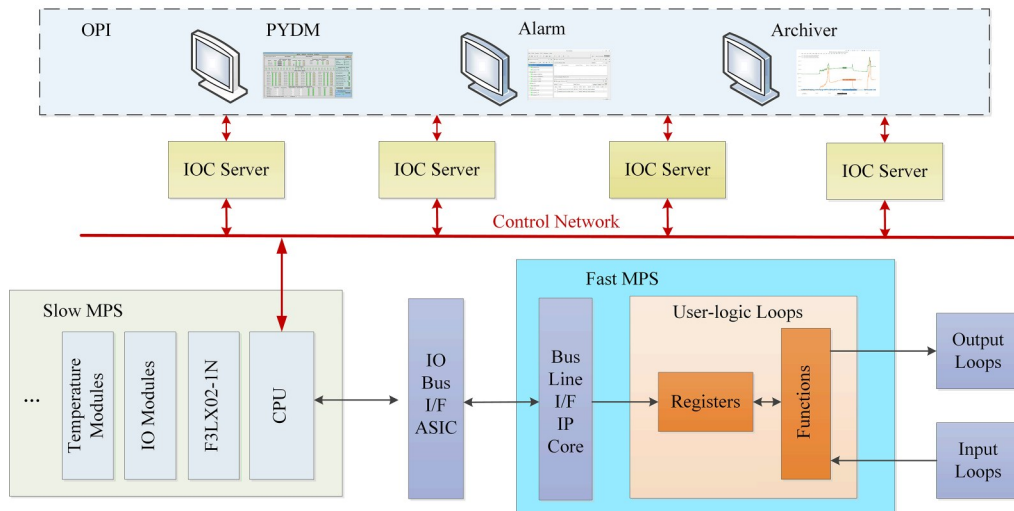


图 3 快联锁与慢联锁系统总体结构图
Fig.3 General architecture of fast interlock system and slow interlock system

SHINE 的远程控制系统使用加速器主流的分布式控制软件 EPICS (Experimental Physics and Industrial Control System) 进行开发与设计,联锁系

统通过 PLC CPU 端的网络接口可以连接到控制网,实现与 IOC 服务器的通讯^[9]。目前使用 EPICS netDev 和 Modbus 两种设备支持驱动都可实现 IOC

对 PLC 地址寄存器的访问。基于快慢联锁之间数据通讯程序的开发, EPICS 远程控制系统可以获取整个联锁系统包含基于 FPGA 的快联锁系统的任意相关数据, 实现联锁系统的远程监测与控制。SHINE 控制系统的界面选用 PyDM (Python Display Manager) 进行设计与开发, 可结合 Archiver Appliance 和 CSS Alarm 等多种上层应用软件获取联锁系统的数据信息。

3 系统设计与结构

SHINE 联锁系统信号量庞大且地理分布广, 因

此系统整体采用“主站+综合站+子站”分层的结构设计。每个站点都由快联锁和慢联锁两套系统组成, 联锁信号的获取和传输不依赖于软件, 均采用电缆连接^[10]。联锁主站用来收集和控制中心级联锁信号, 包括激光光闸的控制、定时触发的允许信号、高重频的允许信号以及辐射安全联锁信号等。除此之外, 主站还需综合处理和判断各站点发来的综合信号, 实现停束控制、模式控制、中控语音报警、大屏机器状态显示等一系列功能, 如图 4 所示。

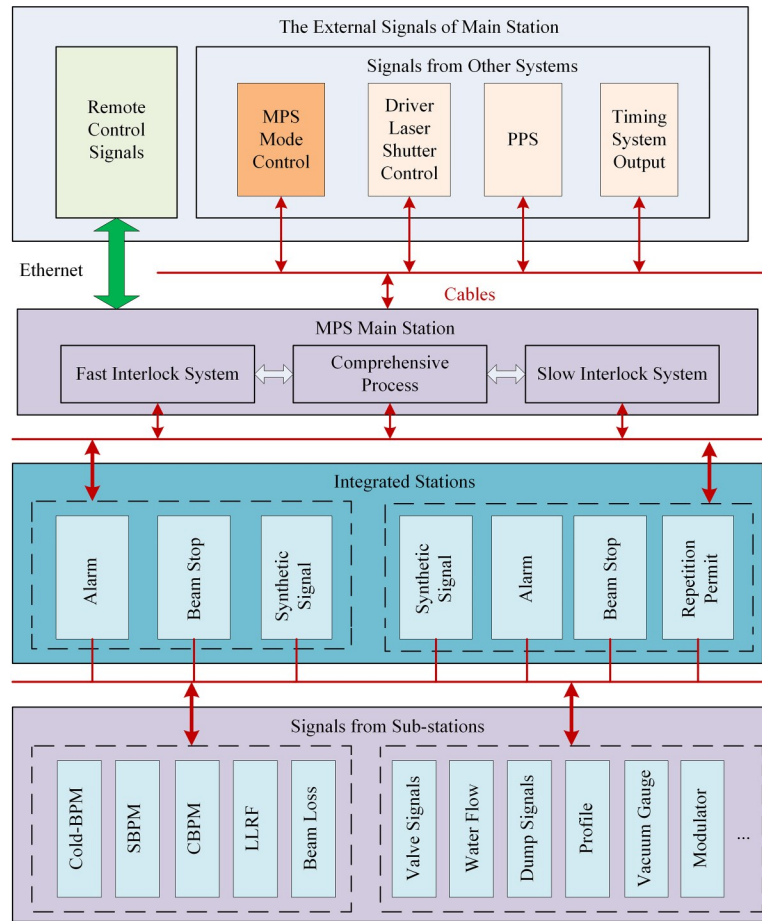


图 4 联锁站点间结构和信号交互

Fig.4 Structure and signal interaction between intergrated stations of interlock system

每个加速器段依据需求设立 1~2 个综合站点, 对各子站联锁状态和停束信息等信号进行收集和判断, 通过综合站点实现信号的综合和精简, 可大大减少主站处理信号的数量和降低系统的复杂度。

分布在加速器各处的子站位于联锁系统下层, 用来收集和处理本加速器段相关的联锁信号, 包含调制器信号、工艺系统相关信号、真空系统信号(包含绝热真空、束流真空、耦合器真空的预警/报警以及泵电源报警信息等)、阀门控制(插板阀和快阀)、

准直器报警信号、束测系统(包含丝扫描、profile、BPM 和束损报警信号)、相关电源系统报警信息等^[11]。本地相关的联锁逻辑判断和输出全部在子站内处理和执行, 并且将本段的信号状态进行综合, 最终上传至联锁主站, 由主站结合加速器相关调试需求和保护逻辑进行进一步的上层处理。

在子站接入的各系统联锁输入信号中, 对联锁响应速率要求高、需要快速踢束的信号接入快联锁系统, 例如束测系统的 SBPM、CBPM、Cold-BPM、束

损报警等信号,功率源的低电平系统状态和控制信号、真空快规报警信号等,SHINE 快联锁系统主要信号的数量统计如表2所示。快联锁的逻辑处理与加速器的运行模式相关,当装置处于运行状态时,任意

一路快联锁信号报警,快联锁系统将执行停束操作,包括关闭快激光光闸和停止激光系统的定时触发,如图5所示。

表2 快联锁系统信号统计表
Table 2 Statistical table of fast interlock signals

| 对接系统 Systems | 注入器段信号数量 Numbers of signals from injector | 直线段信号数量 Numbers of signals from linac | 束流分配和波荡器段信号数量 Numbers of signals from beam distribution and undulator beamlines |
|---|---|---|---|
| 低电平系统 LLRF | 16 | 162 | 12 |
| 真空 Vacuum | 9 | 80 | 15 |
| 束流测量 Beam measurement | 32 | 192 | 657 |
| 束流分配功率源 Beam distribution power source | 2 | 0 | 60 |

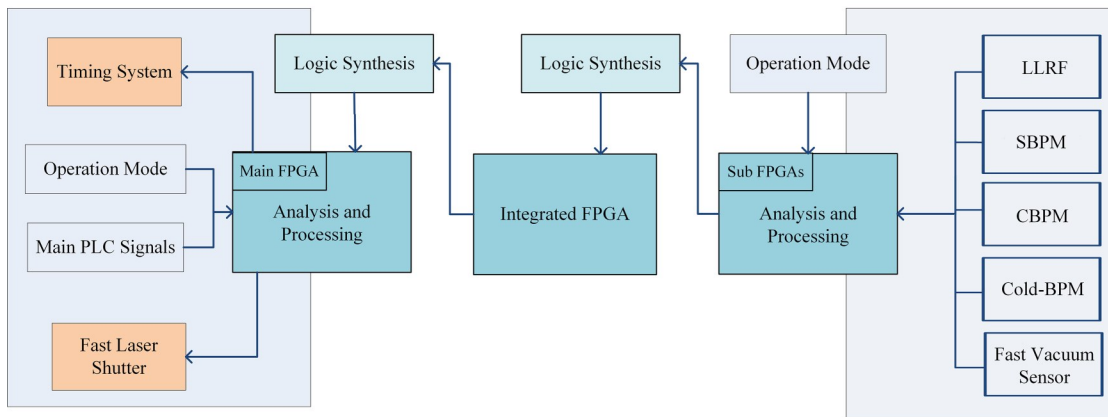


图5 快联锁系统逻辑执行图
Fig.5 Logic execution diagram of fast interlock system

4 模式控制和传输

为了方便物理人员的操作,并且进一步降低误操作的发生概率,在联锁系统中引入运行模式的设计。运行模式可以在联锁系统中实现“一键式”的模式和逻辑切换,在不同的模式下自动匹配不同的逻辑,由主站综合控制,分发给系统的各个站点^[12]。

根据 SHINE 加速器结构和调试需求,模式选择中对加速器进行了分段设计,注入器部分按照电子枪和完整注入器段设置两个分段模式,直线部分按照废束桶的位置进行分段,共设 BC1 (bunch compressor 1)、BC2、break、分支线、直线加速器末端 5 个分段,其中注入器段的运行模式设定和说明见表3。

系统设有老练和运行两种状态选择,老练模式一般用于加速器调试和功率源等设备的老练阶段,由于各系统设备状态不稳定,所有报警信号不锁存,可实现报警信号的自动复位功能。SHINE 装置在不同重复频率下参与联锁的设备不完全相同,按照设

备对频率的保护要求,频率模式又可划分成高重复频率、中重复频率和低重复频率三种状态。此外,SHINE 三条波荡器线的运行和调试相互独立,彼此之间不受影响,因此束流分配的调试模式又可进一步细分,三条线站的运行状态可以任意组合。因此,SHINE 可能的运行模式组合高达几十种。

联锁系统需要各站点共同配合才可完成运行模式的切换和控制,而 SHINE 联锁系统的站点多、模式数量大,如果模式传输以线缆的形式分发至各站点会降低系统的灵活性和性价比,并增加系统和工艺实施的复杂度^[13]。联锁系统对运行模式传输和切换的响应速率要求不高,毫秒量级的响应速度远能满足要求。FL-net 是用于连接多种可编程控制器、计算机数字控制器和自动化控制器产品的开放网络^[14]。模式面板的控制、运行模式的切换和管理在主站执行,再由主站点通过 FL-net 协议发出,各站点控制器使用 FL-net 专用网络连接,通过 FL-net 协议实现模式数据的共享,如图6所示。通过 FL-net 技

表3 注入器段联锁运行模式
Table 3 The interlock operation mode of injector

| 运行模式 Operation mode | 模式说明 Mode declaration |
|--------------------------------------|--|
| 注入器老练模式 Commissioning mode | 停止驱动激光的定时输出, 关闭激光光闸, 正常情况下, 保持功率源工作状态。信号报警不锁存, 可自动复位 The trigger for driver laser should be inhibited, and the laser shutter should be closed. Keep the solid-state amplifiers working if the related interlock signals are normal. The alarm signals are not latched, and the function of automatic reset can be implemented. |
| 电子枪运行 Electron gun operation mode | 电子枪段建立正常的联锁条件, 旁路电子枪段之后的联锁输入 All the signals after the e-gun should be bypassed, and the normal interlock condition is established for e-gun. |
| 注入器运行 Injector operation mode | 注入器段建立正常的联锁条件, 旁路注入器之后的联锁输入 The normal interlock condition is established for injector, and all the signals after injector should be bypassed. |
| 低重频模式 Low repetition rate mode | 禁止激光的定时触发频率超过 50 Hz The repetition rate of trigger for driver laser should be less than 50 Hz. |
| 高重频模式 High repetition rate mode | 禁止截面靶在线工作, 禁止丝扫描设备工作在低速状态 The profiles are forbidden to work on line, and wire scanners are forbidden to work in slow speed. |

术不仅可以使联锁系统各个站点都获取运行模式的设定信息, 而且通过 CPU 和 FPGA 之间的数据传输, 也同样解决了快联锁系统获取运行模式的问题。

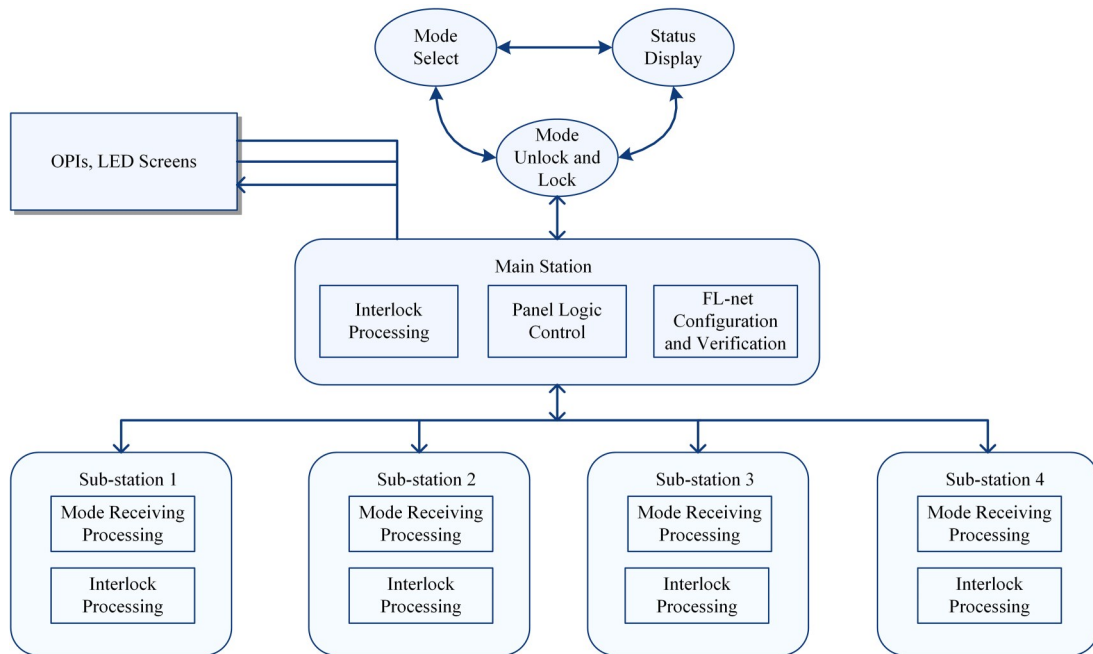


图6 联锁运行模式控制和传输示意图
Fig.6 Schematic diagram of interlock mode control and transmission

5 系统搭建与测试

5.1 系统搭建

基于 FPGA 的快联锁系统和运行模式传输方案, 在 SHINE 注入器联锁系统中完成搭建、开发和验证。目前, SHINE 注入器段的联锁系统已完成现场安装, 图 7 展示了一个联锁子站的现场图。注入器段联锁系统由 1 个主站和 3 个子站构成, 系统采用

FAM3 SP71-4S 系列 CPU, 每个子站含 3 个 FPIO 快联锁模块。

SHINE 联锁系统的 EPICS IOC 基于 Modbus 协议和驱动进行开发^[15], 控制界面按照不同加速器分段和系统两个维度进行切分, 图 8 显示了目前已投入运行的电子枪段的联锁系统界面。目前 SHINE 加速器联锁控制模式面板的设计和安装、模式控制方式、信号传输和处理已在系统内搭建完成。



图7 SHINE 联锁子站现场图
Fig.7 The sub-station site photographs of interlock system

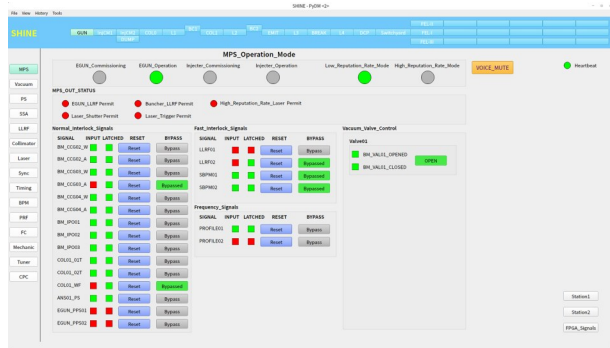


图8 电子枪段的联锁界面截图
Fig.8 Snapshot of the interface of interlock system for electron gun

5.2 响应时间测试

在单节点快联锁系统响应测试中,随机选择1路快联锁模块的输入通道作为测试通道,另外一个测试通道为节点经过联锁逻辑运算后的输出信号,采用示波器测量输入信号上升沿和输出信号下降沿之间的相对延时,测量计数不低于10 000次,测试结果显示单节点响应时间平均值为328.81 ns,优于单节点响应时间10 μs的设计指标,示波器测试结果如图9所示。

在多站点响应时间测量中,输入信号为子站1的输入联锁信号,经过联锁逻辑处理后通过1 m电缆传输给主站,主站经过联锁逻辑处理后将处理结果分别通过1 m和800 m电缆传输给子站2,子站2经过多级门电路联锁逻辑处理后输出,示波器测试结果如图10所示。结果表明,采用1 m电缆连接的多站点响应时间平均值为903.32 ns,使用800 m电缆连接的多站点响应时间平均值为5.33 μs,满足节点间响应时间100 μs的设计要求。



图9 单节点响应时间测试的示波器截图
Fig.9 Snapshot of oscilloscope results for single node response time test



图10 节点间响应时间测试的示波器截图
(a) 1 m 电缆连接, (b) 800 m 电缆连接
Fig.10 Snapshot of oscilloscope results for multi-nodes response time test (a) 1 m cable connection, (b) 800 m cable connection

6 结语

通过自行开发代码,完成了基于FPGA的快联锁逻辑功能开发、快联锁和慢联锁之间数据通讯开发、EPICS远程控制系统的开发以及采用FL-net技术实现了运行模式的设计和实现。对系统进行了响应时间和运行模式相关功能的测试,测试表明

单节点平均响应时间为 328.81 ns, 节点间经 800 m 电缆连接的系统平均响应时间为 5.33 μ s, 均优于快联锁系统的设计指标。系统运行模式的设置和传输功能正常, 各站点在不同模式下相应联锁逻辑切换等功能也已通过测试并投入正常运行。SHINE 加速器快联锁系统功能完善, 运行稳定正常, 满足系统的设计要求。

作者贡献声明 于春蕾负责联锁系统的整体设计、需求对接、运行模式设计和实现、快联锁系统的设计与开发, 并负责数据的收集和整理、文章的起草和最终版本的修订; 陈广花负责研究的提出及设计, 样机的搭建和测试; 丁建国负责系统设计的指导和监督、系统机柜集成的硬件设计; 李明负责系统的工艺流程和实施工作, 慢联锁系统的软件开发和调试; 肖庆雯负责基于 EPICS 远程控制系统的开发和调试; 阎映炳负责文章版本的修改, 负责项目的监督和管理、系统设计的把控。

参考文献

- 曾孟麒, 尹亮, 尹聪聪, 等. 基于 EPICS 的 SHINE 束线站定时设备控制系统[J]. 核技术, 2023, 46(7): 070102. DOI: 10.11889/j.0253-3219.2023.hjs.46.070102.
ZENG Mengqi, YIN Liang, YIN Congcong, *et al.* Development and implementation of an EPICS-based timing equipment control system for SHINE beamlines and endstations[J]. Nuclear Techniques, 2023, 46(7): 070102. DOI: 10.11889/j.0253-3219.2023.hjs.46.070102.
- 赵振堂, 冯超. X 射线自由电子激光[J]. 物理, 2018, 47(8): 481 - 490. DOI: 10.7693/wl20180801.
ZHAO Zhentang, FENG Chao. X-ray free electron lasers [J]. Physics, 2018, 47(8): 481 - 490. DOI: 10.7693/wl20180801.
- 万钧, 冷用斌, 赖龙伟, 等. SHINE 丝扫描截面测量系统样机数据采集系统研制[J]. 核技术, 2022, 45(5): 050101. DOI: 10.11889/j.0253-3219.2022.hjs.45.050101.
WAN Jun, LENG Yongbin, LAI Longwei, *et al.* Development of data acquisition system for prototype of SHINE wire scanner system[J]. Nuclear Techniques, 2022, 45(5): 050101. DOI: 10.11889/j.0253-3219.2022.hjs.45.050101.
- Wang D. Progress on SHINE machine[C]. Future Light Sources 2023, Luzern, Switzerland, 2023.
- 任航. 强流重离子加速器 HIAF-BRing 机器保护研究 [D]. 兰州: 中国科学院近代物理研究所, 2022. DOI: 10.27560/d.cnki.gkjwc.2022.000072.
REN Hang. Research on HIAF-BRing machine protection of high current heavy ion accelerator[D]. Lanzhou: Institute of Modern Physics, Chinese Academy of Sciences, 2022. DOI: 10.27560/d.cnki.gkjwc.2022.000072.
- Wang S Y, Song Y T, Feng H S, *et al.* Design of a personnel safety interlock system for proton therapy[J]. Nuclear Science and Techniques, 2021, 32(4): 39. DOI: 10.1007/s41365-021-00875-1.
- 程艺. CAFe 机器保护系统关键技术研究[D]. 兰州: 中国科学院近代物理研究所, 2021. DOI: 10.27560/d.cnki.gkjwc.2021.000027.
CHENG Yi. Research on key technologies of CAFe machine protection system[D]. Lanzhou: Institute of Modern Physics, Chinese Academy of Sciences, 2021. DOI: 10.27560/d.cnki.gkjwc.2021.000027.
- Nordt A, Carroll M, Gustafsson J, *et al.* Verification and validation of the ESS machine protection system of systems (MP-SoS) [C]. The 19th Biennial International Conference on Accelerator and Large Experimental Physics Control Systems (ICALEPCS), Cape Town, South Africa, 2023. DOI: 10.18429/JACoW-ICALEPCS2023-TU2BCO06.
- 刘鑫, 蒋舸扬, 沈立人, 等. 基于 FPGA 和 ARM 的控制器设计及在快联锁保护系统中的应用[J]. 核技术, 2010, 33(9): 653 - 656.
LIU Xin, JIANG Geyang, SHEN Liren, *et al.* Design of a controller based on FPGA & ARM and its application in the SSRF fast interlock system[J]. Nuclear Techniques, 2010, 33(9): 653 - 656.
- Zhang Y L, Zhu P, Jin D P. The fast protection system for CSNS accelerator[C]. The 18th Biennial International Conference on Accelerator and Large Experimental Physics Control Systems (ICALEPCS), Shanghai, China, 2021. DOI: 10.18429/JACoW-ICALEPCS2021-WEBR03.
- Yuan Q B, Gu M, Wang R P, *et al.* The control system for SSRF injection and extraction[J]. Nuclear Science and Techniques, 2007, 18(6): 326 - 329. DOI: 10.1016/S1001-8042(08)60002-0.
- 于春蕾, 赵欢, 丁建国. 上海软 X 射线自由电子激光装置联锁保护系统[J]. 原子能科学技术, 2018, 52(4): 756 - 761. DOI: 10.7538/yzk.2017.youxian.0396.
YU Chunlei, ZHAO Huan, DING Jianguo. Interlock system for soft X-ray free-electron laser in Shanghai[J]. Atomic Energy Science and Technology, 2018, 52(4): 756 - 761. DOI: 10.7538/yzk.2017.youxian.0396.
- Chiu C T, Wang Y C. Performance evaluation of FL-net

- over Ethernet for networked control system[C]. 2012 International Conference on Systems and Informatics (ICSAI2012). May 19-20, 2012, Yantai, China. IEEE, 2012: 1621 - 1625. DOI: [10.1109/ICSAI.2012.6223351](https://doi.org/10.1109/ICSAI.2012.6223351).
- 14 于春蕾, 陈建锋, 张莹, 等. 上海光源储存环机器保护系统升级[J]. 原子能科学技术, 2020, **54**(3): 571 - 576. DOI: [10.7538/yzk.2019.youxian.0345](https://doi.org/10.7538/yzk.2019.youxian.0345).
- YU Chunlei, CHEN Jianfeng, ZHANG Ying, *et al.* Upgrade of machine protection system in Shanghai synchrotron radiation facility storage ring[J]. Atomic Energy Science and Technology, 2020, **54**(3): 571 - 576. DOI: [10.7538/yzk.2019.youxian.0345](https://doi.org/10.7538/yzk.2019.youxian.0345).
- 15 Rivers M. Modbus[EB/OL]. [2023-06-03]. <https://epics-modbus.readthedocs.io/en/latest/#modbus-data-types>.