# 可扩展式微处理器总剂量效应在线测试 系统研制

陈法国<sup>1,2</sup> 于伟跃<sup>1</sup> 梁润成<sup>1,2</sup> 郑智睿<sup>1</sup> 郭 荣<sup>1</sup> 1(中国辐射防护研究院 太原 030006) 2(核药研发转化及精准防护山西省重点实验室 太原 030006)

**摘要** 针对功能丰富、大规模集成微处理器总剂量效应的测试需要,研制了一种可扩展式的在线测试系统。测试系统由主控制电路、可扩展信号采集电路、被测样品接口、上位机及配套软件组成,提供了功耗电流、片内存储、通信、时钟、模数/数模转换、直接存储访问等多种参数测量或功能校验方法。利用测试系统对16个特征尺寸40 nm的微处理器开展了<sup>60</sup>Co源辐照实验,所有样品在吸收剂量达到(377.44±20.34)Gy(Si)后出现了数字通信中断、功耗电流突然下降、模数/数模输出异常等现象。综合所有12项测量或校验结果,推断该微处理器的总剂量失效模式很可能是部分内核指令无法执行而导致的功能失效,同时也说明在线原位测试系统能够为总剂量失效模式分析提供更多、更直接的数据信息。

关键词 总剂量效应,在线测试,微处理器,参数退化,功能失效 中图分类号 TL99

DOI: 10.11889/j.0253-3219.2022.hjs.45.110404

#### Development of extendable on-line test system for total ionizing dose effect of microprocessor

CHEN Faguo<sup>1,2</sup> YU Weiyue<sup>1</sup> LIANG Runcheng<sup>1,2</sup> ZHENG Zhirui<sup>1</sup> GUO Rong<sup>1</sup>

1(China Institute for Radiation Protection, Taiyuan 030006, China) 2(Shanxi Provincial Key Laboratory for Translational Nuclear Medicine and Precision Protection, Taiyuan 030006, China)

**Abstract [Background]** Compared with transistors and small-scale integrated circuits, the total ionizing dose (TID) effect and testing of multifunctional large scale integrated microprocessors are more complex. The difficulty of testing is to analyze the failure mode of microprocessor online from limited information under irradiation. **[Purpose]** This study aims to develop an extendable on-line test system for TID effect of microprocessor and carry out preliminary application. **[Methods]** The testing system was composed of control circuit, extendable signal acquisition circuit, tested sample interface, upper computer and software. Multiple parametric measurement or functional verification methods such as power consumption current, on-chip memory, communication, clock, analog-to-digital/ digital-to-analog converter (ADC/DAC) and direct memory access of microprocessor were provided. Sixteen microprocessors with feature size 40 nm were irradiated with <sup>60</sup>Co source and tested on-line. **[Results]** After the irradiation dose is accumulated to (377.44±20.34) Gy(Si), all samples are malfunctional with digital communication interruption, sudden drop in current consumption, abnormal ADC/DAC output and so on. **[Conclusion]** Based on all 12 kinds of parametric measurement or functional verification results, the TID effect of this type of microprocessor is

Received date: 2022-09-13, revised date: 2022-10-20

中核集团青年英才计划项目(No.CNNC20010701)、抗辐照应用技术创新中心项目(No.KFZC2020020302)资助

第一作者:陈法国,男,1987年出生,2011年于中国辐射防护研究院获硕士学位,副研究员,研究领域为运行辐射防护技术

收稿日期: 2022-09-13, 修回日期: 2022-10-20

Supported by CNNC Science Fund for Talented Young Scholars (No.CNNC20010701), the Fund of Innovation Center of Radiation Application (No. KFZC2020020302)

First author: CHEN Faguo, male, born in 1987, graduated from China Institute for Radiation Protection with a master's degree in 2011, associate researcher, focusing on radiation protection technology

probable to be a functional failure caused by some kernel instructions. The on-line test system of this study can provide more direct data information for the total dose failure mode analysis.

Key words Total ionizing dose effect, On-line testing, Microprocessor, Parametric degradation, Functional failure

在智能化发展的大背景下,应用于核工业领域 的智能设备在辐射环境条件下的可靠性备受关注; 除了核事故应急、反应堆堆芯内部等极端情况,核工 业领域的大量电子设备主要工作在Gy·h<sup>-1</sup>量级以下 的中低剂量率γ辐射环境中,通常只需要考虑总剂 量效应的影响。综合考虑抗辐射加固器件和商用现 货器件(Commercial Off-the-Shelf,COTS)的耐辐射 性能、功能丰富性、成本、供货周期等因素,在深入研 究COTS器件总剂量效应失效规律和表征方法的基 础上,通过COTS器件的耐辐射筛选、受照剂量管理 以及定量或定期更换,是优化其应用可靠性的一种 可行方式<sup>[1-2]</sup>。

为了在辐照条件下原位测试器件的总剂量效 应,目前针对存储器[3-5]、数字信号处理器[6]、图像传 感器[7-8]等功能特定或规模适中的集成芯片[9-11],开 发了多种专用在线测试系统。但对于功能丰富、内 部结构复杂的大规模微处理器,随着集成电路特征 尺寸向深亚微米和纳米级发展[12],微处理器总剂量 效应的机理以及宏观功能表现都有新的变化,现有 测试方法和测试系统的适用性和通用性都值得关 注[13-15]:首先,微处理器由片内存储器、内核、通信、 时钟、通用输入/输出接口(Input/Output port, I/O)等 多种内置模块组成,其功能失效模式研究需要实时 测试各内置模块的运行状态;其次,微处理器失效可 能表现为功耗电流等宏观电参数退化、功能失效或 者耦合失效,参数退化与功能失效的内在联系研究 需要同时获取参数信息与功能状态;最后,耐辐射测 试筛选涉及不同厂家、不同系列的微处理器,并且可 能需要同时测试多个微处理器以评估其耐辐射性能 在批次间、批次内的分散性,也对测试系统的通用性 提出了一定的要求。为此,针对微处理器的总剂量 效应研究及测试筛选需要,研制了一种可扩展式的 在线测试系统,并初步应用于40 nm 微处理器的失 效模式研究。

## 1 微处理总剂量失效模式及测试方法分析

### 1.1 总剂量失效模式

微处理器是由众多晶体管构成的硅半导体器件;电离辐射在其内部沉积能量产生的电子-空穴对,会发生复合、输运、俘获等一系列物理过程,最终造成电学性能参数以及器件功能的瞬态或永久性变

化,从而表现为单粒子效应、瞬态剂量率效应、总剂 量效应三类辐照效应。

作为核工业领域主要关注的总剂量效应,在晶体管层级主要是器件氧化层内部形成的固定陷阱电荷和Si-SiO<sub>2</sub>界面态陷阱所造成的,表现为阈值电压 漂移、漏电流增大等电学性能参数退化。晶体管的 总剂量效应主要取决于器件工艺,随着以互补式金 属氧化物半导体工艺(Complementary Metal - Oxide - Semiconductor, CMOS)为代表的集成电路的特征 尺寸从微米量级缩小到纳米量级,栅氧化物中沉积 陷阱电荷的能力大大降低、阈值电压漂移随之大幅 减弱,使得影响总剂量效应的关键损伤部位从栅氧 化层变成场氧化层;理论上,随着工艺特征尺寸的减 小,器件耐总剂量效应还与偏置电压、负载等工作状 态以及剂量率、温度、退火等辐照条件有关。

在芯片层级,功能丰富的内部结构决定了微处 理器总剂量失效模式的复杂性,可能是模拟量超出 额定范围的参数退化,也可能是逻辑电平、时序等数 字电路节点变化而造成的功能失效,并且参数退化 与功能失效之间是相互关联的。Boychenko等<sup>[14]</sup>基 于大量的实验研究统计发现,简单逻辑单元的总剂 量效应主要表现为参数退化,微处理器则兼有参数 退化和功能失效,且以功能失效居多;Guertin等<sup>[16]</sup> 在实验中观察到了微处理器的发光二极管(Light-Emitting Diode, LED)控制失效、Flash位错误、堆栈 溢出、非受控启动编译、寄存器不可读、程序无法运 行等多种功能失效模式。与此同时,微处理器内置 模块的辐射敏感性也各有差异,也会在芯片层级表 现出不同的失效剂量,不仅与各模块的本征特性有 关,还受到偏置条件和工作状态的影响。

## 1.2 测试方法分析

针对单个晶体管或小规模集成电路,已经有总剂量效应测试的标准方法<sup>[17]</sup>。对单个晶体管,可以测量其电流-电压(I-V)输出或转移特性曲线,从而详细分析阈值电压漂移、漏电流变化等敏感参数;对小规模集成芯片,可以通过相对简单的测试电路并结合仿真技术,确定芯片的失效模式和失效剂量分布<sup>[15]</sup>。

由于微处理器功能丰富、内部结构复杂,并且总 剂量效应与工作状态、辐照条件有关,通常需要在线 原位进行参数和功能测试,但是在具体的测试实现 方式和失效模式分析方面,还存在一定的挑战。功 耗电流、输出电压等参数测试相对容易,但有限的外 部引脚不能全面反映内部结构电学参数的变化,并 且参数退化难以直接归因到具体的失效模块。功能 测试理论上可以通过微处理器循环运行预载程序来 校验所有的预期功能,但需要考虑功能校验方式的 代表性和特异性:一方面,内置模块的辐射敏感性存 在差异,并且存在多个内置模块共同实现单个功能 或者单个模块参与多个功能实现的情况;另一方面, 大部分功能失效通常表现为一个突变过程,并且会 导致测试系统无法获取预载程序运行状态,在此过 程中能够获取的信息比较有限。除此之外,还需要 考虑辐照实验中对测试系统远距离控制、屏蔽防护、 批量测试等方面的需求。

## 2 在线测试系统的设计调试

### 2.1 系统组成

综合考虑测试需要以及相关经验反馈,微处理 器总剂量效应测试条件的设计可以参考以下信息或 原则<sup>[13-14,18]</sup>:辐照中在线原位测试且实时上传数据; 参数测量与功能校验相结合;功能失效通常会伴随 功耗电流的变化、甚至是突变;微处理器内核、片内 存储单元通常是最敏感的片内模块;功能校验方式 全面且具有互异性,以便归因到失效的片内模块;测 试接口尽量考虑不同类型微处理器的兼容性以及批 量测试的可扩展性。

根据微处理器总剂量效应研究及测试筛选需要,研制了一种基于多通道数模信号采集的可扩展 式在线测试系统,主要由主控制电路、信号采集电路、被测样品与接口电路、上位机及配套软件组成, 其结构和实物分别如图1、2所示。

被测样品电路除被测微处理器外,只有必要的 电容、电阻等分立器件,以避免其他集成芯片对测试 结果的影响;在电路板设计上兼容常见微处理器的 封装结构,并通过模块化接口和屏蔽电缆与信号采 集电路相连,方便更换被测样品。信号采集电路主 要由微处理器、被测样品供电及功耗电流测量单元 组成,利用微处理器与被测样品进行模拟、数字信号 交互,将样品的参数及功能状态信息整合为校验数 据包上传至主控制电路;综合考虑处理能力与可扩 展性,每个测试通道配置独立的信号采集电路,由主 控制电路对多路采集信号进行综合管理,以简化并 行采集控制的逻辑复杂度。主控制电路主要由现场 可编程门阵列(Field-Programmable Gate Array, FPGA)、微处理器(Microcontroller Unit, MCU)、存 储器、模拟采集单元组成,分别实现采集电路校验数据包汇集处理、上位机数据交互、数据就地存储、测试环境条件测量等功能。上位机与主控制电路之间采用适合长距离传输的485模式进行数据交互。



图1 在线测试系统的示意图 Fig.1 Diagram of on-line testing system



图 2 在线测试系统的实物图 Fig.2 Practical photo of on-line test system

基于上述设计,可扩展式在线测试系统可兼容 当前市场中多种硬件封装、通信方式和特征尺寸的 微处理器总剂量。硬件封装兼容性方面,被测样品 为可插拔设计,支持小外形封装(Small-Outline Package, SOP)、迷你小外形封装(Mini Small Outline Package, MSOP)、四方扁平式封装(Quad Flat Package, QFP)、无引线四方扁平封装(Quad-Flat No-leads Package, QFN)、球栅阵列封装(Ball Grid Array, BGA)等多种封装形式芯片的载样。通 信兼容性方面,测试系统支持通用异步收发传输 (Universal Asynchronous Receiver/Transmitter, UART)、集成电路总线 (Inter-Integrated Circuit, I<sup>2</sup>C)、串行外设接口(Serial Peripheral Interface, SPI)、安全数字输入输出接口(Secure Digital Input Output, SDIO)、通用串行总线(Universal Serial Bus, USB)、低电压差分信号(Low-Voltage Differential Signaling,LVDS)等主流通信方式,并可以实现最大 16通道的多类型器件实时同步测试。特征尺寸兼 容性方面,工艺制程的进步主要丰富了微处理器的 外设组成和数量,在线测试系统各采集通道配备独 立的控制芯片,其片内存储容量为2MB,足以存储 被测样品返回的多帧数据以及复杂的校验算法程

序;控制芯片具有168个I/O接口、35个通信外设、11 个模拟外设,硬件资源基本满足市场中不同特征尺 寸微处理器的硬件功能校验需求。

与此同时,基于在线测试系统丰富的硬件配置, 其校验功能的可扩展性和测试样品种类的可扩展性 也得到了保障。校验功能层面,首先,采集电路尚有 部分硬件资源未被调用,后续可开发诸如I/O驱动 能力、I/O开关特性、图像解码/编码能力、循环运算 能力等新的校验功能;其次,也可以进一步升级原有 校验功能,例如替换存储功能校验的测试图形 (Testing Pattern)、或者改变被测样品预载程序的运 行主频等;此外,采集电路主控芯片的主频为 400 MHz, 算力达2.14 DMIPS·MHz<sup>-1</sup>, 在总剂量效应 测试中可实现最大20 Hz的通信频率,该通信频率 可复现微处理器在采集、传感、控制等应用中的实际 运行状态,可获取不同工况下各功能及硬件单元的 辐照损伤情况。测试样品种类方面,除微处理器外, 测试系统可实现片上系统(System-on-a-Chip,SoC)、 可编程片上系统(Programmable System-on-a-Chip, PSoC),复杂可编程逻辑器件(Complex Programmable Logic Device, CPLD)和FPGA等大多 数主动器件,以及只读存储器(Read-Only Memory, ROM)、随机存取存储器(Random Access Memory, RAM)、闪存(Flash memory, Flash)、接口芯片和模 拟芯片等被动器件的总剂量效应测试。

#### 2.2 设计调试

测试系统的基本运行流程为:上位机发送测试 启动指令,主控制电路、信号采集电路、被测样品功 耗电流依次自检正常后,被测样品开始循环运行预 载功能校验程序并与信号采集电路进行信息交互; 信号采集电路则按照一定的编码方式,定时将采集 到的样品参数和功能状态信息整合为校验数据包; 所有样品的校验数据包经主控电路汇集后上传,由 上位机进行解码和分析处理。

针对微处理器的片内存储器、通信、直接存储器 访问(Direct Memory Access, DMA)、模数转换或数 模转换(Analog-to-Digital Converter / Digital-to-Analog Converter, ADC/DAC)、时钟、输入/输出等主 要片内模块或功能,设计了参数或功能校验实现方 式,如表1所示。其中,功耗电流和时钟信号的校验 不需要微处理器内核直接参与,有助于在微处理器 功能失效时获取更多状态信息。

在完成在线测试系统的硬件设计调试及配套软件开发后,利用市售集成芯片分别在常规条件和<sup>60</sup>Co源辐照条件下,逐一对比验证了所有校验方式的可行性。图3是ADC校验对周期性模拟信号

采集处理后的返回值与参考值的对比结果,校验频率为5Hz,测得ADC功能损伤剂量为384.34Gy (Si)。受电离辐射影响,ADC中PMOS管扩散区附近的场氧化层出现大量的陷阱电荷,造成CMOS带隙基准电路电压漂移加剧,器件噪声显著上升,出现失码(Missing Code)错误,进而造成被测器件ADC校验返回值出现漏发、错发现象。



图4是Flash存储器失效过程中校验位错数量 随受照剂量的变化情况,校验频率为5Hz,测得样品 的校验错误剂量为438.39Gy(Si)。校验错误的逐 步累积,体现了辐照期间由于辐射导致器件浮栅中 载流子出现复合和光电发射,浮栅阈值电压逐渐降 低,进而引发存储器读取功能的逐步失效。校验错 误曲线存在一定波动性,体现了辐照期间存储器外 围电路中灵敏放大器的电气性能退化,以及行列译 码器出现随机性地址读出错误,对器件读取功能的 叠加影响。



图4 存储器累积校验错误随受照剂量的变化 Fig.4 Change of cumulative verification errors of memory with irradiation dose

## 3 在线测试系统的初步应用

利用研制的在线测试系统,初步开展了40 nm 微处理器的总剂量失效模式实验研究。

# 3.1 实验条件

实验样品选用意法半导体公司的 STM32H743 型微处理器。该微处理器为40 nm 制程,采用 400 MHz的Arm Cortex-M7核心,内置2 MB Flash 和1 MB RAM存储器,包含两个12位 DAC、3个16

参数/功能	校验方式 Verification method	内核直接参与
Parameter/function		Core
		involvement
微处理器状态	预载程序是否正常运行 Check the operational status of the pre-programmed code	是 Yes
Operational status		
片内存储	在固定存储地址预先写入参考值,定时读出并校验数值一致性,统计错误数量	是 Yes
Embedded memory	Compare the read out data and the pre-written reference data in certain addresses of the	
	embedded memory, and record the number of errors	
ADC	采集电路循环输入周期性模拟信号,ADC处理后由数字通信输出对比	是 Yes
	Apply the data acquisition board to generate periodic analog signals as inputs of ADC.	
	Acquire the ADC-converted digital signals and make comparisons	
DMA	ADC/DAC的周期性信号传输至RAM固定地址,再输出对比	是 Yes
	Transmit the periodic signals of ADC/DAC to certain RAM addresses via DMA function.	
	Acquire the direct output values of ADC/DAC and make comparisons	
DAC	DAC 按指令循环输出周期性模拟信号,采集电路采集对比 Apply the data acquisition board	是 Yes
	to generate periodic digital signals as inputs of DAC. Acquire the DAC-converted analog	
	signals and make comparisons	
通信	采集电路发送随机值至被测样品,经通信接口将其返回至采集电路,校验数值一致性	是 Yes
Communication	Apply the data acquisition board to generate random data as input for the tested sample.	
	Receive such data and return it to the data acquisition board via communication ports.	
	Make comparisons between transmitted data and returned data.	
时钟	采集电路中的高速计数器测量时钟频率或定时器输出 Measure the clock frequency or timer	否No
Clock	output via the high-speed counter embedded in the data acquisition board	
功耗电流	采集电路测量芯片 $I_{cc}$ Measure the $I_{cc}$ of the tested sample via the data acquisition board	否No
Supply current		

## 表1 微处理器典型参数或功能校验实现方式

 Table 1
 Method for typical parametric or functional verification of microprocessor

位快速ADC以及22个16位/32位定时器,配备6个 SPI、4个UART、4个I<sup>2</sup>C、2个SDIO通信接口,具有4 路内部数据传输DMA。总剂量失效表征采用Flash 校验、RAM校验、ADC校验、DMA校验、DAC校验、 时钟采样、定时器采样、串口通信校验、SPI通信校验、I<sup>2</sup>C通信校验、SDIO通信校验、功耗电流采集等 12项综合校验方式,其与微处理器内部布局的对应 关系如图5所示。



图5 校验方式与微处理器布局的对应关系

Fig.5 Corresponding relationship between verification mode and microprocessor layout

利用中国辐射防护研究院计量站<sup>60</sup>Co参考辐射 装置开展辐照实验。实验样品共16个,每4个一组, 吸收剂量率为48.85 Gy(Si)·h<sup>-1</sup>、33.81 Gy(Si)·h<sup>-1</sup>、 32.97 Gy(Si)·h<sup>-1</sup>和24.12 Gy(Si)·h<sup>-1</sup>,累积辐照时间 16 h。实验过程中,仅有被测样品电路直接暴露在 辐射野中,测试系统其余部分利用铅屏蔽进行防护, 如图6所示。



图 6 辐照实验布局图 Fig.6 Layout of irradiation experiment

### 3.2 实验结果

在辐照过程中,16个样品的参数和功能状态的 变化趋势总体一致:刚开始所有校验功能状态均正 常,除功耗电流略有变化外,其他采集参数均保持稳 定;当吸收剂量达到一定值后(16个样品的平均值 为(377.44±20.34)Gy(Si)),信号采集电路与样品之 间数字信号交互突然中断,只有ADC校验、DMA校 验、DAC校验、时钟采样、定时器采样、功耗电流测 量仍能返回数据;停止辐照后,样品断电重启仍无法 正常运行预载程序,并且不能重新编译。

以第16号被测样品为例,受照334.69 Gy(Si)后数字通信中断,12项参数测量或功能校验的具体情况如下。UART、SPI、I<sup>2</sup>C、SDIO通信校验以及Flash、RAM存储校验在中断前未出现任何数据校验错误,中断后4种通信校验结果同时报错、存储校验停止回传数据;定时器和时钟采集信号未受到影响,整个实验过程中的校验结果均保持正常;ADC校验、DMA校验、DAC校验在中断前正常,中断后ADC和DMA的输出值变为0,DAC则持续回传通信中断前的最后一个电压值,如图7、8所示。





**Fig.8** Result of DAC verification

对于功耗电流,在整个实验过程中呈现"先上升 后下降"的变化趋势,在数字通信中断后出现"跳变 式下降",如图9所示;初始功耗电流为39.8 mA,受 照期间的最大值为46.2 mA,信号中断前平均值为 39.2 mA,中断后平均值为37.7 mA。而非辐照条件 正常运行预载程序时,被测样品功耗电流的变化幅 度小于±1 mA。



## 4 讨论

首先,定时器和时钟校验信号的通路为"内核 (初始化)-晶振-通用IO",在实验中始终正常可以确 定通用I/O、晶振模块未失效。

其次,存储器失效通常是图4中存储位错数量 逐渐增加的一个过程,而通信中断前Flash、RAM都 未出现存储位错。CMOS器件的γ辐照失效主要由 晶体管阈值电压漂移导致的沟道通断控制失调引起 的,不同模块的总剂量失效阈值通常会因各晶体管 阈值电压呈正态分布而表现一定的个体差异;实验 中4个相互之间无数据交换、并行工作的数字通信 接口在同一时间停止工作,大概率不是由通信接口 硬件的辐照失效引起。因此,大概率推断片内 RAM、Flash存储模块和UART、SPI、I<sup>2</sup>C、SDIO通信 模块未失效。

再次,片内 DAC 是一种可独立工作的被动模块,其输出值来自内核预设输出公式的计算结果; DAC 校验信号未中断回传说明硬件未失效,而输出 非零固定值推断是内核中 DAC 输出计算相关模块 失效导则无法更新输出值。此外,DAC校验的信号 通路为"内核-DMA-DAC-通用 I/O",并且 ADC 与 DMA 的输出变化一致,推断芯片内部数据传输模块 DMA 未失效。故DAC、DMA 模块应该是正常的。

最后,考虑到通信功能是由内核相关模块、内部 数据传输、通信接口硬件共同实现的,由通信中断推 测样品的辐照最敏感单元为内核,失效模式很可能 是内核的部分指令无法执行所引起的。

上述推断与功耗电流变化趋势的分析如下:受照初期,样品中各晶体管漏电流增加,沟道通断控制 未失效,所以功耗电流逐步上升但功能正常;随着受 照剂量增加,沟道通断控制失效会使片内模块停止 工作,从而使功耗电流突然下降。被测样品在所有 外设关闭、仅有内核与总线工作时的典型动态功耗 为36 mA(运行频率为200 MHz);通信中断前后由 39.2 mA突然下降至37.7 mA,与内核及时钟、DAC 等模块仍在运行、但部分模块(RAM、Flash、ADC、数 字通信接口等)因内核指令无法执行而停止工作的 推测是相符的。

随着CMOS器件特征尺寸达到纳米尺度,晶体管两侧的场氧化层成为总剂量效应等最敏感区域<sup>[19]</sup>。对于采用浅沟槽隔离(Shallow Trench Isolation,STI)技术的器件,当覆盖在P型表面的场氧化层中不断积累正电性的陷阱电荷时,表面会出现反转,场氧层下形成一个N型区域。随着反转的发生,导通路径出现,这将大大增加泄漏电流。一方面,源极和漏极之间的沟道边缘会出现寄生漏电通路,另一方面,N型金属氧化物半导体晶体管(NMOS)源漏极和相邻P型金属氧化物半导体晶体管(PMOS)的N井之间也可能出现漏电通路,这会显著提升器件的功耗。因此随着累积剂量的增长,被测样品的功耗电流从39.8 mA 增长到了最高46.2 mA。

除此之外,总剂量效应在场氧中产生的界面态 和氧化层陷阱电荷会引起晶体管的阈值电压漂移。 对于 PMOS 管,界面态和氧化层陷阱电荷均会引起 晶体管阈值电压的负向漂移;对于 NMOS 管,氧化 层陷阱电荷会引起阈值电压的负向漂移,而界面态 会引起正向漂移。随着累积剂量的增加,被测器件 的晶体管阈值电压漂移加剧,栅极电压逐渐失去对 沟道通断的正常控制,从而引起器件内核错误,程序 执行错误陷入死机状态,进而导致依赖内核工作的 外设停止工作,器件功耗电流骤降至 37.7 mA。

合芯片参数测量及互异性功能校验的在线原位测试 方法,实现了对器件内核、模拟外设、通信外设、数据 访问、片内存储、时钟等功能及硬件单元辐照失效的 准确定位,提升了对微处理器辐照失效模式表征的 精细程度。其次,总剂量效应可扩展式在线测试系 统具有较好的兼容性,可用于不同硬件封装、不同通 信方式和不同特征尺寸的微处理器及其他一系列主 动/被动器件的总剂量效应测试。与此同时,在线测 试系统较丰富的硬件配置,确保其后续可以增加新 的功能校验方式,或对已有校验算法进行升级,从而 实现校验功能的扩展。然而,由于微处理器集成度 高、功能丰富、内部结构复杂并且存在功能状态突然 失效的情况,通过外部引脚测量或功能校验获取的 信息仍然有限,在必要的情况下可以考虑在线测试、 器件局部准直辐照、芯片功能级辐照失效仿真相结 合的失效模式分析方法。

作者贡献声明 陈法国:负责在线测试系统的总体 设计、文章的起草和修订;于伟跃:负责测试方法的 设计;梁润成:负责辐照实验设计、数据采集和分析; 郑智睿:负责测试系统软件开发;郭荣:负责测试系 统硬件开发。

#### 参考文献

- West A, Knapp J, Lennox B, *et al.* Radiation tolerance of a small COTS single board computer for mobile robots[J]. Nuclear Engineering and Technology, 2022, 54(6): 2198 - 2203. DOI: 10.1016/j.net.2021.12.007.
- 刘伟鑫, 汪波, 马林东, 等. 低成本和商业卫星元器件抗 辐射保证流程研究[J]. 微电子学, 2020, **50**(1): 78 - 83. DOI: 10.13911/j.cnki.1004-3365.190635.
   LIU Weixin, WANG Bo, MA Lindong, *et al.* Process study of electronics radiation hardened assurance for low cost and commercial satellite[J]. Microelectronics, 2020, **50**(1): 78 - 83. DOI: 10.13911/j.cnki.1004-3365.190635.
   工玩 煎焼 低油运 笼 静太随机在体界拉角剂是原针
- 3 于跃, 郭旗, 任迪远, 等. 静态随机存储器抗总剂量辐射
   性能筛选在线测试系统[J]. 核电子学与探测技术, 2010,
   30(3): 328 331, 389.

YU Yue, GUO Qi, REN Diyuan, *et al.* The manufacture of system for testing static random access memory total dose radiation effect[J]. Nuclear Electronics & Detection Technology, 2010, **30**(3): 328 - 331, 389.

4 姚志斌,罗尹虹,陈伟,等.同步动态随机存储器辐射效应测试系统研制[J].强激光与粒子束,2013,25(10): 2699-2704.

# 5 结语

首先,与辐照后离线测试或者功能校验相比,耦

YAO Zhibin, LUO Yinhong, CHEN Wei, et al.

Development of measurement system for radiation effects on synchronous dynamic random access memory[J]. High Power Laser and Particle Beams, 2013, **25**(10): 2699 – 2704.

- Zhang X Y, Guo Q, Li Y D, *et al.* Total ionizing dose and synergistic effects of magnetoresistive random-access memory[J]. Nuclear Science and Techniques, 2018, 29(8): 111. DOI: 10.1007/s41365-018-0451-8.
- 6 梁凯.DSP总剂量效应测试系统设计[D].西安:西安电 子科技大学,2014.

LIANG Kai. Design of testing system for DSP total dose effect[D]. Xi'an: Xidian University, 2014.

- 7 焦仟丽. CCD 图像传感器辐射效应测试系统研制和实验研究[D]. 湘潭: 湘潭大学, 2021.
   JIAO Qianli. Development and experimental study of radiation effect test system for CCD image sensor[D].
- Xiangtan: Xiangtan University, 2021.
  王祖军,薛院院,姚志斌,等.基于EMVA1288标准的图像传感器辐照效应参数测试系统的研制[J]. 半导体光电, 2017, 38(4): 515 520. DOI: 10.16818/j.issn1001-5868.2017.04.011.

WANG Zujun, XUE Yuanyuan, YAO Zhibin, *et al.* Development of image sensor radiation effect parameters testing system based on EMVA1288 standard[J]. Semiconductor Optoelectronics, 2017, **38**(4): 515 - 520. DOI: 10.16818/j.issn1001-5868.2017.04.011.

- 9 Wu P, Wen L, Xu Z Q, et al. Synergistic effects of total ionizing dose and radiated electromagnetic interference on analog-to-digital converter[J]. Nuclear Science and Techniques, 2022, 33(3): 39. DOI: 10.1007/s41365-022-01017-x.
- Wang Q Q, Liu H X, Chen S P, *et al.* Effects of total dose irradiation on the threshold voltage of H-gate SOI NMOS devices[J]. Nuclear Science and Techniques, 2016, 27(5): 117. DOI: 10.1007/s41365-016-0110-x.
- 11 Wang B C, Qiu M T, Chen W, et al. Machine learningbased analyses for total ionizing dose effects in bipolar junction transistors[J]. Nuclear Science and Techniques, 2022, 33: 131. DOI: 10.1007/s41365-022-01107-w.

12 刘忠立.纳米级 CMOS 集成电路的发展状况及辐射效应 [J]. 太赫兹科学与电子信息学报,2016,14(6): 953-960.

LIU Zhongli. Development of nano scale CMOS integrated circuit and its radiation effects[J]. Journal of Terahertz Science and Electronic Information Technology, 2016, **14**(6): 953 – 960.

- 13 di Mascio S, Menicucci A, Furano G, *et al.* Towards defining a simplified procedure for COTS system-on-chip TID testing[J]. Nuclear Engineering and Technology, 2018, 50(8): 1298 1305. DOI: 10.1016/j. net. 2018. 07.010.
- Boychenko D, Kalashnikov O, Nikiforov A, et al. Total ionizing dose effects and radiation testing of complex multifunctional VLSI devices[J]. Facta Universitatis Series: Electronics and Energetics, 2015, 28(1): 153 164. DOI: 10.2298/fuee1501153b.
- 15 丁李利. 基于电路级仿真方法的 SRAM型 FPGA 总剂量效应研究[D]. 北京:清华大学, 2012.
   DING Lili. Study of the total dose effect in SRAM-based
   FPGA based on circuit simulation techniques[D]. Beijing: Tsinghua University, 2012.
- 16 Guertin S M, Amrbar M, Vartanian S. Radiation test results for common CubeSat microcontrollers and microprocessors[C]//IEEE Radiation Effects Data Workshop. Boston, MA, USA. IEEE, 2015: 1 - 9. DOI: 10.1109/REDW.2015.7336730.
- 17 European Space Agency. Total dose steady-state irradiation test method[R]. ESCC Basic Specification No.22900, 2016.
- 18 Nekrasov P V, Demidov A A, Kalashnikov O A. Functional checks of microprocessors during radiation tests[J]. Instruments and Experimental Techniques, 2009, 52(2): 196 - 199. DOI: 10.1134/s0020441209020092.
- 19 Schwank J R, Shaneyfelt M R, Fleetwood D M, et al. Radiation effects in MOS oxides[J]. IEEE Transactions on Nuclear Science, 2008, 55(4): 1833 – 1853. DOI: 10. 1109/TNS.2008.2001040.