

文章编号: 2095-4980(2023)03-0340-09

## 时钟抖动对射频脉宽调制性能的影响分析

朱家顺<sup>1</sup>, 周强<sup>2</sup>, 徐占洋<sup>1</sup>, 陈章<sup>2</sup>, 曾思宇<sup>1</sup>, 傅浩洋<sup>2</sup>

(1.南京信息工程大学 计算机与软件学院, 江苏 南京 210044;  
2.国防科技大学 第六十三研究所, 江苏 南京 210007)

**摘要:** 在全数字发信机系统中, 射频脉宽调制(RF-PWM)将基带调制信号的幅度与相位信息编码为输出脉冲的宽度和位置。由于数字信号处理器件的非理想特性, 其时钟信号的上升沿和下降沿存在抖动误差, 影响 RF-PWM 的输出信号质量。基于 3 种 RF-PWM 实现方案, 本文通过公式推导确定了时钟抖动引入的非线性失真项, 并给出了时钟抖动影响下不同方案输出脉冲信号底噪的数学解析式。最后利用 Matlab 软件, 对不同方案在时钟抖动条件下的基波、奇次谐波和底噪进行仿真验证, 结果证明理论推导正确; 同时对信号的矢量幅度误差(EVM)和邻信道功率比(ACPR)进行仿真, 分析出时钟抖动对信号带内外性能的影响。结果表明, 时钟抖动引入的非线性失真主要体现为底噪的抬高; 不同 RF-PWM 实现方案时钟抖动的影响特性各有不同, 其中五电平方案对时钟抖动影响具有抑制效果, 且随时间分辨率的增大而增大。

**关键词:** 全数字发信机; 时钟抖动; 射频脉冲宽度调制; 移相控制; 固定门限

中图分类号: TN914.31

文献标志码: A

doi: 10.11805/TKYDA2022160

## Analysis of the effect of timing jitter on RF-PWM performance

ZHU Jiashun<sup>1</sup>, ZHOU Qiang<sup>2</sup>, XU Zhanyang<sup>1</sup>, CHEN Zhang<sup>2</sup>, ZENG Siyu<sup>1</sup>, FU Haoyang<sup>2</sup>

(1.School of Computer and Software, Nanjing University of Information Science and Technology, Nanjing Jiangsu 210044, China;  
2.The Sixty-third Research Institute, National University of Defense Technology, Nanjing Jiangsu 210007, China)

**Abstract:** In All-Digital Transmitter(ADTx) system, Radio Frequency Pulse Width Modulation (RF-PWM) encodes the amplitude and phase information of baseband modulation signal into the width and position of output pulse. Due to the non-ideal characteristics of digital signal processing devices, the rising edge and falling edge of the clock signal have jitter errors, which affects the output signal quality of RF-PWM. Based on three RF-PWM implementation schemes, the distortion term caused by timing jitter is determined by formula derivation, and the mathematical analytical expressions of the noise floor of different schemes' output pulse signals under the influence of timing jitter are given. Finally, Matlab is employed to simulate and verify the fundamental, odd harmonic and noise floor of different schemes under the condition of timing jitter, which proves the correctness of theoretical derivation. At the same time, the Error Vector Magnitude(EVM) and Adjacent Channel Power Ratio(ACPR) of signal are simulated, and the influence of timing jitter on the performance of signal in-band and out-of-band is analyzed. The results show that the nonlinear distortion caused by timing jitter is mainly reflected in the improvement of noise floor. For different RF-PWM implementation schemes, the influence characteristics of timing jitter are different, among which the five-level scheme has a restraining effect on timing jitter, and it increases with the increase of time resolution.

**Keywords:** All-Digital Transmitter(ADTx); timing jitter; Radio Frequency Pulse Width Modulation(RF-PWM); outphasing; fixed threshold

收稿日期: 2022-08-31; 修回日期: 2022-11-03

基金项目: 国家自然科学基金重点资助项目(6163021)

\*通信作者: 周强 email:Zhouqiang63@nudt.edu.cn

近年来，全数字发信机(ADTx)<sup>[1]</sup>技术发展迅速，直接数字射频调制器(Directly Digital Radio Frequency Modulator, DDRFM)作为 ADTx 的核心模块，不仅要实现基带信号的数字上变频，还需要通过一定的脉冲编码算法将数字基带信号转换为适合开关放大的脉冲信号。射频脉宽调制(RF-PWM)<sup>[2]</sup>是一种根据基带信号的幅度、相位信息改变输出信号的脉冲宽度和脉冲位置的调制方法，具有编码效率高、脉冲切换频率低和宽频段性能较好等优点，是最适合 ADTx 的脉冲编码算法之一<sup>[3]</sup>。

随着对 RF-PWM 算法的深入研究，衍生出多种不同的 RF-PWM 生成方案。为降低实现难度，HASLACH 等<sup>[4]</sup>提出一种基于数字预失真和固定门限比较的 RF-PWM 方案；基于移相控制<sup>[5]</sup>的 RF-PWM 方案是将基带信号的幅度和相位信息转换为 2 个半周期射频脉冲信号的移相角，并通过对 2 个半周期射频脉冲信号的合成输出来获得所需的 RF-PWM 信号。为进一步提高编码效率和动态范围，ZHU 等<sup>[6]</sup>提出多电平 RF-PWM 方案，通过增加幅度量化电平数减小幅度量化引入的非线性失真。在多电平 RF-PWM 方案的基础上，周强等<sup>[7]</sup>提出了一种主动谐波消除方法，提升性能的同时降低滤波需求。

RF-PWM 算法在实现过程中会受到高次谐波、脉冲畸变<sup>[8]</sup>和时钟抖动等非线性因素的影响。这些非线性失真带来的谐波和杂散，会严重影响 ADTx 的性能和输出信号质量。NUYTS 等<sup>[9]</sup>对 RF-PWM 实现过程中产生的非线性失真做出较为全面的分析，但缺少对时钟抖动的研究。KEVIN 等<sup>[10]</sup>分析了时钟抖动对 RF-PWM 系统的影响，通过矢量幅度误差(EVM)公式推导，验证时域抖动在 RF-PWM 系统中会对小振幅信号的 EVM 产生较大的影响。目前在时钟抖动相关研究中，还没有对时钟抖动给不同 RF-PWM 方案带来的影响进行分析。针对这一问题，本文选取了 3 种常见的 RF-PWM 方案：固定门限比较三、五电平方案和移相控制方案，并给出了这 3 种 RF-PWM 方案在时钟抖动影响下信号基波、谐波与底噪的数学解析式，研究时钟抖动对信号 EVM、邻信道功率比(ACPR)和底噪(Noise Floor, NF)等性能的影响，并从中讨论分析出对时钟抖动有较好抑制能力的 RF-PWM 生成方案。

## 1 RF-PWM

### 1.1 RF-PWM 原理

RF-PWM 原理如图 1 所示，将输入信号  $|S_{in}(t)|$  与参考信号  $S_R(t)$  进行比较，生成脉冲宽度调制(PWM)脉冲序列  $S_{pwm}(t)$ 。在输入基带信号相同的情况下，可以通过多种 RF-PWM 方案生成包含相同信息的脉冲波形。

下面对固定门限比较三电平方案、移相控制方案和固定门限比较五电平方案进行介绍，为了方便描述，3 个方案分别用 SI, SII 和 SIII 代替。

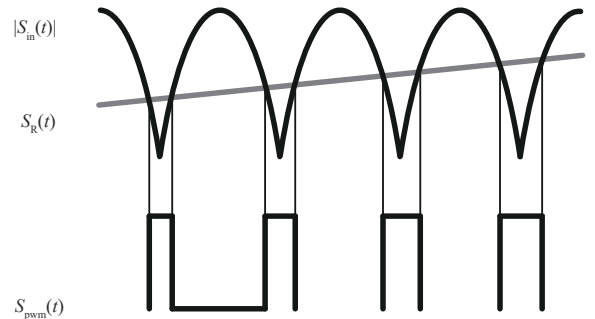


Fig.1 Schematic diagram of RF-PWM  
图 1 RF-PWM 原理示意图

### 1.2 RF-PWM 生成方案

#### 1.2.1 SI 方案

图 2(a)为 SI 方案，它将已调射频信号  $S_{in}(t)=a(t)\cos(2\pi f_c t+\varphi(t))$  与固定门限  $V_{th}$  进行比较，其中  $a(t)$  是已调射频信号  $S_{in}(t)$  的包络， $\varphi(t)$  为已调射频信号  $S_{in}(t)$  的相位。通过比较得到 RF-PWM 脉冲序列  $S_{pwm}(t)$ ，可表示为：

$$S_{pwm}(t) = \frac{4A}{\pi} \sum_{k=1,3,\dots}^{\infty} \frac{(-1)^{\frac{k-1}{2}}}{k} \times \sin\left(\frac{kW}{2}\right) \cos[k(\omega_c t + \varphi(t))] \quad (1)$$

式中： $\omega_c=2\pi f_c$ ； $k=2n-1, n=1,3,\dots$ ； $A$  为调制器增益(令  $A=1$ )； $W$  为脉冲宽度且：

$$W = \begin{cases} \pi - 2\arcsin(V_{th}/a(t)), & a(t) > V_{th} \\ 0, & a(t) \leq V_{th} \end{cases} \quad (2)$$

#### 1.2.2 SII 方案

与 SI 方案不同，SII 方案将输入信号的幅度相位信息通过信号分离器对应到 2 条相位调制信号中，再把这 2 条信号过零比较，获得 2 条子脉冲信号，最后将 2 条子脉冲信号输入到合成器叠加合成一条目标脉冲序列，原理如图 2(b)所示。

将已调射频信号  $S_{in}(t)$  通过信号分离器分解为 2 路恒包络信号：

$$\begin{cases} S_{in1} = \frac{1}{2} \cos(w_c t + \varphi(t) + \theta(t)) \\ S_{in2} = \frac{1}{2} \cos(w_c t + \varphi(t) - \theta(t)) \end{cases} \quad (3)$$

式中  $\theta(t) = (\pi - W)/2$ 。

分别将 2 路恒包络信号与零进行比较，得到 2 条在相位上相差  $2\theta(t)$  的脉冲序列，通过这 2 条脉冲叠加合成得到三电平脉冲序列  $S_{pwm}(t)$ ：

$$S_{pwm}(t) = \frac{2}{\pi} \sum_{k=1,3,\dots}^{\infty} \frac{1}{k} \cos(k(w_c t + \varphi(t) + \theta(t))) + \frac{2}{\pi} \sum_{k=1,3,\dots}^{\infty} \frac{1}{k} \cos(k(w_c t + \varphi(t) - \theta(t))) \quad (4)$$

### 1.2.3 SIII 方案

图 2(c) 为 SIII 方案，将 2 个不同的门限分别与参考信号进行比较，门限的选取需满足五电平脉冲基波幅值  $A_1$  等于 2 条三电平子脉冲基波幅值之和：

$$A_1 = \frac{1}{2} \left( \sqrt{1 - \left(\frac{V_{th1}}{a(t)}\right)^2} + \sqrt{1 - \left(\frac{V_{th2}}{a(t)}\right)^2} \right) \quad (5)$$

式中  $V_{th1}$  和  $V_{th2}$  为生成五电平所需的 2 个门限 ( $V_{th1} < V_{th2}$ )。已调射频信号  $S_{in}(t)$  分别与 2 个固定门限  $V_{th1}$  和  $V_{th2}$  比较，产生 2 条三电平脉冲序列  $S_{pwm\_v1}(t)$  和  $S_{pwm\_v2}(t)$ ，将 2 条脉冲信号叠加合成得到五电平脉冲  $S_{pwm\_5L}(t)$ ：

$$S_{pwm\_5L}(t) = S_{pwm\_v1}(t) + S_{pwm\_v2}(t) \quad (6)$$

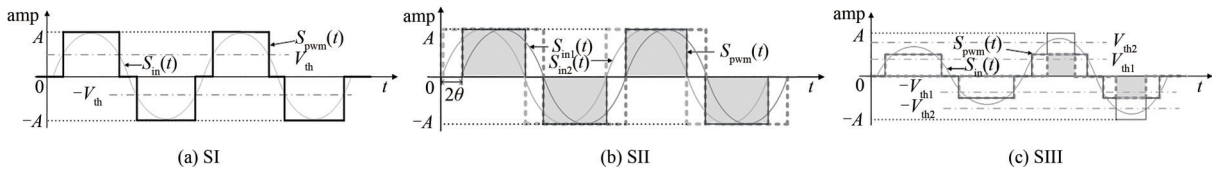


Fig.2 Schematic diagram of pulse waveform generated by different RF-PWM schemes  
图 2 不同 RF-PWM 方案生成脉冲波形示意图

## 2 时钟抖动的影响

在物理实现过程中，由于各种较难预测的因素，如温度或半导体工艺，都会导致信号的上升沿和下降沿产生随机时钟抖动。如图 3 所示，时钟抖动会导致信号的实际位置与理想位置之间出现偏差  $\varepsilon$ ， $\varepsilon_p$  和  $\varepsilon_n$  分别表示上升沿和下降沿中存在的时钟抖动。时钟抖动会引起信号幅度和相位的失真，特别是理想脉冲信号的脉冲宽度在脉冲吞没<sup>[9]</sup>阈值附近时，时钟抖动的加入会使原本可以驱动下一级电路的脉冲信号被吞没，导致信号性能的进一步恶化。随机噪声大都是热噪声，根据中心极限定律，许多独立不相关噪声源叠加后趋近于高斯分布，且在抖动相关研究中大多采用高斯分布来描述时钟抖动<sup>[10]</sup>。因此本文假设时钟抖动为服从均值为 0、方差为  $\sigma^2$  的高斯分布函数： $\varepsilon \sim N(0, \sigma^2)$ 。

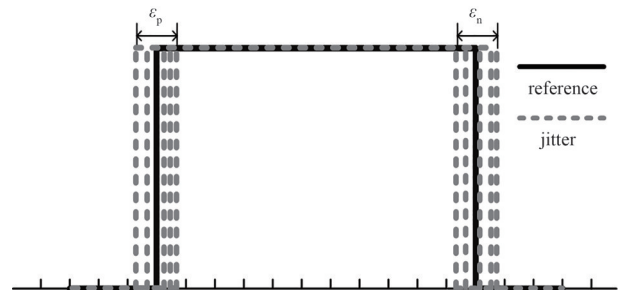


Fig.3 Timing jitter diagram  
图 3 时钟抖动示意图

### 2.1 时钟抖动对信号基波与各次谐波的影响

#### 2.1.1 时钟抖动对 SI 方案的影响

如图 4(a) 所示，当脉冲序列的上升沿与下降沿存在时钟抖动时，对脉冲宽度的影响可以表示为  $\Delta W = \varepsilon_p - \varepsilon_n$ ，对脉冲相位的影响可以表示为  $\Delta\varphi = (\varepsilon_p + \varepsilon_n)/2$ 。则  $S_{pwm\_comp\_jit}(t)$  为：

$$S_{pwm\_comp\_jit}(t) = \frac{4}{\pi} \sum_{k=1,3,\dots}^{\infty} \frac{(-1)^{(k-1)/2}}{k} \sin\left(k \frac{(W + \Delta W)}{2}\right) \cos[k(w_c t + \varphi(t) + \Delta\varphi)] \quad (7)$$

当  $x$  足够小时，根据极限理论有： $\sin(x) \approx x$ 、 $\cos(x) \approx 1$ ，此时式(7)可近似为：

$$S_{\text{pwm\_comp\_jit}}(t) = \frac{2}{\pi} \sum_{k=1,3,\dots}^{\infty} (-1)^{\frac{(k-1)}{2}} (x_1 + x_2 + x_3 + x_4) \quad (8)$$

式中：

$$\begin{cases} x_1 = \frac{2}{k} \sin\left(\frac{kW}{2}\right) \cos(k(w_c t + \varphi(t))) \\ x_2 = -(\varepsilon_p + \varepsilon_n) \sin\left(\frac{kW}{2}\right) \sin(k(w_c t + \varphi(t))) \\ x_3 = \frac{(\varepsilon_p - \varepsilon_n)}{2} \cos\left(\frac{kW}{2}\right) \cos(k(w_c t + \varphi(t))) \\ x_4 = -\frac{k(\varepsilon_p^2 - \varepsilon_n^2)}{2} \cos\left(\frac{kW}{2}\right) \sin[k(w_c t + \varphi(t))] \end{cases} \quad (9)$$

可以发现式(9)中  $x_1$  为  $S_{\text{pwm}}(t)$ ,  $x_2, x_3$  和  $x_4$  为时钟抖动带来的失真项  $\Delta S_{\text{comp\_jit}}(t)$ 。

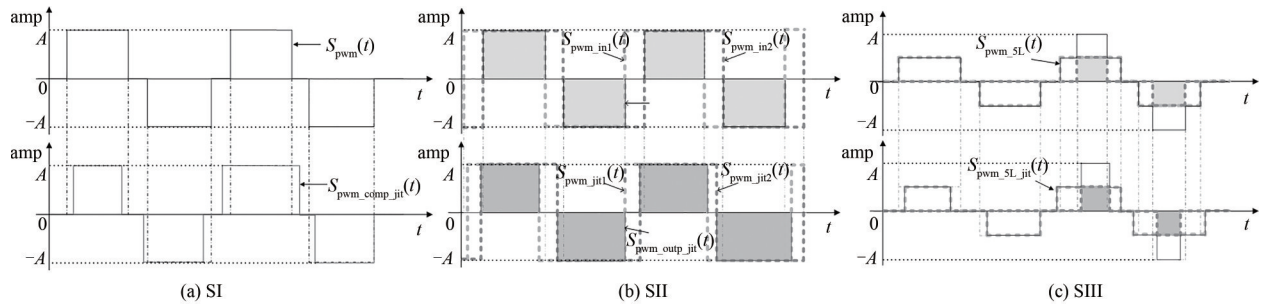


Fig.4 Schematic diagram of different RF-PWM schemes affected by timing jitter

图 4 不同 RF-PWM 方案受时钟抖动影响示意图

### 2.1.2 时钟抖动对 SII 方案的影响

假设叠加前的 2 条信号的上升沿与下降沿都存在时钟抖动，如图 4(b)所示，最终合成波形时  $S_{\text{pwm\_in1}}$  的上升沿成为了合成脉冲的下降沿， $S_{\text{pwm\_in2}}$  的下降沿成为了合成脉冲的上升沿。引入抖动后的合成脉冲  $S_{\text{pwm\_out\_jit}}(t)$  可以表示为：

$$S_{\text{pwm\_out\_jit}}(t) = S_{\text{pwm\_out\_jit1}}(t) + S_{\text{pwm\_out\_jit2}}(t) \quad (10)$$

式中：

$$\begin{cases} S_{\text{pwm\_out\_jit1}} = \frac{2}{\pi} \times \sum_{k=1,3,\dots}^{\infty} \frac{1}{k} \cos(k(w_c t + \varphi(t) + \theta(t) + \varepsilon_n)) \\ S_{\text{pwm\_out\_jit2}} = \frac{2}{\pi} \times \sum_{k=1,3,\dots}^{\infty} \frac{1}{k} \cos(k(w_c t + \varphi(t) - \theta(t) + \varepsilon_p)) \end{cases} \quad (11)$$

将  $\theta(t) = (\pi - W)/2$  代入式(10)后可得：

$$S_{\text{pwm\_out\_jit}}(t) = \frac{2}{\pi} \sum_{k=1,3,\dots}^{\infty} (y_1 + y_2 + y_3 + y_4) \quad (12)$$

式中：

$$\begin{cases} y_1 = \frac{1}{k} \cos(k(w_c t + \varphi(t) + \theta(t))) \\ y_2 = \frac{1}{k} \cos(k(w_c t + \varphi(t) - \theta(t))) \\ y_3 = (\varepsilon_p + \varepsilon_n) \sin\left(\frac{kW}{2}\right) \sin(k(w_c t + \varphi(t))) \\ y_4 = (-1)^{\frac{(k-1)}{2}} (\varepsilon_n - \varepsilon_p) \cos\left(\frac{kW}{2}\right) \cos(k(w_c t + \varphi(t))) \end{cases} \quad (13)$$

从式(13)不难发现  $y_1$  与  $y_2$  与式(4)相同，即为输入信号的二维傅里叶级数表达式。 $y_3$  与  $y_4$  则为时钟抖动带来的

失真项  $\Delta S_{\text{outp\_jit}}(t)$ 。

### 2.1.3 时钟抖动对 SIII 方案的影响

如图 4(c)所示, SIII 方案在时钟抖动作用的情况下, 得到的脉冲信号可以视为 2 个考虑时钟抖动影响的 SI 方案的叠加:

$$S_{\text{pwm\_5L\_jit}}(t) = S_{\text{pwm\_v1}}(t) + S_{\text{pwm\_v2}}(t) + \Delta S_{\text{pwm\_jit1}}(t) + \Delta S_{\text{pwm\_jit2}}(t) = S_{\text{pwm\_5L}}(t) + \Delta S_{\text{5L\_jit}}(t) \quad (14)$$

式中  $\Delta S_{\text{5L\_jit}}(t)$  为 2 个三电平子脉冲在时钟抖动影响下的失真项之和, 2 个子脉冲的失真项与上文描述的 SI 方案类似。

从上述 3 种方案的失真项  $\Delta S_{\text{comp\_jit}}(t)$ 、 $\Delta S_{\text{outp\_jit}}(t)$  和  $\Delta S_{\text{5L\_jit}}(t)$  可见时钟抖动给基波与谐波带来的失真都和  $\varepsilon$  有关, 当  $\varepsilon$  趋近于 0 时, 时钟抖动对信号基波与各次谐波带来的影响可以忽略不计。

### 2.2 时钟抖动对信号底噪的影响

在全数字发信机系统架构下, 模拟信号在数字化过程中, 由于系统分辨力的限制, 数字化所产生的脉冲信号会引入量化误差, 给信号带来量化噪声。本文把存在量化误差的信号作为参考信号, 分析时钟抖动对信号底噪的影响。如图 5 所示, 令仅存在量化误差的信号为参考信号, 同时存在量化误差和时钟抖动误差的信号为实际信号。

以 SI 方案为例, 通过比较生成的脉冲序列  $S_{\text{pwm}}(t)$  由  $N$  个脉冲组成, 脉冲序列的长度为  $LT_c$  ( $L$  为正整数、 $T_c$  为载波周期), 则  $S_{\text{pwm}}(t)$  可以表示为:

$$S_{\text{pwm}}(t) = \sum_{l=0}^{N-1} d_{\tau}(t - t_{q,l}) \text{sign}(S_{\text{in}}(t)) \quad (15)$$

式中:  $t_{q,l}$  为参考信号的位置;  $\tau_q$  为参考信号的脉宽;  $\text{sign}(\ast)$  为符号函数;  $d_{\tau}(\ast)$  为脉冲状态,

$$d_{\tau}(t) = \begin{cases} 1, & t_{q,l} - \frac{\tau_q}{2} \leq t \leq t_{q,l} + \frac{\tau_q}{2} \\ 0, & \text{otherwise} \end{cases} \quad (16)$$

对式(15)进行傅里叶变换:

$$S_{\text{pwm}}(w) = \int_{-\infty}^{+\infty} \sum_{l=0}^{N-1} \text{sign}(S_{\text{in}}(t)) d_{\tau}(t - t_{q,l}) e^{-jw_c t_{q,l}} dt = \frac{2A}{w_c} \sum_{l=0}^{N-1} \text{sign}(S_{\text{in}}(l)) \sin(w_c \tau_q / 2) e^{-jw_c t_{q,l}} \quad (17)$$

对式(17)进行周期延拓, 得到周期为  $LT_c$  的脉冲序列, 其对应的傅里叶级数的系数  $S_n$  为:

$$S_n = \frac{1}{\pi n} \times \sum_{l=0}^{N-1} s(l) \sin\left(\frac{n\omega_c \tau_q}{2L}\right) e^{-j\frac{2\pi n t_{q,l}}{LT_c}} \quad (18)$$

引入时钟抖动后, 脉冲宽度从  $\tau_q$  变为  $\tau_r$  ( $\tau_r$  为实际信号的脉宽), 误差脉宽序列  $E_{\text{pwm}}(t)$  可以表示为:

$$E_{\text{pwm}}(t) = \sum_{l=0}^{N-1} d_{\tau_c}(t - t_{\varepsilon,l}) s(t_{\varepsilon,l}) \quad (19)$$

式中  $t_{\varepsilon,l}$  为误差脉冲序列的位置, 且当  $\tau_c > 0$  时 ( $\tau_c$  表示误差序列) 有:

$$d_{\tau_c}(t) = \begin{cases} 1, & t_l - \frac{\tau_q}{2} \leq t \leq t_l - \frac{\tau_r}{2} \\ 1, & t_l + \frac{\tau_q}{2} \leq t \leq t_l + \frac{\tau_r}{2} \\ 0, & \text{otherwise} \end{cases} \quad (20)$$

当  $\tau_c < 0$  时, 有:

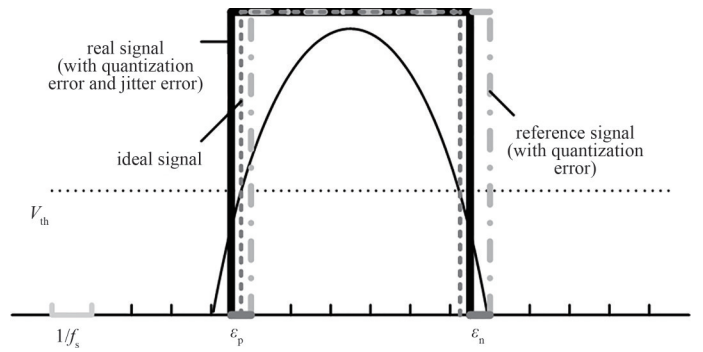


Fig.5 Schematic diagram of error introduced by pulse signal  
图 5 脉冲信号引入误差示意图

$$d_{\tau_c}(t) = \begin{cases} -1, & t_l - \frac{\tau_r}{2} \leq t \leq t_l - \frac{\tau_q}{2} \\ -1, & t_l + \frac{\tau_r}{2} \leq t \leq t_l + \frac{\tau_q}{2} \\ 0, & \text{otherwise} \end{cases} \quad (21)$$

对式(19)进行傅里叶变换：

$$E_{\text{pwm}}(w) = \int_{-\infty}^{+\infty} \sum_{l=0}^{N-1} s(t_{\varepsilon,l}) d_{\tau_c}(t - t_{\varepsilon,l}) e^{-jw t_{\varepsilon,l}} dt = \sum_{l=0}^{N-1} s(l) \int_{t_{\varepsilon,l} - \frac{\tau_r}{2}}^{t_{\varepsilon,l} - \frac{\tau_q}{2}} (-1)^l e^{-jw t_{\varepsilon,l}} dt + \sum_{l=0}^{N-1} s(l) \int_{t_{\varepsilon,l} + \frac{\tau_r}{2}}^{t_{\varepsilon,l} + \frac{\tau_q}{2}} e^{-jw t_{\varepsilon,l}} dt = \frac{2}{w_c} \times \sum_{l=0}^{N-1} s(l) e^{-jw_c t_{\varepsilon,l}} \sin\left(\frac{w_c \tau_q}{2}\right) - \frac{2}{w_c} \times \sum_{l=0}^{N-1} s(l) e^{-jw_c t_{\varepsilon,l}} \sin\left(\frac{w_c \tau_r}{2}\right) \quad (22)$$

式中  $t_{\varepsilon,l}$  表示实际信号的位置。对式(22)进行周期延拓后可得对应的傅里叶级数系数  $E_n$ ：

$$E_n = \frac{1}{\pi n} \times \sum_{l=0}^{N-1} s(l) e^{-j\frac{2\pi n t_{\varepsilon,l}}{L}} \sin\left(\frac{n w_c \tau_q}{2L}\right) - \frac{1}{\pi n} \times \sum_{l=0}^{N-1} s(l) e^{-j\frac{2\pi n t_{\varepsilon,l}}{L}} \sin\left(\frac{n w_c \tau_r}{2L}\right) \quad (23)$$

对比式(18)和式(23)可知，由时钟抖动引入的噪声是参考信号频谱与实际信号频谱之差。 $t_{\varepsilon,l}$  可以用  $t_{q,l} + (\varepsilon_p + \varepsilon_n)/2$  表示，同时  $\tau_r = \tau_q + (\varepsilon_p - \varepsilon_n)$ ，利用极限理论，式(23)可以表示为

$$E_n = -\frac{f_c}{L} (\varepsilon_p - \varepsilon_n) \sum_{l=0}^{N-1} s(l) e^{-j\frac{2\pi n t_{q,l}}{L}} \cos\left(\frac{n w_c \tau_q}{2L}\right) \quad (24)$$

当  $f_c$  远大于  $L$  时，时钟抖动对底噪带来的影响是不可忽略的。其他 2 种方案的噪声分析与上述过程类似。通过上文分析，时钟抖动对信号基波和奇次谐波的影响很小，主要影响体现在底噪上，而底噪的增加必然会引起信号带内和带外的失真，进而影响输出信号的质量。

本文的工作是在文献[10]的基础上对 RF-PWM 的生成方式及其电平数进行改变。与文献[10]不同的是，本文主要通过信号的傅里叶变换公式推导体现时钟抖动对信号产生的影响，并且从性能的好坏判断 RF-PWM 方案对时钟抖动的敏感程度。

### 3 仿真实验与分析

为验证时钟抖动对信号性能的影响，本文选择 16QAM 信号作为输入信号，载波  $f_c$  为 30 MHz，相对分辨率  $T_r(T_r = f_s/f_c, f_s$  为采样频率)分别为 1%、0.5% 和 0.1%。SI 方案中  $V_{th1}=0.1$ ，SIII 方案中  $V_{th1}=0.1, V_{th2}=0.3$ 。

图 6 为时钟抖动在  $T_r=1\%$  时，对 3 种 RF-PWM 实现方案产生信号的基波和三、五次谐波的影响。从图例可见，这些性能指标与没有时钟抖动影响的信号性能几乎一致，验证了通过公式推导分析得出的结论：时钟抖动对信号的基波和谐波产生的影响非常微弱。

从图 7 可以看出，随着  $T_r$  的增大，在相同  $\sigma^2$  时钟抖动影响下，信号底噪抬高的趋势也在增大，说明时钟抖动在高分辨力下是不可忽略的。SI 方案与 SII 方案对时钟抖动的敏感程度一致，随着分辨率的提高，SIII 方案表现出较好的抗抖动性能。

图 8 给出了 SI 方案在  $T_r=0.1\%$  的条件下，不同  $\sigma^2$  的时钟抖动对信号功率谱产生的影响。当引入  $\sigma^2=1 \times 10^{-20}$  的时钟抖动时，信号底噪明显抬高，并随着  $\sigma^2$  的增大持续恶化。从频域上也可以观察到时钟抖动对信号产生的影响主要体现在底噪上。

图 9 为 SI 方案在  $T_r=0.1\%, \sigma^2=3 \times 10^{-20}$  条件下对信号功率谱的影响，其中参考信号与实际信号的频谱为仿真数据。底噪频谱根据式(24)计算获得，与实际信号仿真频谱的底噪基本重合，证明了上文关于信号底噪的理论分析与实际仿真结果一致。

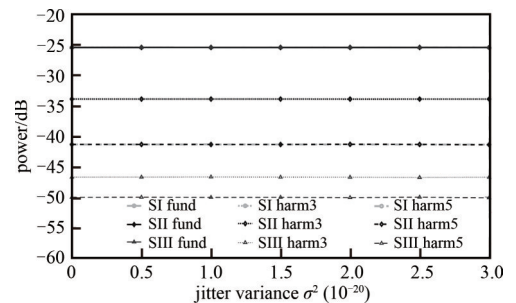


Fig.6 Influence of timing jitter on fundamental and 3th,5th harmonics of signals

图 6 时钟抖动对信号基波和三、五次谐波的影响

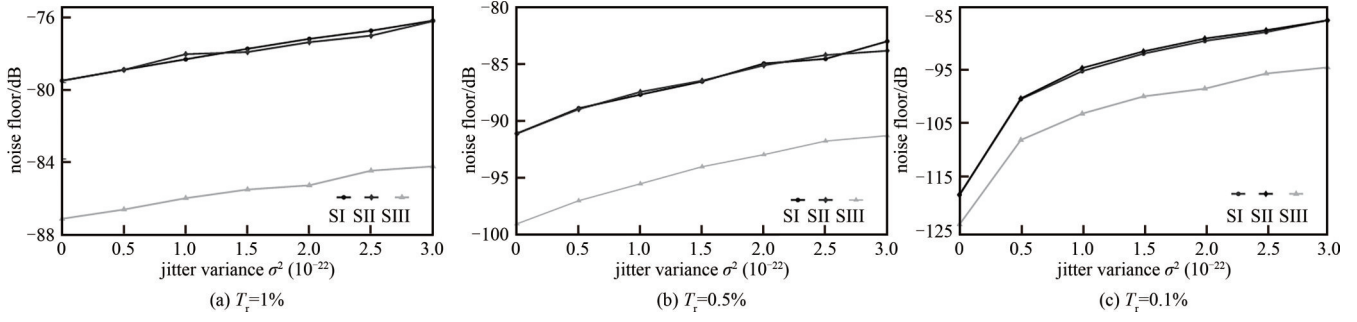


Fig.7 Influence of timing jitter on signal noise floor  
图 7 时钟抖动对信号底噪的影响

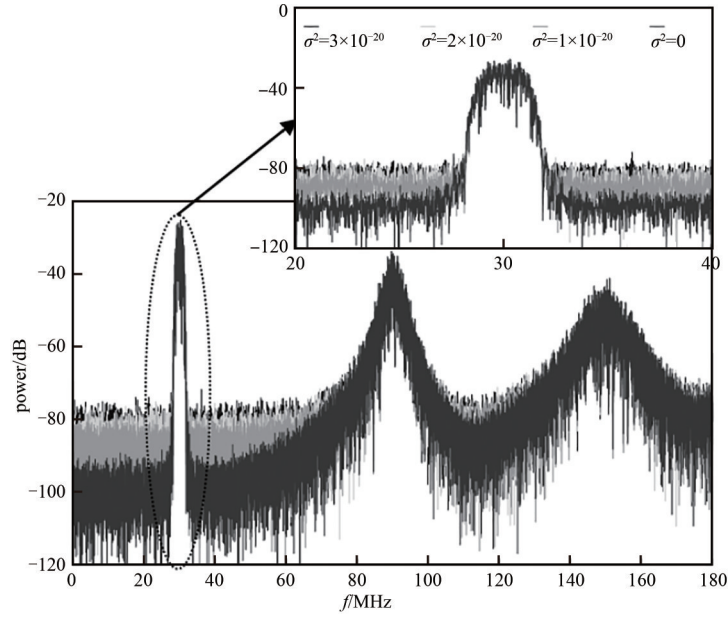


Fig.8 Influence of timing jitter with different variances on signal power spectrum  
图 8 不同方差时钟抖动对信号功率谱的影响

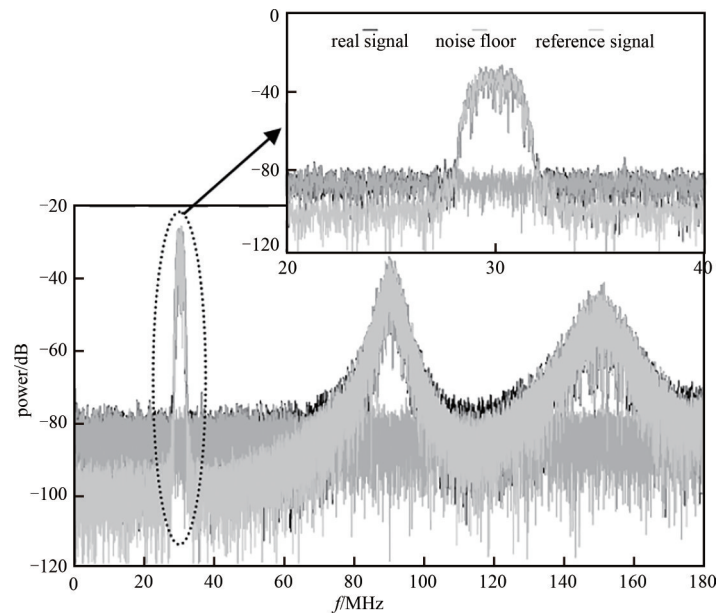


Fig.9 Influence of timing jitter on signal power spectrum  
图 9 时钟抖动对信号功率谱的影响

从频域上看，时钟抖动的存在会抬高信号的底噪，引起信号带内和带外的失真。仿真分析时钟抖动对输出

信号的 EVM 和 ACPR 影响，图 10 和图 11 为不同  $T_r$  下，时钟抖动对 3 种方案信号 ACPR 和 EVM 的影响。在相同的  $T_r$  时， $\sigma^2$  增大会导致 ACPR 和 EVM 的增大，但随着  $T_r$  的增大，可以发现 SIII 方案随  $\sigma^2$  的变化幅度小于其他 2 种方案。当  $T_r=0.1\%$  且  $\sigma^2=3\times 10^{-20}$  时，SIII 方案下降的 ACPR 相较于其他 2 种方案减少了 3 dB 左右。对比 EVM 曲线变化，也有时钟抖动对 SIII 方案影响较小的现象。

分析了载波频率一定的条件下，时钟抖动给 3 种方案带来的影响，但当信号的载波频率发生变化时，时钟抖动给信号带来的失真也发生相应变化。图 12 为 3 种方案在采样频率相同，抖动方差  $\sigma^2=3\times 10^{-20}$  的条件下，随着载波频率的增加，时钟抖动对信号性能的影响越发显著。

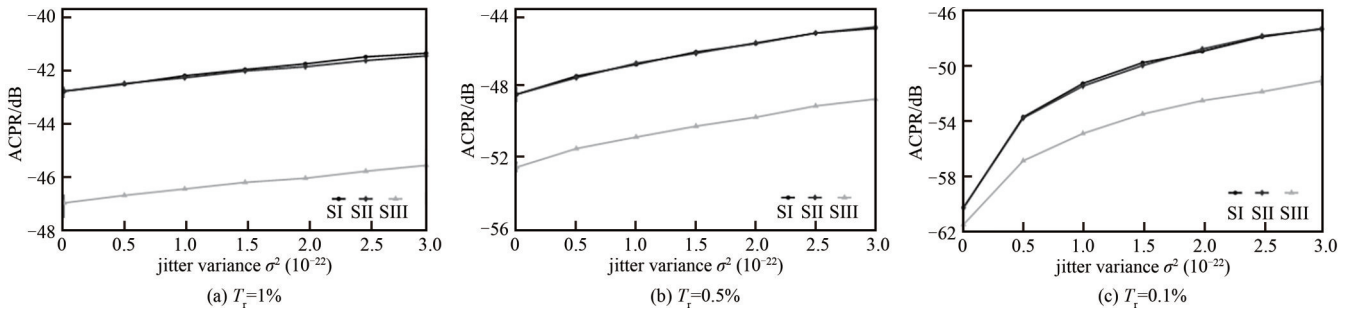


Fig.10 Influence of timing jitter on signal ACPR  
图 10 时钟抖动对信号 ACPR 的影响

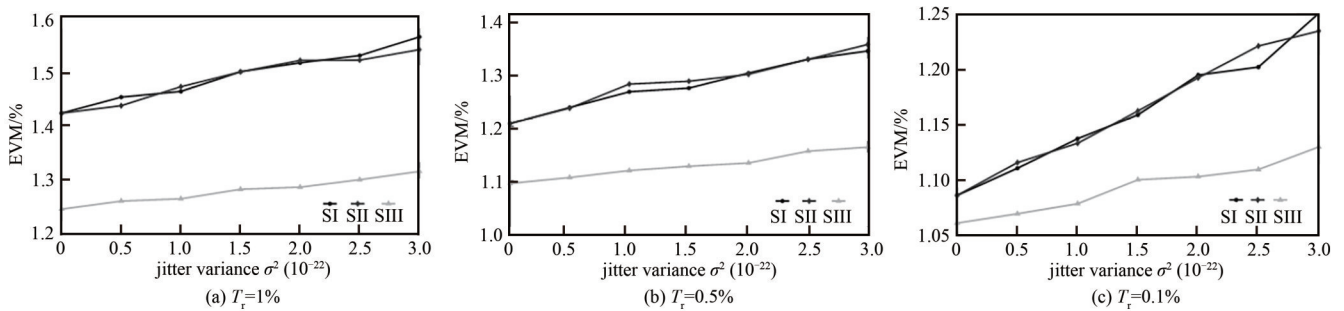


Fig.11 Influence of timing jitter on signal EVM  
图 11 时钟抖动对信号 EVM 的影响

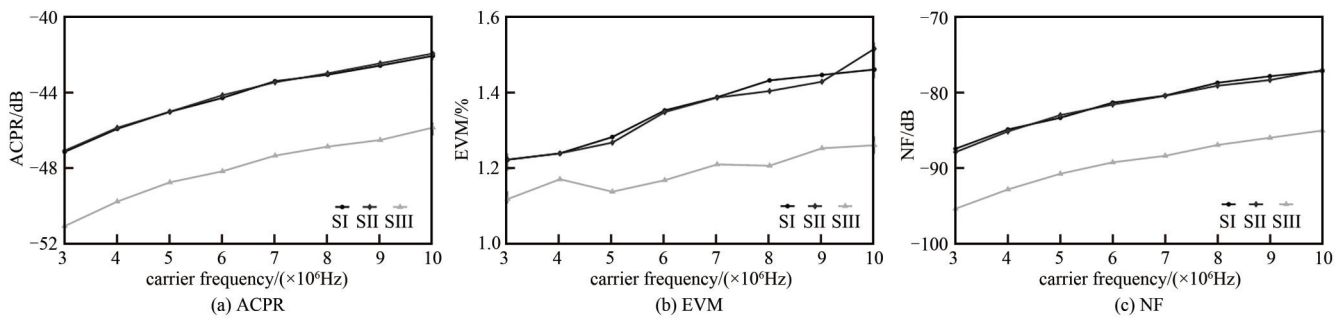


Fig.12 Influence of timing jitter on signal performance at different carrier frequencies  
图 12 不同载波频率  $f_c$  下时钟抖动对信号性能的影响

#### 4 结论

本文考虑了时钟抖动对 3 种 RF-PWM 方案性能上带来的影响，通过推导时钟抖动条件下信号基波、谐波和底噪的数学解析式，给出时钟抖动带来的失真项，并对时钟抖动条件下的 RF-PWM 方案进行性能仿真，验证了理论与仿真结果的一致性。理论与仿真结果表明时钟抖动主要抬高了信号的底噪，对信号基波与谐波基本没有产生影响；对于不同的 RF-PWM 方案，在相同条件下，2 种三电平方案在时钟抖动影响下有着相近的性能，五电平方案对时钟抖动有较好的抑制效果，并随着时间分辨率的提高，五电平对时钟抖动的抑制效果越明显。

本文假设的时钟抖动只产生于数字域，时钟抖动之间相互独立。但在实际系统中，还应考虑在模拟域产生的时钟抖动和它带来的累积效应，并且时钟抖动引起的脉冲吞没现象也值得关注。因此后续需要结合实际系统



对时钟抖动等非线性因素做出全面的分析,并找出相应的解决方案。

#### 参考文献:

- [1] KHAMAISI Bassam, BEN-HAIM David, NAZIMOV Anna, et al. A 16 nm, +28 dBm dual-band all-digital polar transmitter based on 4-core digital PA for Wi-Fi6E applications[C]// IEEE International Conference on Solid-State Circuits(ISSCC). San Francisco, CA, USA: IEEE, 2022: 324-326. doi:10.1109/ISSCC42614.2022.9731624.
- [2] TANOVIC O, MA R. Truly aliasing-free digital RF-PWM power coding scheme for switched-mode power amplifiers[C]// IEEE Radio and Wireless Symposium(RWS). Anaheim, CA, USA: IEEE, 2018: 68-71. doi:10.1109/RWS.2018.8304948.
- [3] 周强, 姚富强, 魏志虎, 等. 一种特定谐波消除多电平 RF-PWM 方法[J]. 电子学报, 2019, 47(3): 591-599. (ZHOU Qiang, YAO Fuqiang, WEI Zhihu, et al. A novel multi-level RF-PWM method for selective harmonic elimination[J]. ACTA Electronica Sinica, 2019, 47(3): 591-599.)
- [4] HASLACH C, MARKERT D, FROTZSCHER A, et al. New efficient architectures for RF pulse width modulators[C]// IEEE MTT-S International Microwave Symposium Digest(MTT). Seattle, WA, USA: IEEE, 2013: 1-4. doi:10.1109/MWSYM.2013.6697597.
- [5] BELTRAN R A. Broadband outphasing transmitter using class-E power amplifiers[C]// IEEE MTT-S International Microwave Symposium(IMS). Boston, MA, USA: IEEE, 2019: 67-70. doi:10.1109/MWSYM.2019.8700909.
- [6] ZHU Qiuyao, MA Rui, DUAN Chunjie, et al. A 5-level discrete-time power encoder with measured coding efficiency of 70% for 20 MHz LTE digital transmitter[C]// IEEE MTT-S International Microwave Symposium(IMS2014). Tampa, FL: IEEE, 2014: 1-3. doi:10.1109/MWSYM.2014.6848311.
- [7] 周强, 陈剑斌, 朱蕾. 基于 RF-PWM 的主动谐波消除方法[J]. 太赫兹科学与电子信息学报, 2017, 15(5): 828-833. (ZHOU Qiang, CHEN Jianbin, ZHU Lei. Active harmonic elimination method based on RF-PWM[J]. Journal of Terahertz Science and Electronic Information Technology, 2017, 15(5): 828-833.) doi:10.11805/TKYDA201705.0828.
- [8] SEEBACHER David, SINGERL Peter, SCHUBERTH Christian, et al. Predistortion of digital RF PWM signals considering conditional memory[J]. IEEE Transactions on Circuits and Systems I: Regular Papers, 2015, 62(9): 2342-2350. doi:10.1109/TCSI.2015.2451931.
- [9] NUYTS P A, REYNAERT P, DEHAENE W. Continuous-time digital front-ends for multistandard wireless transmission[M]. New York: Springer, 2014.
- [10] GROUT K, KITCHEN J. Analysis of jitter on RFPWM systems for all-digital transmitters[C]// Texas Symposium on Wireless and Microwave Circuits and Systems(WMCS). Waco, TX, USA: IEEE, 2018: 1-5. doi:10.1109/WMCaS.2018.8400622.

#### 作者简介:

朱家顺(1997-), 男, 在读硕士研究生, 主要研究方向为数字通信系统中非线性失真机理分析及补偿方案. email: 20201249450@nuist.edu.com.

周强(1980-), 男, 博士, 副研究员, 主要研究方向为数字射频、高性能射频发信技术.

徐占洋(1977-), 男, 博士, 副教授, 主要研究方向为大数据和人工智能.

陈章(1982-), 男, 博士, 副研究员, 主要研究方向为非线性补偿.

曾思宇(1998-), 女, 在读硕士研究生, 主要研究方向为射频脉冲宽度调制算法的改进.

傅浩洋(1998-), 男, 在读博士研究生, 主要研究方向为谐波消除算法.