2021 年 8 月 Journal of Terahertz Science and Electronic Information Technology

文章编号: 2095-4980(2021)04-0666-06

星载 SAR 波控系统设计与验证

肖文光^{1,2},金东勇²

(1.无锡商业职业技术学院 物联网技术学院, 江苏 无锡 214153; 2.中国电子科技集团公司 第三十八研究所, 安徽 合肥 230088)

摘 要:为解决星载合成孔径雷达(SAR)相控阵天线中成千上万个微波组件的可靠性控制问题, 提出一种基于并行链式拓扑的波控系统设计方案。该方案采用链式拓扑总线简化单元互联,实现 轻量化设计;提出接收电路归一化方法,实现波控单元对等互换;从直流偏置、故障隔离和同步 传输三方面阐述了预防接口电路失效的可靠性设计措施。测试结果表明,当接收芯片阈值为400 mV 时,直流偏置电阻值小于 690 Ω,能避免接收端输出不定态;当总线中任意接收端失效时,串接 1 kΩ 隔离电阻,能避免总线通信瘫痪;当接收数据时钟下降沿均位于数据码元的1/2 长度时,同 步传输无误码。研究结果可以为后续星载大型相控阵雷达波控系统以及其他类似航天载荷的可靠 性设计提供参考。

关键词:星载SAR;波控系统;并行链式拓扑;同步传输 中图分类号:TN958.92 **文献标志码**:A **doi**

doi:10.11805/TKYDA2019484

Design and verification of beam-steering system in space-borne SAR

XIAO Wenguang^{1,2}, JIN Dongyong²

(1.School of the Internet of Things Technology, Wuxi Vocational Institute of Commerce, Wuxi Jiangsu 214153, China;
 2.No.38 Research Institute, China Electronic Technology Group Corporation, Hefei Anhui 230088, China)

Abstract: In order to solve the reliability control problem of thousands of microwave modules in the space-borne Synthetic Aperture Radar(SAR) phased array antenna, a design scheme of beam-steering system based on parallel chain topology is proposed. This solution uses a chain topology bus to simplify unit interconnection and realize lightweight design. It proposes a normalization method of the receiving circuit to realize peer-to-peer interchange of the beam-steering unit, and elaborates the reliability design measures to prevent interface circuit failure from the aspects of DC bias, fault isolation, and synchronous transmission. The test results show that when the threshold value of the receiving chip is 400 mV, the DC bias resistance value should be less than 690 Ω to avoid the output instability at the receiving end; when any receiving end in the bus fails, a 1 k Ω isolation resistor can be connected in series to prevent the bus communication from being disabled; when the falling edge of the clock is located at 1/2 of the length of the data symbol, the transmission is error-free. The research results can provide a reference for the reliability design of subsequent space-borne large phased array radar beam-steering systems and other similar space loads.

Keywords: space-borne SAR; beam-steering system; parallel chain topology; synchronous transmission

合成孔径雷达(SAR)是一种相控阵微波成像雷达,可在能见度极低的气象条件下得到类似光学照相的高分辨 力图像^[1-2]。波控系统是合成孔径雷达的重要子系统,负责对相控阵天线阵列各个阵元的幅度和相位进行控制, 从而改变雷达波空间合成的波束指向。与传统基于伺服机构的波控系统不同,SAR波控系统采用单片机控制馈电 相位,波束指向灵活,波位切换速度快,且节省体积和质量,非常适合搭载于空间和载荷能力有限的卫星平台进 行对地观测^[3-4]。

随着成像分辨力日益提高,星载SAR的工作频段和收发信号带宽都超过了1GHz,天线阵面由单一阵面向折 叠式多阵面发展,需要进行幅相控制的收发组件和通道数量也成倍增长,给波控系统的可靠性设计(如减重、快 第4期

速布相、预防失效)带来了新的挑战。针对相控阵雷达波控系统的设计,文献[5]给出一种基于并口通信的多模式 波束控制方法,但并口通信方式易受干扰,通信距离短,仅适用于小型或微型相控阵雷达系统。文献[6-7]提出 了基于CAN总线的波控系统设计方案,并实现了32路128个T/R组件的控制。虽然CAN总线支持多主从结构,总 线利用率高,但CAN总线通信速率最高只有1 Mbps,限制了其在大型相控阵雷达波控系统中的应用。此外,文 献[8]还提出了一种基于嵌入式计算机和网络的集中式波控方案设计。该方案对网络交换设备的性能要求很高, 且一旦交换设备出现故障,会造成波控系统功能全部失效,不适合星载相控阵雷达波控系统的设计。

RS422总线是一种单机发送、多机接收的单向、平衡传输总线,最远传输距离达到1200m,最高传输速率达 到10 Mbps,具有传输距离远、支持多节点通信、抗共模干扰能力强等优点,为实现高可靠性星载SAR波控系统 提供了解决途径^[9]。本文基于某星载SAR实际需求,在简述波控系统基本原理的基础上,提出一种基于并行链式 拓扑的星载SAR波控系统设计方案。从系统组成、通信拓扑、时序设计、布相时间等方面对方案的实现过程进行 了详细论述,并从直流偏置、故障隔离、同步传输等方面对链式拓扑设计中的关键技术和故障问题进行了分析, 给出了测试结果,验证了方案的合理性。

1 波控原理

在有源相控阵雷达中,波控系统的基本原理是根据雷达系统具体的波束指向要求,计算出天线阵面每个收发通道移相单元的控制码,再将控制码送到对应移相单元中去。在上级收发时序的控制下,发出布相指令,控制移相单元工作到指定的相移值,生成新的波束指向^[10]。二维相控阵天线单元排序及阵面坐标定义如图1所示,整个阵面在xoy平面,共有M列N行(M×N)个天线单元,x轴方向和y轴方向天线单元间距分别为d_x和d_y。



Ig.1 Unit sequencing and coordinate diagram of phased array antenna 图 1 相控阵天线单元排序及坐标图

在M列N行的相控阵天线中,取阵面中心为坐标原点o,当波束方位角度为 $\varphi_{\rm B}$ 、俯仰角度为 $\theta_{\rm B}$ 时,依据二维分离布相法则,第n行第m列单元的相位值为:

$$\phi_{m,n} = -\frac{2\pi}{\lambda} \times \sin\theta_{\rm B} \left[\left(m - \frac{M+1}{2} \right) d_x \cos\varphi_{\rm B} + \left(n - \frac{N+1}{2} \right) d_y \sin\theta_{\rm B} \right], \quad m = 1, 2, \cdots, M; n = 1, 2, \cdots, N \tag{1}$$

式中λ为发射信号波长。根据确定的波束指向和阵面参数,可以计算出阵面各天线单元所需的相位值^[11]。

由于天线口径各通道初始相位易受装配误差、 环境变化、模块更换或损坏等因素影响而发生较大 变化,而通道初始相位又直接影响发射波束的波瓣 特性^[12],因此雷达实际正常工作之前,必须先进行 通道收发校正,计算出每个通道的相位补偿值*Z_{m,n}*。 第(*m,n*)天线单元的实际相位控制码*P_m*,为:

$$P_{m,n} = \phi_{m,n} + Z_{m,n} \tag{2}$$

式中Z_{m,n}为第(m,n)单元的相位校正测量值与标准值 之差,标准值由微波暗室近场测试得出。

2 波控系统的构建

根据雷达系统要求,某星载SAR波控系统需要 完成舱外天线阵面上T/R组件和延迟线(Delay Line, DL)组件的码值和时序控制任务,布相时间要求小 于250 μs,最远通信距离为16 m。设计采用由波控



计算机、波控单元(Beam-Steering Unit, BSU)和微波组件组成的三级波控方案,波控系统的实现架构如图2所示。 天线阵面划分为9个子阵,每个子阵连接6个波控单元,每个波控单元连接27个微波组件。微波组件由24个T/R组 件和3个延迟线组件组成。波控计算机与波控单元之间、波控单元与微波组件之间均采用同步RS422总线通信方 式。航天应用中RS422接收器的差分电压阈值提高至400 mV,低压差分信号(Low-Voltage Differential Signaling, LVDS)接收器差分电压阈值低于200 mV,RS422总线的抗干扰能力明显高于LVDS总线,更适合用在没有卫星舱体保护的天线阵面上^[13]。

2.1 通信拓扑

波控计算机与波控单元之间采用RS422总线并行链式拓扑结构,每路总线连接6个波控单元,拓扑结构如图3 所示。波控单元与微波组件之间的通信拓扑结构与此相似,不同的是每路总线连接8个T/R组件和1个延迟线组件。 波控计算机与波控单元之间的时序信号包括时钟信号CLK、写使能信号WREN、波位建立信号SETUP、发射触发 信号TRT和接收触发信号TRR,DATA0~DATA5为数据信号。需要注意的是,时序信号采用链式总线方式,而数 据信号是点对点通信方式,这是为了保证控制码传输到各微波组件的时间相同。与点对点控制方式相比,链式总 线将时序信号的数量由30根减少到5根,连接电缆的质量同比降低83.3%,减重效果显著。



图 3 链式拓扑示意图





在链式拓扑应用中,为抑制因传输线阻抗不匹配引起的信号反射,需在最远接收器的差分输入端并接匹配电 阻^[14]。为满足互换性要求,波控单元内部的RS422接收电路进行归一化设计,原理如图4所示。每对RS422差分接 收信号线之间均配置有匹配电阻*R*_T,电阻*R*_T的一端连接RS422+信号,另一端通过连接器悬空。距离最远的波控 单元在连接电缆内部将电阻*R*_T悬空端和RS422-信号短接,而其他波控单元的对应信号则不短接。这种归一化设 计方法解决了波控单元技术状态不一致的问题,实现了波控单元对等互换,提高了系统可靠性。

2.2 时序设计

波控系统的时序设计包括波控计算机与波控 单元之间的时序设计和波控单元与微波组件之间 的时序设计。本文重点介绍波控计算机与波控单元 之间的控制时序。

波控计算机与波控单元之间的时序包括遥控 时序和遥测时序两部分,时序设计采用基于同步时 钟的串行通信方式,如图5所示。为保护T/R组件的 安全,发射触发信号TRT的宽度要大于接收触发信 号TRR的宽度,且控制逻辑必须互锁,即二者不能 同时有效。当写使能信号WREN为低电平时,波控 单元开始在CLK时钟的下降沿采集串行数据 DATA0,高位在前,低位在后,同时对接收的串行



控制码进行累加校验。当WREN信号为高电平时,启动校验比对,如果校验失败,则记录错误标志位;校验正确,则分成小数据包转发给微波组件的一级缓存。当检测到SETUP下降沿信号,控制码由微波组件的一级缓存打入二级缓存,完成波位转换。

遥测时序信号由读使能信号RDEN、同步时钟CLK和串行数据DATA1组成。当RDEN为低电平时,CLK的下降沿将遥测数据输出,且每个数据位维持两个时钟周期,波控计算机在CLK下降沿采数,高位在前,低位在后^[15]。

2.3 布相时间评估

布相时间是指波控计算机计算全阵控制码并转发 给微波组件一级缓存的时间。布相时间主要由控制码 计算时间*T*₁、控制码转发给波控单元的时间*T*₂和控制码 转发给微波组件的时间*T*₃三部分组成。由于SAR工作模 式较少,控制码的计算采用查表法^[16]。波控计算机根

表1 边拴订昇机的数据帜定义						
Table1 Data frame definition of beam-steering computer						
starting bit number	data bit definition	bit width				
0	0xBE1C	16				
16	reserved	7				
23	telemetry output control bit	2				
24	control bits for 24 T/R modules	600				
624	control bits for 3 delay line modules	75				
699	check bit	25				

据工作模式、扫描角度、工作频点等波束控制信息,预先将量化的三角函数值和补偿控制码存入FPGA的双口RAM 中。FPGA计算时钟频率采用100 MHz,1 296个通道并行计算只需2个时钟周期,即码值计算时间*T*₁约为0.02 μs。

波控计算机与波控单元之间的数据传输是点对点方式,时钟频率为3.125 MHz,每个时钟周期传输一个比特位,数据帧格式如表1所示。其中,0xBE1C为字头,与7 bit保留位、2 bit遥测输出控制位一起组成25 bit。单个 T/R组件的控制位为25 bit,共24个T/R组件。单个延迟线组件的控制位为25 bit,共3个延迟线组件。波控单元按照每25 bit进行累加,累加结果与数据帧校验位进行比较,二者相等,则认为数据有效。数据帧总控制位是700 bit, 可算出控制码转发给波控单元的时间*T*₂约为224 μs。

波控单元与微波组件之间的通信方式与波控计算机相同,时钟频率也是3.125 MHz。波控单元判断数据帧有效后,分成27个小数据包同时转发给24个T/R组件和3个DL组件。T/R组件和DL组件的控制位均为25 bit,可算出 控制码转发给微波组件的时间*T*₃约为8 μs。

因此波控系统的布相时间约为232 µs,满足雷达系统小于250 µs的要求。

3 关键技术可靠性验证

为验证RS422总线的通信质量,开展了波控计算机与6个波控单元之间的通信失效性模拟试验,对直流偏置、 故障隔离、同步传输等关键可靠性技术进行验证。波控计算机与波控单元之间的RS422接口电路如图6所示,以 CLK信号为例。波控计算机为发送端,6个波控单元为接收端,R_s为发送端串联电阻,R_F为故障隔离电阻,R_A和 R_B为直流偏置电阻。



Fig.6 Schematic of RS422 bus interface circuit 图 6 RS422 总线接口电路示意图

3.1 直流偏置测试

直流偏置电阻包括上拉电阻和下拉电阻,二者通常取相同阻值。理论上,偏置电阻加在RS422总线任意一个 接收节点即可,但为了保证波控单元设计的一致性,每个波控单元的RS422差分信号都进行了配置,如图6所示。 在RS422总线设计中,如果接收端差分信号线正、负端不加直流偏置电阻,则总线空闲时,正、负端差分电压值 会落在数字电平转换的盲区,此时接收端TTL(Transistor-Transistor-Logic)输出电平是不确定的。这种不定态会 引发数字逻辑错误,因此正、负端均需配置直流偏置电阻。表2为图6中接收端1总线空闲时正、负端共模电压测 试结果,接收芯片电平转换阈值为±400 mV。从表中可以看出,不加偏置电阻(近似于∞)与偏置电阻为10 kΩ的 情况相同,接收端TTL输出都是不定态,说明偏置电阻的阻值必须满足一定要求,阻值过大,作用会失效。

表 2 差分输入端共模电压测试结果							
Table2 Test results of common mode voltage at differential inputs							
bias resistor/kΩ	CLK1+/V	CLK1-/V	CLK1+-CLK1-/mV	TTL output	condition		
00	2.549	2.490	59	uncertain	R -120 O		
10	2.721	2.489	232	uncertain	$K_{\rm T}=120\Omega$		
4.7	2.794	2.368	426	1	U_{cc} -3 V		

偏置电阻值的计算是基于点对点模式下接收端匹配电阻上的差分电压阈值计算的,计算公式如下:

5)

$$\frac{U_{\rm cc}}{R_{\rm A}+R_{\rm T}+R_{\rm B}}=\frac{U_{\rm T}}{R_{\rm T}}$$

式中: *R*_A为上拉电阻; *R*_B为下拉电阻; *U*_{cc}为电源电压; *U*_T为差分电压 阈值, 计算结果如表 3 所示。

当 R_{T} =120 Ω , U_{cc} =5 V时,对于阈值为400 mV的接收芯片, R_{A} 和 R_{B} 的电阻值应不超过690 Ω ;对于阈值为200 mV的接收芯片(非宇航级), R_{A} 和 R_{B} 的电阻值应不超过1 440 Ω_{o}

在链式总线拓扑中,各接收节点的上拉电阻和下拉电阻是等值并联 关系,因此电阻值应为点对点通信模式下的整数倍,如,图6中的上拉电 阻和下拉电阻阻值应是表3中偏置阻值的6倍。

3.2 故障隔离电阻测试

由于空间辐射、单粒子效应等原因,接口芯片有可能发生单端短路 故障。根据可靠性设计要求,当RS422链式总线中任意接收端出现单端接 地或接电源故障时,此故障不能影响总线上其他接收端的正常通信。为 实现此目的,需要在差分信号线的正端和负端串接故障隔离电阻*R*_F。根 据与匹配电阻*R*_T的位置关系不同,*R*_F的串联位置有图7所示两种情况。电 阻*R*_F还具有限流作用,能防止瞬态电压对接收芯片的损坏。

接收端短路故障包括4种情况,即差分信号线正端接地短路、差分信 号线负端接地短路、差分信号线正端接U_{cc}短路、差分信号线负端接U_{cc} 短路。测试方法是将图6中某一接收端的差分信号线正端或负端设置为短 路状态,RS422发送端输出3.125 MHz方波,用示波器测试其他接收端输

出的CLK信号情况。图7给出了接收端6差分信号线负端接地短路的示意图,并对其他接收端输出的CLK波形进行 逐一测试,接收端5的测试结果如图8所示。可以看出,当*R*_F位于*R*_T后面时,接收端5输出的是3.125 MHz方波信号, 工作正常;当*R*_F位于*R*_T前面时,接收端5输出的是高电平,其他接收端输出也为高电平,说明RS422总线已瘫痪。 因此,隔离电阻放在匹配电阻的前面起不到隔离故障的作用,放在匹配电阻的后面是正确的设计方式。另根据实 际测试结果,相同频率下故障隔离电阻阻值越小,接收端输出TTL信号质量越好;但阻值太小,会导致故障隔离 功能失效,工程应用中推荐选择1 kΩ左右的隔离电阻。







(b) R_F in front of R_T

Fig.8 CLK waveform output from receiver 5 图 8 接收端 5 输出 CLK 的波形

3.3 同步传输测试

同步通信中,由于收发双方共用一个时钟信号,消除了 本地时钟误差的影响,传输误码率比异步通信更低,且具有 更高的传输效率^[17]。同步接收测试依据图 5 中 CLK 和 DATA0 的控制时序进行。发送数据时,RS422 驱动器在 CLK 的上升 沿发送一位数据,RS422 接收器在 CLK 的下降沿逐位接收数 据,图 9 为距离最远的接收端 6 接收同步数据的测试波形。 从图中可以看出,不但 CLK 和 DATA 信号波形完整平滑,且 接收数据的时钟下降沿均位于每个数据码元的 1/2 长度处,



图 9 接收端 6 测试波形

数据保持时间满足采样要求,可有效避免传输误码的产生。其他接收端由于距离发送端较近,信号完整性更好。



 $U_{\rm T}/{\rm mV}$ R_{Λ}/Ω condition 400 690 $R_{\rm T}=120 \ \Omega$ 200 1 4 4 0 U_{α} CLK6+ $R_{\rm F}$ $R_{\rm T}$ receiver CLK6-_ short circuit (a) $R_{\rm F}$ behind $R_{\rm T}$ U_{cc} CLK6+ R_T receiver $R_{\rm F}$ CLK6short circuit

表3 偏置电阻选用表

Table3 Bias resistor selection table

(b) R_F in front of R_T
Fig.7 Position diagram of isolation resistance
图 7 隔离电阻位置示意图

4 结论

本文提出的基于并行链式拓扑的星载SAR波控系统设计方案解决了复杂波控系统的轻量化、远距离可靠控制等难题。虽然链式拓扑RS422总线在传输距离、多点通信、抗干扰性能等方面具有优势,但其通信带宽只有10 MHz, 且受传输距离和降额设计限制,实际可用通信带宽通常小于5 MHz,无法满足星载大型相控阵雷达高重复频率的 一些应用(如动目标指示)。面向宇航应用的光通信技术的飞速发展为解决星载相控阵雷达波控系统长距离、高速 率可靠传输提供了解决途径,推动波控系统朝着以数字波束形成和直接数字合成为核心的数字化、软件化、模块 化方向发展,进而助力星载相控阵雷达从静态探测到高空预警功能的转变。

参考文献:

- [1] CURLANDER J C,MCDONOUGH R N. 合成孔径雷达—系统与信号处理[M]. 北京:电子工业出版社, 2014. (CURLANDER J C,MCDONOUGH R N. Synthetic aperture radar:systems and signal processing[M]. Beijing:Publishing House of Electronics Industry, 2014.)
- [2] GANVEER N,VISHAL G,RANJAN S R,et al. SAR implementation using LFM signal[C]// IEEE International Conference on Recent Trends In Electronics, Information and Communication Technology. Bangalore, India: IEEE, 2016.
- [3] MIRKAMALI A,DEBAN R,SIAKA F,et al. Fast and low-cost beam steering using an agile mechanical feed system for exciting circular arrays[J]. IET Microwaves,Antennas & Propagation, 2016,10(4):378-384.
- [4] UCHENDU I, KELLY J. Survey of beam steering techniques available for millimeter wave applications[J]. Progress in Electromagnetics Research B, 2016,68(1):35-54.
- [5] 侯田,孙立春,陈文兰. 基于并口通信的多模式波束控制软件设计与应用[J]. 舰船电子对抗, 2018,41(2):41-44. (HOU Tian,SUN Lichun,CHEN Wenlan. Design and application of multi-mode beam steering software based on parallel communication[J]. Shipboard Electronic Countermeasure, 2018,41(2):41-44.)
- [6] 顾国帅,杨徐路,王正之.分布式波控的设计与实现[J].数字技术与应用, 2018,36(5):34-35. (GU Guoshuai,YANG Xulu, WANG Zhengzhi. Design and implementation of distributed wave control[J]. Digital Technology & Application, 2018,36(5): 34-35.)
- [7] 段登,王为,徐瑾,等. 雷达波控系统中CAN总线技术的研究[J]. 今日电子, 2017(12):49-52. (DUAN Deng, WANG Wei, XU Jin, et al. Research on CAN bus technology in radar beam-steering system[J]. Electronic Products, 2017(12):49-52.)
- [8] 夏勇,张浩,李晓娟,等. 二次雷达波束控制系统设计[J]. 太赫兹科学与电子信息学报, 2012,10(3):266-269. (XIA Yong, ZHANG Hao,LI Xiaojuan,el al. Design of beam steering system for secondary surveillance radar[J]. Journal of Terahertz Science and Electronic Information Technology, 2012,10(3):266-269.)
- [9] 肖文光. RS422总线在波控中的应用设计[J]. 今日电子, 2017(7):56-58. (XIAO Wenguang. Application design of RS422 bus in beam-steering system[J]. Electronic Products, 2017(7):56-58.)
- [10] 廖昌明. 基于查表法的波控系统的设计与实现[J]. 电子工程师, 2008,34(4):7-9. (LIAO Changming. Design and realization of beam steering system based on method of seeking table[J]. Electronic Engineer, 2008,34(4):7-9.)
- [11] 许大进,李琳,宣浩. 一种机载相控阵雷达波控系统设计[J]. 雷达科学与技术, 2015,13(6):572-576. (XU Dajin,LI Lin, XUAN Hao. Design of a beam-controller system of airborne phased array radar[J]. Radar Science and Technology, 2015, 13(6):572-576.)
- [12] 张祖伦. 相控阵雷达中相位误差分析及补偿方法[J]. 雷达科学与技术, 2010,8(2):95-100. (ZHANG Zulun. Phase error analysis and compensation in airborne phased-array radar[J]. Radar Science and Technology, 2010,8(2):95-100.)
- [13] TI. LVDS application and data handbook[EB/OL]. [2019-09-19]. http://www.doc88.com/p-31480888927.html.
- [14] ANSI. Electrical characteristics of balanced voltage digital interface circuits[S]. 1994.
- [15] XIAO W,YAO B. Design of an anti-irradiation beam-steering unit based on ASIC circuit[J]. The Journal of Engineering, 2019(19):5810-5812.
- [16] 陈佳旭. 基于PowerPC处理器的相控阵雷达波控模块的实现[D]. 南京:东南大学, 2018. (CHEN Jiaxu. Implementation of phased array radar beam steering module based on PowerPC processor[D]. Nanjing, China:Southeast University, 2018.)
- [17] 谷畅霞. DSP中通信接口的研究与实现[D]. 无锡:江南大学, 2012. (GU Changxia. Research and implementation of communication interface in DSP[D]. Wuxi, Jiangsu, China: Jiangnan University, 2012.)

作者简介:

肖文光(1980-),男,硕士,高级工程师,主要从事 雷达综合电子系统设计研究.email:xwgb711@163.com. **金东勇**(1981-),男,硕士,高级工程师,主要从 事相控阵雷达波束控制技术研究.