

文章编号: 2095-4980(2020)05-0842-06

100 kHz~6 GHz 宽带接收机设计

陈国通, 刘 琪

(河北科技大学 信息科学与工程学院, 河北 石家庄 050000)

摘 要: 为解决射频信号接收系统前端因强电磁干扰而发生的互调干扰、阻塞和饱和等问题, 设计基于宽带匹配网络优化了一款高效率宽带接收机。该接收机模块工作频率覆盖整个S波段, 其采用4线制SPI接口, 根据上位机的指令完成链路控制。除此之外, 采用7阶巴特沃斯低通滤波器设计, 严格保证带内最佳平坦度和端口驻波比。实测结果表明, 该接收机模块实现了100 kHz~6 GHz的信号放大和下变频, 并以140 MHz和100 kHz~19.999 MHz的中频输出, 具备内外部10 MHz参考时基自动切换功能。可见射频接收前端优化设计可实现对目标侦测频段内信号的高选择性跟踪预选, 使接收系统对强干扰信号进行有效抑制。

关键词: 接收机; 大动态范围; 选频限幅; 频率合成器

中图分类号: TN85

文献标志码: A

doi: 10.11805/TKYDA2019107

100 kHz–6 GHz broadband receiver design

CHEN Guotong, LIU Qi

(School of Electronic and Information Engineering, Hebei University of Science and Technology, Shijiazhuang Hebei 050000, China)

Abstract: A high-efficiency broadband receiver based on broadband matching network is designed in order to solve the problems of intermodulation interference, blocking and saturation caused by strong electromagnetic interference at the front end of RF signal receiving system. The operating frequency of the receiver module covers the entire S-band, and it adopts a 4-wire SPI interface to complete link control according to the instruction of the host computer. The 7th-order Butterworth low-pass filter design is utilized to ensure the best flatness and port standing wave ratio in the band. The measured results show that the receiver module realizes signal amplification and down-conversion of 100 kHz–6 GHz, and outputs with intermediate frequency of 140 MHz and 100 kHz–19.999 MHz. It bears the internal and external 10 MHz reference time base automatic switching function. This module provides a single-ended 10 MHz clock for baseband board for baseband digitization. It shows that the optimized design of the RF receiving front end can achieve high selective tracking and pre-selection of signals in the target detection frequency band, so that the receiving system can effectively suppress the strong interference signal.

Keywords: receiver; high dynamic range; frequency limiting; frequency synthesizer

宽带接收机作为雷达和无线通信电子系统最重要的组成部分,其性能指标直接影响整个无线收发系统的性能和特性。传统接收系统难以确定电磁干扰的具体电平、频率以及方位,易使系统对弱信号、瞬态猝发信号等的侦测造成遗漏,严重影响侦察接收的精确性。随着雷达和通信系统的发展,宽带接收机正朝着高效率、高功率、宽频段的方向不断提高。对于高效率宽带接收机,人们做了诸多研究,取得了大量成果^[1]。新一代的接收机结构,主要有数字中频接收机、零中频接收机、软件无线电接收机等结构^[2-4]。虽然新型的射频接收结构不断出现,但无论在军用还是民用中,超外差型结构凭借其独有的特性,依然是现阶段应用最为广泛的接收结构。其突出优点是具有足够高而且稳定的增益,具有较高的选择性和比较平坦的幅频特性、容易调整等特点,非常适合应用在高效率电子器件中。缺点是系统会存在一些特殊的干扰,如镜像干扰等,并且受技术水平制约,系统只能通过中频软件无线电方式接收微波频段信号,因此研制高性能的射频接收前端电路具有重要意义^[5-6]。

收稿日期: 2019-03-31; 修回日期: 2019-05-24

基金项目: 河北省科技支撑计划项目资助(18210803D)

作者简介: 陈国通(1960-), 男, 教授, 硕士生导师, 主要从事数据传输与信息处理、北斗导航等方向的研究。email:384410613@qq.com

目前电调谐滤波实现的方式主要有钇铁石榴石(Yttrium-Iron Garnet, YIG)调谐滤波器、LC 滤波器、微带滤波器等。设计通过综合考虑系统实际应用环境和侦测接收情况,采用了信号预选方案,并提高射频接收前端的饱和电平,在保证饱和电平的同时预留了射频衰减器以防止信号输入端噪声系数增加。通过二次变频设计来有效抑制镜像干扰,在第一次变频放大之后,再加一次变频,构成二次变频的超外差电路^[7]。更高阶的宽带低通匹配电路,拓宽了高效率接收的带宽,实现了整个目标频段的宽带高效率接收设计。

1 系统结构及电路设计

新型高选择性射频接收机系统接收通道框图见图 1。系统框图划分为对应功能模块:滤波器组和选频限幅单元、变频单元、时钟分配、第一本振、第二本振。

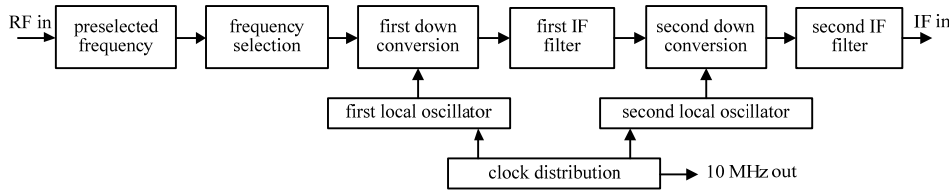


Fig.1 Block diagram of receive channel
图 1 接收通道框图

预选频和限幅部分电路设计见图 2,主要完成输入信号的频率选择和幅度控制,保证合适的信号功率进入混频器,同时补偿链路的幅频差异^[8-9]。通过单刀双掷(Single-Pole Double-Throw, SPDT)开关组合成 4 个信号预处理通道,分别如下:a) 40 MHz ≤ 信号 ≤ 4.3 GHz 高增益放大通道;b) 全频段大信号直通通道,信号幅度 ≥ -14 dBm;c) 100 kHz ≤ 信号 ≤ 19.999 MHz 高增益放大通道;d) 4.3 GHz < 信号 ≤ 6 GHz 高增益放大通道。

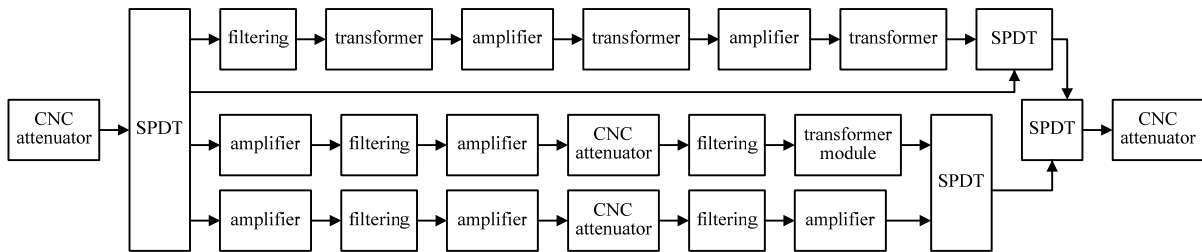


Fig.2 Circuit diagram of frequency selection part
图 2 选频部分电路图

2 梳状线结构带通滤波器

设计优化了一种悬置带状线结构的电调谐梳状线带通滤波器组,此结构的谐振频率可通过改变加载变容管的节电容而加以控制。有利于改善系统的选择性以及左右相对带宽,抑制偏离载波处的信号干扰并降低插入损耗。首先在 20 MHz~4.3 GHz 频段通道选用 2 级 LFCN-4400+的低通滤波器,置于首级放大器后和次级放大器后,相互提升隔离。4.3~6 GHz 频段通道选用两级 LFCN-6000+滤波器,分别置于首级放大器后和次级放大器后,组成滤波电路,见图 3。

LC 滤波器设计实现了 100 kHz~20 MHz 的通带平坦度 < 1 dB 的要求,采用的 7 阶巴特沃斯低通滤波器设计保证了带内最佳平坦度和端口驻波比。该部分设计测试仿真结果见图 4。

当信号频率低于 20 MHz 时,将进入直流耦合通路经过开关切换进入 ADC。当信号高于 20 MHz 时,通过开关切换介入交流耦合通路,进行变频处理后送入 ADC。

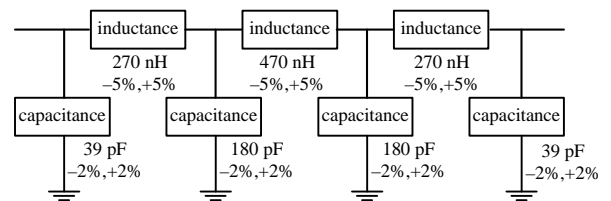
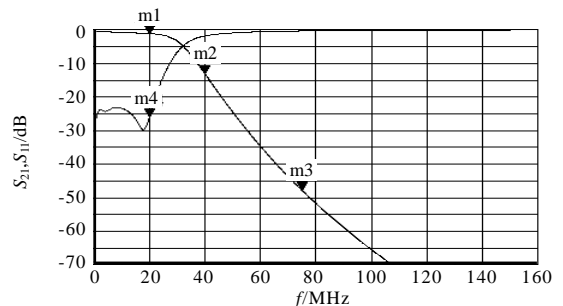


Fig.3 Design of low pass filter
图 3 低通滤波器设计



m1: f=20 MHz, S₂₁=-1.100 dB; m2: f=40 MHz, S₂₁=-13.055 dB
m3: f=75 MHz, S₂₁=-47.769 dB; m4: f=20 MHz, S₂₁=-25.922 dB

Fig.4 Simulation result
图 4 仿真结果图

20 MHz~4.3 GHz 频段的放大器用于该频段的小信号放大,为减小后级链路的衰减对整体噪声系数的影响,和大信号直通路的功率相持衡,该部分的增益为 35 dB。4.3~6 GHz 放大器参照上条。

3 选频部分

3.1 频段划分设计

此部分电路的主要功能是根据模块的频率规划完成 20 MHz~6 GHz 频段的选频处理,提升第一混频器的镜像抑制,原理框图见图 5。该部分电路将上述频段划分为 4 部分,具体的频段选择,需要根据上位机软件的起始/截止频率,经过模块的处理器计算后进行开关切换。

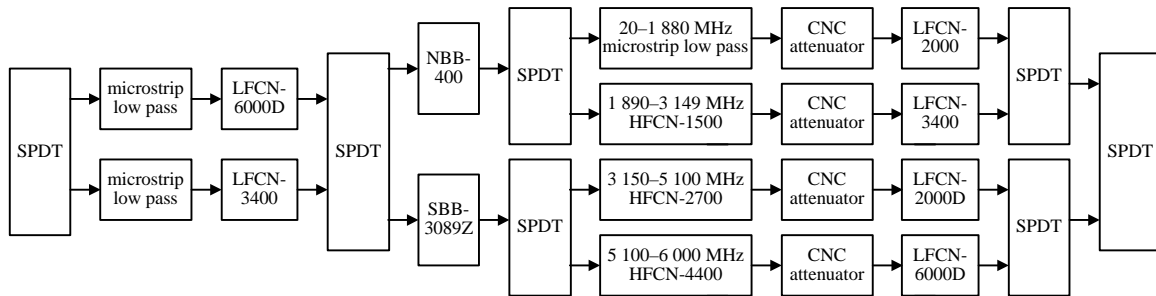


Fig.5 Frequency selective circuit

图 5 选频部分电路

选频电路将交流耦合频段通过滤波器组合划分为对应的 4 个频段,频段划分见表 1。

表 1 频段划分表

Table1 Partition table of frequency band

first frequency band/MHz	second frequency band/MHz	third frequency band/MHz	fourth frequency band/MHz
20-1880	1880-3140	3140-5100	5100-6000

3.2 镜像抑制处理

镜像抑制处理是将目标频带的信号分为多段,针对不同频段进行前置放大处理,然后将放大后的信号通过跟踪滤波处理,最后实现镜像抑制混频处理得到下变频信号。9 kHz~19.999 MHz 的频段经过预选频与第二中频用开关选择进入 ADC,为直流耦合通道,剩下的频段为交流耦合通道。

交流耦合通道的第一变频部分采用高本振混频方案,第一信号区 20~1880 MHz 的镜像信号,最低频点对应在 2480 MHz,处于接收机带内,在选频前经过一个陷波通道和 6 GHz 低通滤波器。将 2460~3140 MHz 部分电路通过微带滤波器设计实现,要求对 2480 MHz 的抑制大于 40 dB。受影响的第二区信号由开关选择直通通道,进入选频电路,抑除其他信号影响。第一频段选频除了兼顾平坦度外,主要考虑镜像信号的抑制^[10]。选用的低通滤波器对 2480 MHz 以外的抑制约为 10 dB,对 3000 MHz 以外的抑制约为 30 dB,和前级级联效果可以满足系统镜像抑制要求。由于第二频段相对带宽过大,设计采用了高低通组合的方式实现带通^[11]。第三频段最近的镜像信号为 8700 MHz 以外,此段的低通滤波器应满足对镜像的抑制>27 dB,前面陷波部分的低通滤波器对镜像的抑制应>40 dB,高通滤波器采用 HFCN-2700A+(Tc1)。第四频段采用由高通滤波器和低通滤波器组合成的带通滤波器,镜像信号在 11.4 GHz,单级低通抑制约 30 dB,前后共有两级。

4 本振频率合成器设计

4.1 中频部分设计

此部分电路见图 6,主要完成交流信号的第一中频的滤波和放大,为第二次下变频做准备。保证进入第二混频器的信号线性和频谱纯净^[12-13]。

声表面波(Surface Acoustic Wave, SAW)滤波器的功率容量偏低,先将信号降低,然后再提升,同时为混频器的输出和滤波器之间建

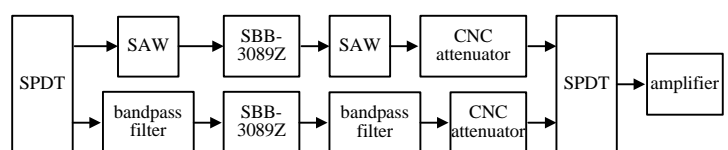


Fig.6 Circuit design of the first intermediate frequency part

图 6 第一中频部分电路设计

立硬性匹配。低通滤波器抑制第一本振高端的杂散，然后由开关选择第一中频的具体通道。在 2.42 GHz 的通道首级加一级高通滤波器，对 1.26 GHz 的抑制大于 30 dB，两款 SAW 之间的相互抑制应当大于 30 dB。

4.2 本振

第一本振由第一混频器提供宽带本振信号，频率源采用 ADF4350，频率参考为 10 MHz。电路设计见图 7。使用基频输出的频率范围涵盖第一区和第二区信号，高频端的第三区和第四区采用倍频方式产生 5 590~7 530 MHz 的本振信号。第三区的本振信号范围为 5 590~7 530 MHz，倍频器输出的信号包含基频和其他成分的信号泄露需要滤除，使用了微带带通滤波器。第四区的本振信号范围为 6 380~7 260 MHz，设计形式参照第三区。第二本振电路为第二变频提供信号频率，采用 ADF4350 产生 1 130 MHz 和 2 300 MHz 本振信号，由放大器放大输出，滤波后推动无源混频器。

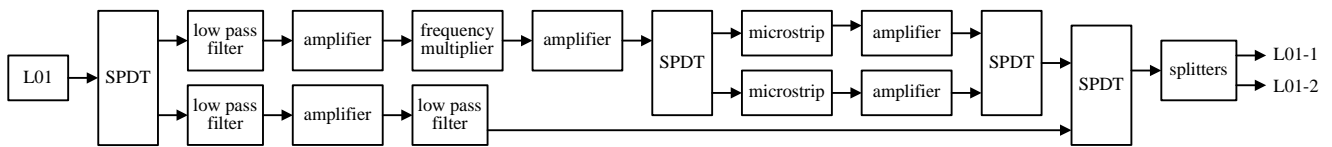


Fig.7 Design of the first local oscillator circuit
图 7 第一本振电路设计图

4.3 二次变频

第一变频将 20 MHz~6 GHz 的信号按区段不同，调节本振频率，采用高本振的方式，将信号分别变频到 1.26 GHz 和 2.42 GHz 两个频点，第一区为高本振配置的上变频方案，其余区段为高本振配置的下变频方案。为实现两种方案的兼容，增加了矩阵开关来实现第一区信号和其他区信号的上下变频切换。

第二变频根据不同信号区分别选用 2 个固定频点(1 130 MHz 和 2 300 MHz)之一，将交流耦合信号的第一中频，做第二次下变频，将信号频率变到 140 MHz 的中频，滤除杂波和放大后作为最终的中频信号输出给 ADC，原理框图见图 8。其中，9 kHz~19.999 MHz 的信号在此与最终的中频信号合路后输出给 ADC。中频 SAW 采用 LB140DS17，低插损(<13 dB)，高矩形系数(35 dB 带宽 30 MHz)的 20 MHz 带宽。采用两级设计，低通滤波器保证第一中频的两个频点通过。

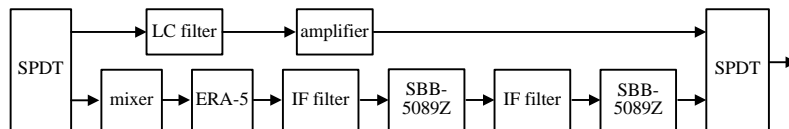


Fig.8 Circuit diagram of the second frequency conversion part
图 8 第二变频部分电路图

系统参考时基为 10 MHz，具备内外部自动切换、内参考外供能力，2 个本振统一使用 10 MHz 参考，通过非门增强后由四功分器分路，模块内部采用 DC-DC 方式降压。

5 测试结果与分析

将宽带雷达发射机、发射和接收天线、研制的 100 kHz~6 GHz 宽带接收机硬件电路进行连接，共同搭建一个实验测试系统，宽带接收模块采用外部+12 V±10%供电。通过对系统各项指标进行测试，得出具体数据，表 2 为系统主要指标的测试结果统计。

表 2 主要指标测试结果
Table2 Test results of main indicators

serial number	main test content	test results
1	frequency range/MHz	60-3 000
2	flatness in band/dB	scan channel flatness≤3
3	phase noise/(dBc/Hz)	£ (@1 kHz)≤-80; £ (@10 kHz)≤-85
4	noise figure/dB	≤15
5	mirror frequency suppression/dB	≥60
6	spurious suppression/dBc	≥45
7	frequency stepping/	scan channel 20, monitoring channel 1
8	operating temperature/°C	-20 -(+50)

test results meet the design requirements

根据测试结果得出,设计满足了所有的技术指标要求。对比传统形式接收机,该系统的优化设计对信号接收侦测的准确性得到了提高,为实现系统对信号的快速实时频谱分析提供了有利条件^[14]。研制的 100 kHz~6 GHz 宽带接收机为双通道设计,因此结果显示分为两大部分,结果见图 9,其中上部为实时扫频通道,下半部分为监测通道。

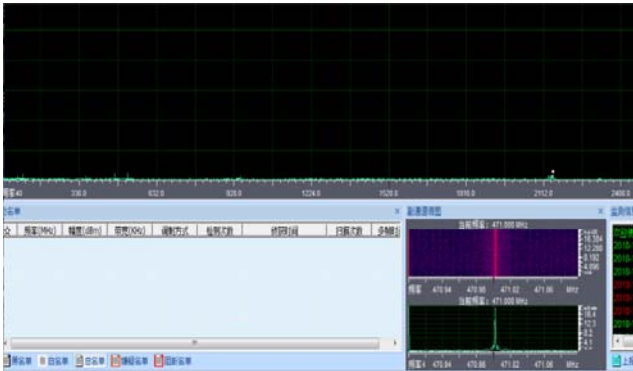


Fig.9 Physical test results
图 9 实物测试结果

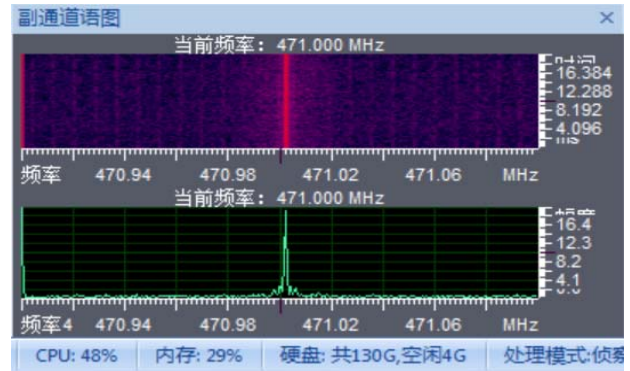


Fig.10 Selection band amplification analysis of scan channel
图 10 扫描通道选带放大分析图

在实际侦测过程中,系统扫频通道在 471.000 MHz 处侦测到异常信号,见图 10。监测通道即刻将此异常信号进行针对性处理,并将该信号的详细频谱实时显示出来。系统的扫描通道实现了对 100 kHz~6 GHz 频带范围内的实时快速接收,下方监测通道实现了对接收到的异常信号进行实时频谱分析,满足了该接收机在更大带宽条件下实现信号的灵活监视和高精确度信号测量及分析的设计要求。

6 结论

本文采用梳状线结构带通滤波器形式的电路结构设计,结合大动态低虚假变频前端设计与本振频率合成器,在实现宽带信号接收的同时,兼顾了平坦度和镜像信号抑制效果。在 100 kHz~6 GHz 的带宽范围内满足了高灵敏度、大动态范围、低噪声等技术要求,从而得到了高性能的增益与效率,实现了宽带高效率宽带接收机的设计。

参考文献:

- [1] 孙洪铮,丁浩,王志刚. 2~4 GHz 宽带高效率功放的设计[J]. 太赫兹科学与电子信息学报, 2018,16(5):871-874. (SUN Hongzheng,DING Hao,WANG Zhigang. Design of 2-4 GHz broadband high efficiency power amplifier[J]. Journal of Terahertz Science and Electronics Information Technology, 2018,16(5):871-874.)
- [2] 梁中华. 一种新型数字式加权自相关超宽带接收机[J]. 激光杂志, 2018,39(8):88-92. (LIANG Zhonghua. A new digital weighted autocorrelation ultra-wideband receiver[J]. Laser Journal, 2018,39(8):88-92.)
- [3] 杨大龙,陈大海,邝文,等. SC-FDE 宽带航空数传接收机的设计与实现[J]. 电讯技术, 2017,57(12):1408-1414. (YANG Dalong,CHEN Dahai,KUANG Wen,et al. Design and implementation of SC-FDE broadband airborne digital receiver[J]. Telecommunication Engineering, 2017,57(12):1408-1414.)
- [4] 龚锦林,李永彬. 一种应用于宽带接收机射频前端多芯片模块的外壳设计[J]. 固体电子学研究与进展, 2018,38(3):210-213. (GONG Jinlin,LI Yongbin. A shell design for multi-chip modules for RF front-end of broadband receiver[J]. Research and Progress in Solid State Electronics, 2018,38(3):210-213.)
- [5] MARTIN Kumm,HARALD Klingbeil,PETER Zipf. An FPGA based linear all-digital Phase-Locked Loop[J]. IEEE Transactions on Circuits and Systems, 2010,57(9):2487-2497.
- [6] 孙明远. 低功耗射频接收机前端关键模块的技术研究[D]. 成都:电子科技大学, 2018. (SUN Mingyuan. Technical research on key modules of low-power RF receiver front-end[D]. Chengdu,China:University of Electronic Science and Technology, 2018.)
- [7] 周宇松. 400~2 700 MHz 宽带通信接收机的研制[D]. 上海:复旦大学, 2008. (ZHOU Yusong. Development of 400-2 700 MHz wideband communication receiver[D]. Shanghai,China:Fudan University, 2008.)
- [8] 饶县斌. 宽带数字接收机信号处理系统设计及实现[D]. 哈尔滨:哈尔滨工程大学, 2016. (RAO Xianbin. Design and implementation of wideband digital receiver signal processing system[D]. Harbin,China:Harbin Engineering University, 2016.)

(下转第 850 页)