

# 退火处理对锑化铟 MIS 器件 $C-V$ 特性的影响

周伟佳, 龚晓霞, 陈冬琼, 肖婷婷, 尚发兰, 杨文运  
(昆明物理研究所, 云南 昆明 650223)

**摘要:** 采用原子层沉积技术制备  $\text{Al}_2\text{O}_3$  薄膜作为 InSb 材料介电层, 制备了 MIS 器件, 研究了金属化后不同退火温度对界面特性的影响。利用  $C-V$  测试表征了 MIS (metal-insulator-semiconductor) 器件的界面特性, 结果表明  $\text{Al}_2\text{O}_3$  介电层引入了表面固定正电荷,  $200^\circ\text{C}$  和  $300^\circ\text{C}$  退火处理可有效减小慢界面态密度, 利用 Terman 法得到了禁带界面态密度分布, 表明  $200^\circ\text{C}$  退火可使禁带中央和导带附近的界面态密度显著减小。同时文章对  $C-V$  曲线滞回的原因进行了分析, 认为  $\text{Al}_2\text{O}_3$  介电层中离界面较近的负体陷阱电荷是主要影响因素。实验证明了  $200^\circ\text{C}\sim 300^\circ\text{C}$  的退火处理可有效改善 InSb/ $\text{Al}_2\text{O}_3$  界面质量。

**关键词:** 锑化铟;  $C-V$  特性; 金属化后退火; 原子层沉积

中图分类号: TN213 文献标识码: A 文章编号: 1001-8891(2022)04-0351-06

## Effect of Annealing on $C-V$ Characteristics of InSb Metal-Insulator-Semiconductor Devices

ZHOU Weijia, GONG Xiaoxia, CHEN Dongqiong, XIAO Tingting, SHANG Falan, YANG Wenyun  
(Kunming Institute of Physics, Kunming 650223, China)

**Abstract:** An  $\text{Al}_2\text{O}_3$  film was prepared as a dielectric layer for an InSb material via the atomic layer deposition technique, the MIS device was developed, and the effects of annealing temperature on the post-metallization interfacial characteristics were investigated. Moreover, the interface of the MIS device was characterized using the  $C-V$  test. The results indicate that the  $\text{Al}_2\text{O}_3$  dielectric layer introduced surface-fixed positive charges, and annealing processing at  $200$  and  $300^\circ\text{C}$  can effectively reduce the slowing density. Furthermore, Terman's method can be used to obtain the interface states density distribution. This indicates that  $200^\circ\text{C}$  annealing can significantly decrease the interfacial density close to the center of the bandgap and the conduction band. Additionally, negative charges being trapped near the interface of the  $\text{Al}_2\text{O}_3$  dielectric layer is found to be the main cause of  $C-V$  curve hysteresis. Experiments prove that an annealing process at  $200^\circ\text{C}\sim 300^\circ\text{C}$  can effectively improve the InSb/ $\text{Al}_2\text{O}_3$  interface quality.

**Key words:** Indium Antimonide,  $C-V$ , post metalization annealing, atomic layer deposition

## 0 引言

锑化铟 (InSb) 是一种具有闪锌矿结构的窄禁带半导体材料, 具有很高的电子迁移率和电子饱和速度, 在  $77\text{ K}$  下, 禁带宽度为  $0.227\text{ eV}$ , 其截止波长为  $5.5\ \mu\text{m}$ , 可以覆盖整个中波红外波段, 量子效率高, 是重要的中波红外探测器材料<sup>[1]</sup>, InSb 除了具有很高的电子迁移率和电子饱和速度外, 还拥有 III-V 族半导体中最高空穴迁移率, 是制作高速低功率电子逻辑器件的理想材料<sup>[2]</sup>, 此外在量子计算和自旋

电子学领域中也具有重要的应用价值<sup>[3-4]</sup>。无论是何种器件的应用中, 均要求 InSb/介电层具有良好界面, 即界面陷阱足够小、表面漏电流足够小、氧化层陷阱少等。和其他 III-V 族半导体材料一样, 锑化铟的自然氧化物性质不稳定, 这导致 InSb/介电层的界面态密度较高, 这些界面态给载流子提供了额外的产生复合中心, 增强了载流子在 InSb 表面的复合, 增大了表面漏电, 是阻碍器件性能提高的重要因素。

使用原子层沉积 (atomic layer deposition, ALD) 技术可以得到高质量的介电层 (绝缘层), ALD 沉

收稿日期: 2021-09-01; 修订日期: 2021-10-18.

作者简介: 周伟佳 (1997-), 男, 硕士研究生, 主要研究领域为锑化铟红外探测器。E-mail: zhou.weijia@foxmail.com.

通信作者: 龚晓霞 (1984-), 女, 高级工程师, 主要从事 III-V 族红外探测器研究。E-mail: 641592956@qq.com.

积的薄膜具有台阶覆盖性好、均匀性高,沉积温度低等优势,可实现 0.1 nm 级别薄膜厚度的调控<sup>[5]</sup>,使用 ALD 沉积 Al<sub>2</sub>O<sub>3</sub> 正成为 Al<sub>2</sub>O<sub>3</sub> 薄膜制备的一种趋势(如图 1)。Al<sub>2</sub>O<sub>3</sub>/InSb 的导带差(conduction band offset)为  $\Delta E_C = 2.73 \pm 0.1$  eV,价带差(valance band offset)  $\Delta E_V = 3.76 \pm 0.1$  eV<sup>[6-7]</sup>,价带差和导带差均大于 1eV,意味着较不容易发生隧穿,且 ALD 制备的 Al<sub>2</sub>O<sub>3</sub> 的具有较大的能带间隙(6.66 ± 0.1 eV),满足 InSb 对介电材料的要求。

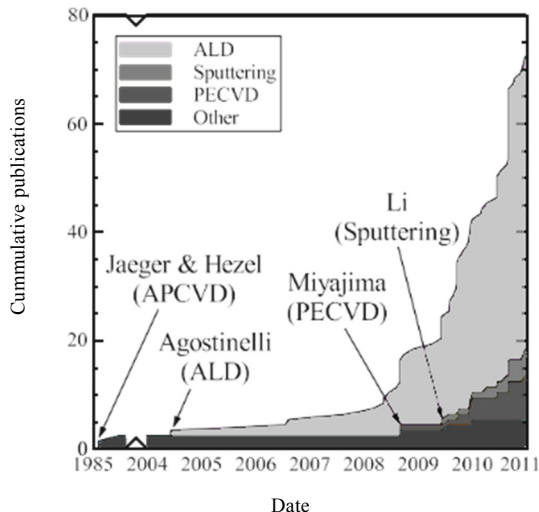


图 1 有关使用不同沉积方式制备 Al<sub>2</sub>O<sub>3</sub> 作为光伏器件钝化层的文献的累计数量<sup>[7]</sup>

Fig.1 Cumulative count of literatures relating primarily to Al<sub>2</sub>O<sub>3</sub> for surface passivation of photovoltaic devices, divided by the deposition method employed<sup>[7]</sup>

但仅使用 ALD 并不一定可以得到一个良好的界面,还需要合适的表面化学预处理、退火等方式改善界面特性。为了改善界面特性,研究人员进行了多种不同的探索,例如通过插入界面控制层的方法, Baik 等<sup>[8]</sup>对 InSb/Al<sub>2</sub>O<sub>3</sub>/HfO<sub>2</sub> 界面处的化学反应和原子的扩散现象进行了研究,其中 Al<sub>2</sub>O<sub>3</sub> 为厚度 1.3 nm 的界面控制层,实验发现这层非常薄的 Al<sub>2</sub>O<sub>3</sub> 界面控制层可有效阻挡 In 原子的扩散,提高了 InSb/HfO<sub>2</sub> MIS 器件的电学特性和热稳定。Hyoung-Sub<sup>[9]</sup>报道了 Ge 界面控制层对 In<sub>0.53</sub>Ga<sub>0.47</sub>As、InSb 等 III-V 族半导体界面特性的影响,发现 Ge 界面控制层的加入改善了 p 型 InSb MOS 器件的 C-V 特性,但却使 p 型 In<sub>0.53</sub>Ga<sub>0.47</sub>As 产生了严重的费米钉扎现象从而导致了 In<sub>0.53</sub>Ga<sub>0.47</sub>As 界面性能的恶化。

还有一些研究集中在表面预处理和热处理方面,例如 Vavasour<sup>[10]</sup>报道了 HCl 预处理对 InSb/Al<sub>2</sub>O<sub>3</sub> MOS 器件的影响,HCl 处理 InSb 会在表面形成 HCl<sub>3</sub>,而 HCl<sub>3</sub> 的解吸附是造成 C-V 平带电压移动的原因。Luc<sup>[11]</sup>系统研究了在 N<sub>2</sub> 和合成气体氛围中的退火处理对 Pt/Al<sub>2</sub>O<sub>3</sub>/In<sub>0.53</sub>Ga<sub>0.47</sub>As MIS 器件的影响,结果表

明较高温度的沉积后退火处理(post deposition annealing, PDA)结合较低温度的金属化后退火(post metalization annealing, PMA)处理可使 MIS 器件表现出更好的 C-V 特性,并且较低温度的 PMA 退火处理使得 MIS 器件的漏电流也得以显著降低。

退火处理的参数主要有温度、时间、气体氛围和气体的流动速率等<sup>[12]</sup>,要得到最佳的退火条件并不容易,目前人们的研究主要集中在对退火温度的研究。在本文中,我们研究了不同温度的退火处理对 InSb/ALD-Al<sub>2</sub>O<sub>3</sub> MIS 器件 C-V 特性的影响,以探索改善 InSb/Al<sub>2</sub>O<sub>3</sub> 界面特性的热处理条件。

## 1 实验

实验中使用的材料为提拉法制备的 n 型 InSb (211), 77K 时电子浓度为  $4.0 \times 10^{14} \text{ cm}^{-3} \sim 1.4 \times 10^{15} \text{ cm}^{-3}$ , 电子迁移率  $\mu_n \geq 1.0 \times 10^5 \text{ cm}^2 \text{ V}^{-1} \text{ s}^{-1}$ 。对一大块样品经过清洗后,将大块的 InSb 送入 ALD 腔体中进行 Al<sub>2</sub>O<sub>3</sub> 的沉积,依次循环通入气体 TMA (Trimethylaluminium, 三甲基铝)、N<sub>2</sub>、H<sub>2</sub>O 和 N<sub>2</sub>,每次通入的时间分别为 0.2 s、10 s、0.2 s 和 10 s,反应腔的压强为 1.5 mBar,沉积温度设为 250℃,沉积约 80 nm 厚度的 Al<sub>2</sub>O<sub>3</sub>。接着将大块样品划为 3 片,再通过覆盖金属掩模版沉积面积为 1.5 mm<sup>2</sup> 的 Cr/Au 栅电极,制备成 MIS 器件。接着对样品分别进行不同温度的金属化后退火处理,退火条件见表 1,将其中一块设为对照样品,不做退火处理,记为 w/o PMA,另外两块分别进行 200℃ 和 300℃ 的金属化后退火处理,分别记为 PMA@200℃ 和 PMA@300℃,退火在氮气氛围中进行,退火时长均为 5 min。退火温度均低于 400℃,这是为了避免发生严重的原子互扩散现象。使用 Keysight E4990 阻抗分析仪进行电容-电压(C-V)测试,所有的测试均在 77 K 温度下进行。

表 1 样品对应的退火条件

Table 1 Annealing conditions corresponding to the sample

Sample	Annealing conditions
#1	Without annealing(w/o PMA)
#2	200℃, 5 min(PMA@200℃)
#3	300℃, 5 min(PMA@300℃)

## 2 结果和讨论

图 2 所示为 1 MHz 的测量频率下得到的 C-V 曲线,使用 Winter R.<sup>[13]</sup>提到的方法确定了平带电压的大小(如表 2 所示),接着利用公式  $V_{FB} = \phi_{ms} - Q_f/C_i$  计算出了表面固定电荷面密度的大小(如表 2 所示),其中  $\phi_{ms}$  为金属和半导体的功函数之差,  $V_{FB}$  为平带

电压大小,  $Q_f$  为表面固定电荷面密度,  $C_i$  为绝缘层的电容大小, 可以看出经过退火处理样品的平带电压为负值, 说明退火后  $Al_2O_3/InSb$  界面处的表面固定电荷为正电荷, 其中  $200^\circ C$  退火后的表面固定电荷密度最大, 为  $2.8823 \times 10^{12} \text{ cm}^{-2}$ 。

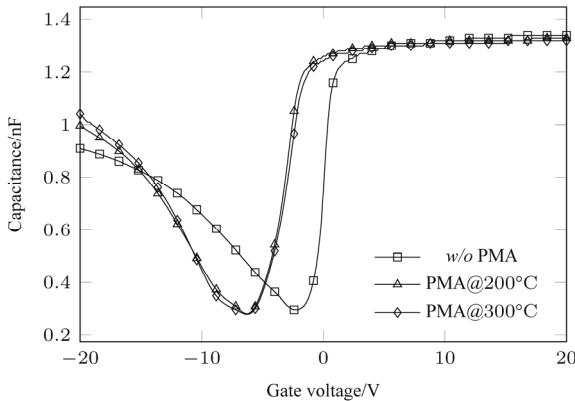


图2 不同退火温度的 C-V 特性

Fig.2 C-V characteristics at different annealing temperature

表2 不同退火条件的平带电压及对应的固定电荷的大小

Table 2 Flat band voltage and fixed surface charge density at different annealing conditions

	w/o PMA	PMA @200°C	PMA @300°C
$V_{FB}/V$	0.82	-3.2	-3
$Q_f/\text{cm}^{-2}$	$-8.4716 \times 10^{11}$	$2.8823 \times 10^{12}$	$2.7466 \times 10^{12}$

在计算表面固定电荷密度的过程中, 需要确定绝缘层电容  $C_i$  的大小, 对于 III-V 族半导体/高介电常数绝缘层 MIS 器件, 其绝缘层的电容从不能简单近似为积累区电容的大小, 因为此时积累区的半导体电容  $C_s$  并不总是远远大于  $C_i$ , 且绝缘层厚度越小这种情况越显著。对于绝缘层厚度较小的情况, McNutt, Sah 和 Walstra<sup>[14-15]</sup>、Maserjian<sup>[16]</sup>、Riccò<sup>[17]</sup> 均提出了新的提取绝缘层电容的方法, 而 Samares Kar 提出的方法中考虑了界面陷阱电容的影响, 这种方法假设在积累区时空间电荷区的电容  $C_{sc}$  和界面陷阱的电容  $C_{it}$  均是表面势  $\psi_s$  的指数函数, 即  $C_{sc} = a_1 \exp(\beta\psi_s)$ ,  $C_{it} = a_2 \exp(\beta\psi_s)$ , 通过积累区电容的  $|C^{-1}dC/dV|^{1/2} - C$  或  $|dC^{-2}/dV|^{1/2} - 1/C$  关系曲线和  $x$  轴的截距分别得到  $C_i$  和  $1/C_i$  的大小。在本文的实验中, 由于所沉积的绝缘层的厚度较厚 (80 nm), 半导体电容远大于绝缘层电容的假设成立, 因此我们可以直接提取高频 C-V 曲线积累区的电容大小作为绝缘层电容的大小。

图3为 CrAu/ $Al_2O_3/InSb$  MIS 器件 C-V 曲线的滞

回特性, 表3为在 1 MHz 所得到的滞回电压的大小及由  $N_{trap} = \Delta V_{FB} C_i / (Aq)$  得到的慢界面态的大小 (其中  $A$  是栅电极的面积,  $q$  是电荷常数)。可以看出,  $Al_2O_3/InSb$  存在较大滞回电压及慢界面态密度, 而  $200^\circ C$  和  $300^\circ C$  退火均使得界面态密度有所减小。为进一步研究界面态特性, 分别从积累区到反型区和从反型区到积累区两种不同扫描方向上施加不同起始栅压, 得到了如图4所示的 C-V 特性曲线, 从左图(a)可以看出当从积累区到反型区扫描时, 随着栅压的增大, 曲线向正电压方向移动, 而从反型区向积累区扫描时, 随着负栅压绝对值的增加, 曲线向负电压方向移动。导致  $Al_2O_3/InSb$  的 C-V 曲线滞回的原因或者说慢界面态的来源可能有: ①绝缘层中的陷阱电荷; ②导带以上部分的界面态。绝缘层中的陷阱根据距离界面的距离可以分为体陷阱 (bulk traps) 和边界陷阱 (border traps), 陷阱的载流子俘获截面的大小随着距离界面的距离而指数衰减, 因此体陷阱俘获电子的概率很低, 几乎对 C-V 的滞回没有任何贡献; 而边界陷阱电荷可以俘获和释放电子, 从而对滞回产生贡献<sup>[18]</sup>。而导带以上部分的界面态, 不同于分布于禁带中的界面态, 其载流子发射的时间常数随导带距离的增大而指数增长, 因此导带以上部分的界面态俘获电子后并不能将电子再发射回导带, 因此空的导带内界面态在栅极电压从正到负的扫描过程中会被电子填充, 但是当从负到正的回扫过程中, 这些被导带内的界面态俘获的电子并不会被释放, 因此导致了 C-V 曲线的滞回。

表3 不同退火条件的滞回电压及慢界面态密度

Table 3 Voltage hysteresis and slow interface states density at different annealing conditions

	w/o PMA	PMA @200°C	PMA @300°C
$V_{FB}/V$	6.75	5.8	3.6
$N_{trap}/\text{cm}^{-2}$	$4.2 \times 10^{12}$	$3.6 \times 10^{12}$	$2.2 \times 10^{12}$

分析认为本实验中 C-V 曲线滞回主要是  $Al_2O_3$  绝缘层中的边界陷阱所导致的。当从积累区开始扫描时 (图4(a)), InSb 表面处的电子被注入到边界陷阱中, 使这些边界陷阱呈现负电性, 由于这些边界陷阱的复合时间较长, 在陷阱被电子填充后短时间内不会被重新激发, 这就导致平带电压向正电压方向移动, 且正栅压越大, 偏移越大; 当从反型区开始扫描时 (如图4(b)), 这些边界陷阱为空的状态, 呈现

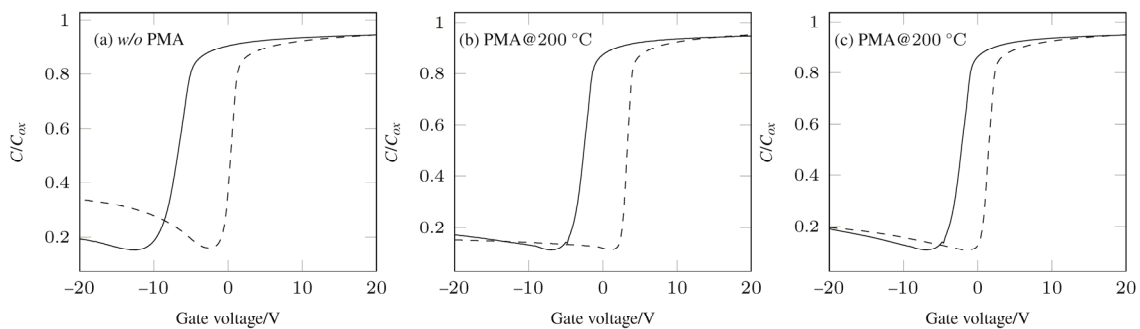


图3 不同退火温度下  $C-V$  曲线的滞回特性 (实线表示从反型区开始扫描, 虚线表示从积累区开始扫描)

Fig.3 Hysteresis  $C-V$  curves at different annealing temperature (Solid line denotes scanning from the inversion region, dotted line denotes scanning from the accumulation region)

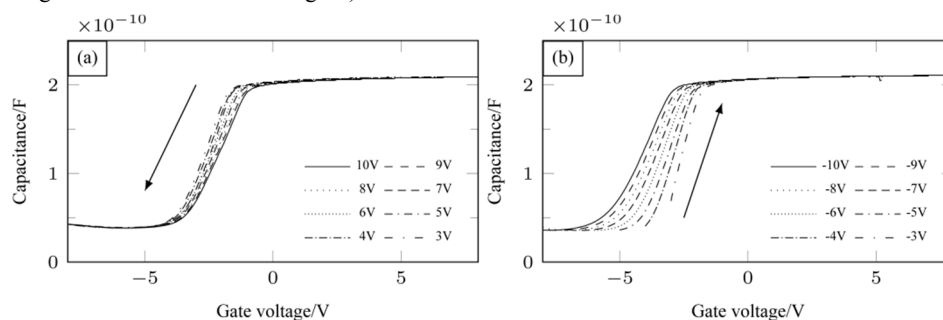


图4 不同扫描方向和起始偏压的  $C-V$  曲线: (a) 从积累区开始扫描; (b) 从反型区开始扫描

Fig.4  $C-V$  curves with different scanning directions and initial bias: (a) Scan from the accumulation region; (b) Scan from the inversion region

电中性或正电性, 从而导致平带电压相对向左移动, 且负栅压的绝对值越大, 偏移越大。据报道<sup>[7]</sup>, ALD、APCVD (常压 CVD) 制备的  $\text{Al}_2\text{O}_3$  中均含有负的体陷阱电荷, 这些体陷阱电荷与氧空位有关。因此分析认为前面提到的边界陷阱主要是  $\text{Al}_2\text{O}_3$  中离界面较近的负的体陷阱电荷, 当从反型区开始扫描时 (如图 4(b)), InSb 表面处的空穴被注入到靠近界面的负的体陷阱中, 使得这些陷阱呈中性或负电性, 因此平带电压向负栅压移动。从反型区开始扫描的不同起始栅压  $C-V$  曲线 (图 4(b)) 的移动程度显著大于从积累区开始扫描 (图 4(a)) 的情况也证明了靠近边界的负体陷阱是对曲线滞回影响的决定性因素。200 °C 和 300 °C 退火使得氧化铝中靠近边界的体陷阱得以减小, 因此减小了慢界面态密度。

界面态密度的大小是影响界面质量的重要因素, 例如禁带中央处的界面态会阻碍半导体表面反型层的形成, 导带附近的界面态会增加串联电阻<sup>[12]</sup>,  $\text{Al}_2\text{O}_3/\text{InSb}$  界面态的来源除了表面的悬挂键以外, InSb 表面化学性质不稳定的自然氧化物, 界面处的氧空位和反位缺陷等也是界面态的重要来源。在器件加工过程中, 尤其是涉及到高能等离子体、反应离子刻蚀、电子或离子束的加工过程可能会产生数量不可忽略的界面态。界面态密度的确定有多种方法,

比如高低频电容法 (Castagné-Vapaille 法)、高频法 (Terman 法)、电导法等, 其中, 高低频电容法需要足够高频和低频的  $C-V$  曲线, 而实际测量中很难得到足够高频的  $C-V$  曲线 (即测量频率足够高以使界面陷阱完全不响应交流信号只响应直流电压), 这是因为在使用阻抗仪测量  $C-V$  曲线时太高的频率会使得寄生电容显著增加从而带来很大的误差<sup>[7,19]</sup>, 且高低频电容法需要计算 Berglund 积分以获得栅电压和表面势的关系进而得到界面态在禁带中的分布, 而 Berglund 积分是基于玻尔兹曼分布得到的, 而对于 n 型 InSb, 施加正栅压时表面处的费米能级很容易进入导带中, 这会带来玻尔兹曼分布的失效, 因此高低频电容法计算得到的界面态会存在较大误差; 而电导法只能得到靠近导带附近的界面态密度大小 (对于 n 型半导体), 无法得到禁带中央附近的界面态密度的大小; 因此我们选择使用 Terman 法计算界面态密度的大小, Terman 法需计算得到理想的栅电压和表面势曲线, 若半导体掺杂不均匀, 会带来较大误差, 而对于本文中的 n 型 InSb 其掺杂是在材料生长过程中形成的, 掺杂比较均匀, 因此利用 Terman 法不会带来太大误差。Terman 法通过计算测量曲线相对于理想曲线的扭曲来得到界面态密度。



$$D_{it} = \frac{C_i}{q^2} \left( \frac{dV_g}{d\psi_s} \right) - \frac{C_s}{q} = \frac{C_i}{q^2} \frac{d\Delta V_g}{d\psi_s}$$

图 5 为基于费米狄拉克分布所模拟得到的理想高频 C-V 曲线,在模拟过程中,假设掺杂均匀,且完全电离,通过不断调整掺杂浓度以使理想曲线和实际曲线相近(即:使 C-V 曲线中的电容的最小值相同),掺杂浓度为  $6 \times 10^{14} \text{cm}^{-3}$  时理想曲线和实际曲线最为接近,因此可以认为 InSb 衬底表面电子浓度约为  $6 \times 10^{14} \text{cm}^{-3}$ 。图 5 中实际测量的曲线在反型区向上弯曲而不是保持最小值,这是由于在高频时(1 MHz),一些位于价带附近的界面态的时间常数足够小,对载流子的俘获和释放跟得上于 1 MHz 的高频小信号的变化。实际曲线相比理想曲线在耗尽区和弱反型区有明显的扭曲,这种扭曲是位于禁带中界面态对直流电压响应的结果。对于 InSb 等 III-V 族半导体,其  $\Gamma$  能谷的非抛物线性(Nonparabolicity),以及 L 能谷和 X 能谷对电子的贡献等也会对 C-V 特性带来影响<sup>[20]</sup>,此外氧化铝介电常数的频散、串联电阻效应等也会带来误差,这里暂时忽略这些因素的影响。图 6 为基于费米狄拉克分布模拟得到的理想栅压和表面势的关系,有了理想高频 C-V 和理想  $V_g - \psi_s$  曲线就可以用 Terman 法计算得到界面态密度的分布。

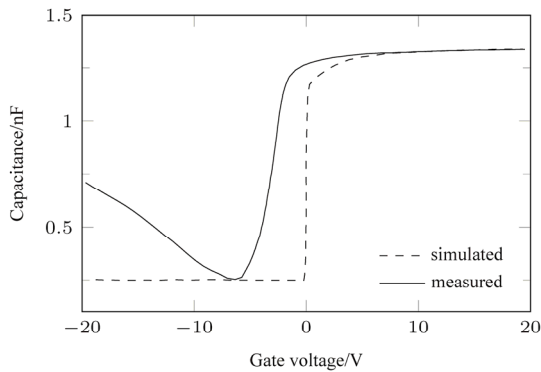


图 5 高频 C-V 曲线的测量值和模拟值

Fig.5 Measured and simulated high frequency C-V curves

图 7 为不同退火条件对应的界面态密度在禁带中的分布,可以看出在禁带中央和靠近导带的位置处,200℃退火样品的界面态密度最小,未作退火处理样品的界面态密度的值明显大于经过 200℃和 300℃退火处理的样品,这说明 200℃和 300℃的退火处理可以有效减少界面态密度提高界面质量,300℃退火样品的界面态密度略微大于 200℃退火的样品,原因可能是 200℃的退火处理使得一部分表面悬挂键有所饱和,而 300℃的退火处理后界面态密度开始增大,可能是因为从 300℃开始,Sb 原子的外扩

散行为加剧,从而使得界面性能退化,原子的外扩散与 InSb 键的结合较弱有关,由于 InSb 键结合力较弱,高温处理时 InSb 键断裂同时原子向外扩散。

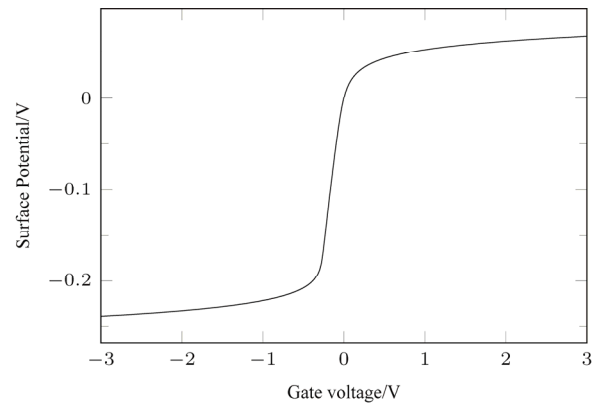


图 6 理想栅电压与表面势的关系曲线

Fig.6 Ideal relationship curve of gate voltage and surface potential

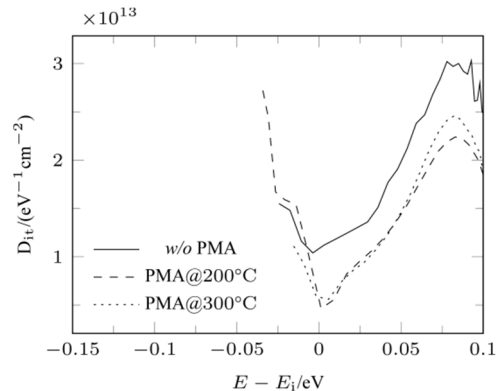


图 7 界面态密度在禁带中的分布(相对于本征费米能级  $E_i$ )

Fig.7 Interface state density as a function of energy in the bandgap(relative to the intrinsic Fermi level  $E_i$ )

### 3 结论

在本文中,我们研究了金属化后退火处理改善界面特性的可能性,对 MIS 器件进行不同温度的退火处理,结果显示退火处理虽然会增大表面固定电荷,但是 300℃和 200℃的退火却能有效减少慢界面态和界面态密度,从而在一定程度上改善了界面质量。分析认为边界陷阱电荷是造成 C-V 曲线滞回特性的主要原因,而这些边界陷阱电荷与靠近界面的体陷阱电荷有关。这些研究为进一步优化  $\text{Al}_2\text{O}_3/\text{InSb}$  的界面特性提供了重要的参考。

#### 参考文献:

- [1] 周冠山. 光伏型铋化锑红外探测器零偏结阻抗结面积乘积的分析[J]. 航空兵器, 1999(1): 10-17.  
ZHOU G S. Analysis of zero bias junction impedance and junction area product of photovoltaic InSb infrared detector[J]. Aero Weaponry, 1999(1): 10-17

- [2] Bennett B R, Ancona M G, Boos J B. Compound semiconductors for low-power p-channel field-effect transistors[J]. *MRS Bulletin*, 2009, **34**(7): 530-536.
- [3] Pawlowski J, Szumniak P, Bednarek S. Electron spin rotations induced by oscillating Rashba interaction in a quantum wire[J]. *Physical Review B*, 2016, **93**(4): 045309.
- [4] CHEN Y, HUANG S, PAN D, et al. Strong and tunable spin-orbit interaction in a single crystalline InSb nanosheet[J]. *Npj 2D Materials and Applications*, 2021, **5**(1): 1-8.
- [5] 常虎东. 高迁移率 InGaAs 沟道 MOSFET 器件研究[D]. 北京: 中国科学院大学, 2013.
- CHANG H D. Research on High Mobility InGaAs Channel MOSFET Devices[D]. Beijing: University of Chinese Academy of Sciences, 2013.
- [6] Trinh H D, Nguyen M T, Lin Y C, et al. Band alignment parameters of Al<sub>2</sub>O<sub>3</sub>/InSb metal-oxide-semiconductor structure and their modification with oxide deposition temperatures[J]. *Applied Physics Express*, 2013, **6**(6): 1-3.
- [7] Black L E. New Perspectives on Surface Passivation: Understanding the Si-Al<sub>2</sub>O<sub>3</sub> Interface[D]. Canberra: The Australian National University, 2015.
- [8] Baik M, Kang H K, Kang Y S, et al. Electrical properties and thermal stability in stack structure of HfO<sub>2</sub>/Al<sub>2</sub>O<sub>3</sub>/InSb by atomic layer deposition[J]. *Scientific Reports*, 2017, **7**(1): 1-11.
- [9] Kim H S, Ok I, ZHANG M, et al. A study of metal-oxide-semiconductor capacitors on GaAs, In<sub>0.53</sub>Ga<sub>0.47</sub>As, InAs, and InSb substrates using a germanium interfacial passivation layer[J]. *Applied Physics Letters*, 2008, **93**(6): 062111.
- [10] Vavasour O J, Jefferies R, Walker M, et al. Effect of HCl cleaning on InSb-Al<sub>2</sub>O<sub>3</sub> MOS capacitors[J]. *Semiconductor Science and Technology*, 2019, **34**(3): 035032.
- [11] Luc Q H, CHANG E Y, Trinh H D, et al. Effect of annealing processes on the electrical properties of the atomic layer deposition Al<sub>2</sub>O<sub>3</sub>/In<sub>0.53</sub>Ga<sub>0.47</sub>As metal oxide semiconductor capacitors[J]. *Japanese Journal of Applied Physics*, 2014, **53**(4S): 04EF04.
- [12] Vavasour O J. Dielectrics for Narrow Bandgap III-V Devices[D]. Coventry: University of Warwick, 2018.
- [13] Winter R, Ahn J, McIntyre P C, et al. New method for determining flat-band voltage in high mobility semiconductors[J]. *Journal of Vacuum Science & Technology B Microelectronics & Nanometer Structures*, 2013, **31**(3): 0604.
- [14] McNutt M, Sah C T. Determination of the MOS oxide capacitance[J]. *Journal of Applied Physics*, 1975, **46**(9): 3909-3913.
- [15] Walstra S V, Sah C T. Extension of the McNutt-Sah method for measuring thin oxide thicknesses of MOS devices[J]. *Solid State Electronics*, 1998, **4**(42): 671-673.
- [16] Maserjian J, Petersson G, Svensson C. Saturation capacitance of thin oxide MOS structures and the effective surface density of states of silicon[J]. *Solid-state Electronics*, 1974, **17**: 335-339.
- [17] Riccò B, Olivo P, Nguyen T, et al. Oxide-thickness determination in thin-insulator MOS structures[J]. *IEEE Transactions on Electron Devices*, 1988, **35**(4): 432-438.
- [18] WEI D. Study of High Dielectric Constant Oxides on GaN for Metal Oxide Semiconductor Devices[D]. Manhattan: Kansas State University, 2014.
- [19] Lee W C, Cho C J, Choi J H, et al. Correct extraction of frequency dispersion in accumulation capacitance in InGaAs metal-insulator-semiconductor devices[J]. *Electronic Materials Letters*, 2016, **12**(6): 768-772.
- [20] Taoka N, Yokoyama M, Kim S H, et al. Influence of interface traps inside the conduction band on the capacitance-voltage characteristics of InGaAs metal-oxide-semiconductor capacitors[J]. *Applied Physics Express*, 2016, **9**(11): 111202.