

卫星用高光谱红外焦平面读出电路设计

吴圣娟, 胡彦博, 胡旭, 洪建堂, 李红福, 马伊娜, 邓蔚
(昆明物理研究所, 云南 昆明 650223)

摘要: 研制出一款高性能卫星用高光谱红外焦平面 CMOS (complementary metal oxide semiconductor) 读出电路 ROIC (readout integrated circuit) 芯片。读出电路设计包括任意行选择功能以及行增益单独调制功能, 满足高光谱应用对读出电路提出的新要求。读出电路 7 档增益可选, 适用于中波与短波碲镉汞 HgCdTe (MCT) 芯片; 其他功能包括边积分边读出 IWR (integration while reading), 抗晕, 串口功能控制以及全芯片电注入测试功能。读出电路采用 0.35 μm 曝光缝合工艺, 电源电压 5 V, 测试结果表现出良好的性能: 在 77 K 条件下, 全帧频可达 450 Hz, 功耗可调且典型值为 300 mW。本文介绍了在读出电路设计的基本架构, 提出设计中遇到的问题以及相应的解决方法, 在文末给出了电路的测试结果。

关键词: 卫星用读出电路; 高光谱探测器; 碲镉汞; 行选择功能

中图分类号: TN216 **文献标识码:** A **文章编号:** 1001-8891(2020)11-1081-08

Hyperspectral Infrared Focal Plane Array ROIC Design for Satellite Applications

WU Shengjuan, HU Yanbo, HU Xu, HONG Jiantang, LI Hongfu, MA Yina, DENG Wei
(Kunming Institute of Physics, Kunming 650223, China)

Abstract: A hyperspectral infrared focal plane complementary metal-oxide semiconductor (CMOS) readout integrated circuit (ROIC) was developed for satellite applications. The ROIC design includes row and gain selection functions for each line to meet the new requirements of hyperspectral applications in ROICs. Further, the ROIC optionally supports 7-gain features and is suited for medium and shortwave MCT chips; other features of the proposed design include integration while reading, anti-blooming, series port control, and full-chip current injection test functions. The proposed ROIC was fabricated in a 0.35 μm stitching process with a 5 V power supply; the test results show good performance of the ROIC, with a full-frame rate of 450 Hz and adjustable power dissipation having a typical value of 300 mW. This paper introduces the basic structure of the readout circuit design, shows the problems in the design and the corresponding solutions, and gives the test results of the circuit at the end of the paper.

Key words: ROIC for satellite applications, hyperspectral detector, MCT, row selection function

0 引言

高光谱遥感是窄波段连续的光谱通道对地物持续遥感成像的技术, 它是在成像光谱学的基础上发展起来的。相对于传统遥感技术, 高光谱成像光谱仪成像通道更多, 能获得更多的光谱空间信息来提高识别能力, 在环境监测、大气探测、地球资源普查、自然灾害、天文观测等诸多领域中得到广泛的应用^[1-5]。

美国 JPL 实验室于 20 世纪 80 年代初期研制成功第一台机载成像光谱仪, 称为 AIS, 这是高光谱成像

技术的首次探索。1988 年, Goetz 博士在 Science 上系统性阐述了成像光谱技术在地球遥感领域的应用能力, 并公布其研究团队利用 AIS 飞行数据进行应用研究的结果。此后, 经典的机载 AVIRIS、EO-1 卫星 Hyperion 等成像光谱仪相继投入应用, 引领着高光谱成像技术的发展方向^[6]。我国近几年来航空航天遥感发展迅速, “高分五号”卫星是我国第一颗高光谱综合观测卫星, 用于获取从紫外到长波红外谱段的高光谱分辨率遥感数据。“高分五号”卫星是我国先进的高光谱探测卫星, 也是国家“高分专项”中搭载载荷

收稿日期: 2019-09-25; 修订日期: 2020-10-10.

作者简介: 吴圣娟 (1984-), 女, 硕士, 研究方向为读出电路设计。E-mail: 275099355@qq.com.

最多、光谱分辨率最高、研制难度最大的卫星，其多项指标达到国际先进水平^[7-8]。

高光谱设备通过高数量光谱通道来成像。同其他常用的遥感手段相比，成像光谱获得的数据具有波段多、光谱分辨率和空间分辨率高等特点。高数量光谱通道一般有几个到上百个覆盖连续的光谱的通道，例如本文介绍的高光谱探测器有256个谱段；高光谱分光在关注的波段范围内具有高分辨率，通常为纳米数量级^[9-10]。

应用于高光谱成像的读出电路，空间维（列方向）一般比光谱维（行方向）长，芯片成品是细长形，例如，本文高光谱电路为1024×256阵列，通过拼接，阵列可到3k×256、8k×256或更大。高光谱成像原理如图1所示，高光谱探测器在光谱维方向上进行分光，即每行对应一个谱段。

1 总体设计

1.1 读出电路总体结构设计

读出电路系统框架如图2所示，像元阵列、列级电路以及输出接口电路构成信号模拟通路。数字电路包括控制波形产生电路、行列译码电路、增益选择模块、行选择模块以及配置字串并转换模块。增益选择、行选择模块由外部的配置字控制，并直接作用于阵列开关。偏压模块产生模拟偏压，为像元放大器、列放大器以及输出放大器提供偏置。

1.2 读出电路主要性能参数

读出电路像元阵列 1024×256，像元中心距 30 μm，积分电容设计 7 档可调，读出模式为 IWR（integration while reading）模式。具体如表1所示。

为增加读出电路的应用范围，读出电路设计 7 档

增益可调，如表2所示，经过测试验证，电路可应用于中波和短波 MCT 探测器。

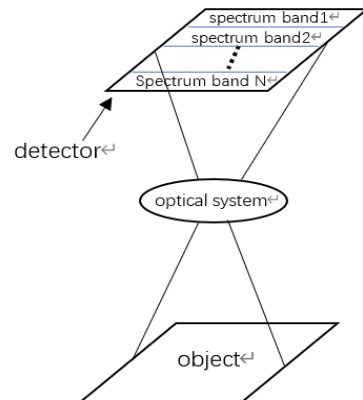


图1 高光谱成像示意图

Fig.1 Hyperspectral imaging general view

2 电路设计

2.1 输入级单元电路选择

像元电路选择电容跨导放大器 CTIA 结构。主要原因包括：

1) 与 DI 结构相比，CTIA 结构注入效率高。在短波与中波高光谱应用中，由于分光的需要，每行的波段窄，光电流一般较小。直接注入 DI 结构因注入效率低，不适合处理小电流。

2) 与 SFD 结构相比，CTIA 结构可以更好地稳定光电二极管偏压，线性度高，并且可以合理地设计积分电容。SFD 结构以探测器器件寄生电容为积分电容，因此积分电容是固定值且与器件工艺有关。SFD 结构电路的线性度不如 CTIA，因为探测器寄生电容随着探测器偏压改变。SFD 适用于积分时间需要很长的探测器^[11]，不适用于高速读出应用。

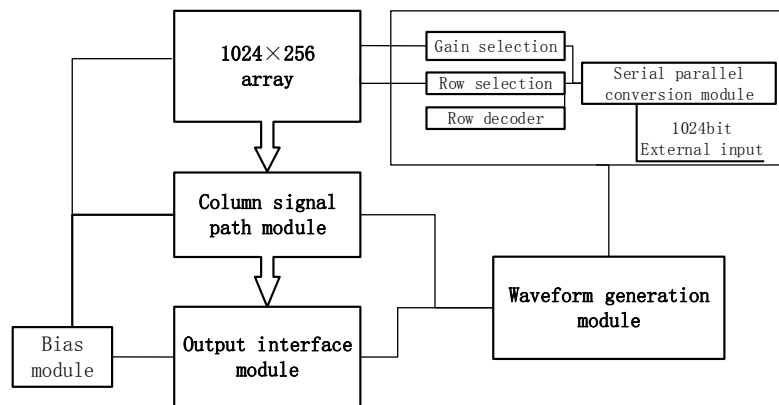


图2 读出电路结构示意图

Fig.2 Readout circuit structure general view

表1 读出电路主要性能参数

Performance	Typical value
Main clock	16 MHz
Serial interface clock	8 MHz
Charge capacity	Min: 0.53 Me- Max: 2.40 Me-
Output channel	8
Output voltage swing	3 V(1.6-4.6 V)
Frame rate	450 Hz(Max)
Readout mode	IWR
Function	Anti-blooming
	Row selection function
	Gain selection function

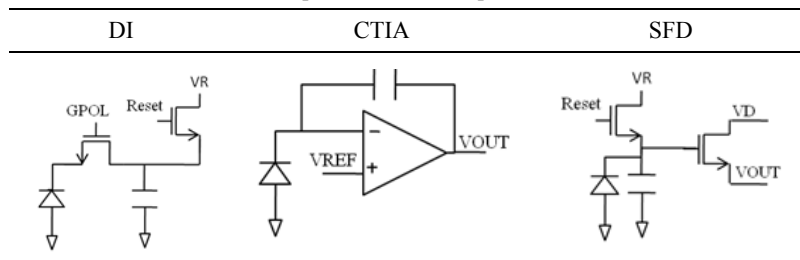
表2 读出电路7档增益

Gain	C_{in}/fF	Capacity
1	4.5	28
2	3.2	40
3	2.13	60
4	1.88	68
5	1.45	88
6	1.28	100
7	1	128

综上所述, 读出电路选择 CTIA 作为输入级。DI, CTIA, 与 SFD 结构示意图如表 3 所示。

表3 三种输入级结构比较

Table 3 Comparison of three input level structures



2.2 CTIA 输入级结构设计

CTIA 输入级结构示意图如图 3 所示。光电二极管偏压是由放大器负反馈端来稳定, 设计 CTIA 放大器为高增益放大器, 因此 $V_- \approx V_+$ 。图中 C1 为积分电容, 用来存储信号电荷。C2 为滤波电容, 作用为: ①增加放大器输出结点电容, 以降低主极点, 提高电路稳定性; ②降低噪声带宽以降低放大器输出噪声电压。C3 为采样保持电容, 配合 IWR 模式实现边积分边读出功能。图 4 为像元电路控制信号波形图。

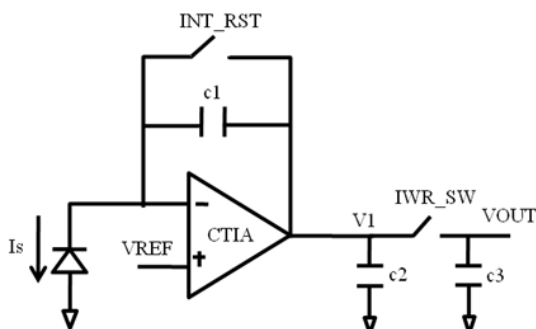


图3 像元电路示意图

Fig.3 Pixel circuit general view

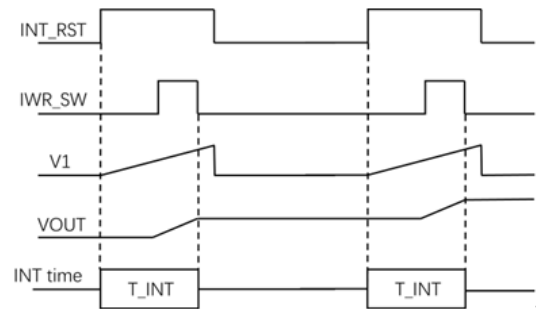


图4 CTIA 电路控制信号波形图

Fig.4 Circuit control signal waveform

2.3 像元开关设计

2.3.1 开关设计分析

像元开关包括 CTIA 复位开关 INT_RST 以及 IWR 模式开关 IWR_SW, 如图 3 所示。像元开关在设计时需要关注以下两方面:

1) 噪声问题。开关动态过程会给系统引入噪声。定性分析: 由于开关输入端到系统输出端低频增益低, 因此暂不考虑开关动态过程引入的低频噪声。动态过程引入的高频噪声分析如下: 开关过程引入的高频噪声在系统输出端有响应。CTIA 放大器主极点处 RC 有低通滤波功能, 能滤除高于截止频率的噪声。

截止频率与 $R_{out} \times C_{out}$ 有关，即受到设计结构的限制。另外一种想法是让开关过程足够慢，该方法可以减小高频信号的引入，其次，由于几十万个 CTIA 同时进行开和关的动作，快速的开关过程对电源供电能力、阵列的稳定性设计都提出挑战，因此设计希望缓慢的开关过程。通过分析开关信号频谱图，确定开关信号合适的上升/下降时间，从而减小中高频噪声。

2) 不均匀性问题。所有像元积分起点和终点是由像元开关控制，由于金属线的寄生电阻，信号的传递存在 RC 延时，即与驱动电路的距离相关，带来不均匀性问题。从版图方面考虑，若两个像元积分起点 (INT_RST 控制) 相差时间 Δt ，积分终点 (IWR_SW 控制) 也同样相差时间 Δt ，则两个像元总的积分时间相同，消除不均匀性问题。从电路考虑，信号在传递过程中，若降低信号传递过程中寄生电阻 R 上的压降，则可降低 RC 延时。降低 R 上压降的方法有两种：一是增加版图金属线宽，金属走线使用网格设计，以降低电阻值；二是降低金属线驱动电流，设计考虑用一个缓冲器驱动整个面阵的开关。缓冲器的驱动电流能力有限，分配到像元内寄生电阻的电流小，电阻上的压降变低，则像元间电容压差变小，达到降低 RC 延时的目的。实际设计过程中，版图布局布线的需要，有时增加金属线宽或使用网格线的方法会受到限制，因此需要同时从版图和电路两个方面来设计。

2.3.2 复位开关的频谱特性

复位开关波形 $V(t)$ 图如图 5 所示。

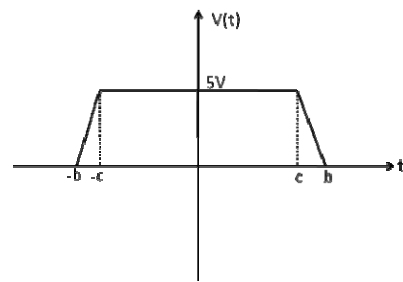


图 5 复位开关波形图

Fig.5 Reset switch waveform

对方波信号进行频谱分析。傅里叶积分公式：

$$F(j\omega) = \int_{-\infty}^{\infty} f(t)e^{-j\omega t} dt \quad (1)$$

$V(t)$ 分段函数值如下所示：

$$\begin{cases} V(t) = a(t+b), & -b \leq t < -c \\ V(t) = 5, & -c \leq t < c \\ V(t) = -a(t-b), & c \leq t < b \end{cases}$$

式中： $a = 5/(b-c)$ 。

则根据公式(1)求得 $v(t)$ 的傅里叶函数值 $V(j\omega)$ ：

$$V(j\omega) = \int_{-b}^{-c} a(t+b)e^{-j\omega t} dt + \int_{-c}^c 5e^{-j\omega t} dt + \int_c^b -a(t-b)e^{-j\omega t} dt$$

固定 $c = 5 \mu s$ ，计算 $t_1 = b - c = 10 ns, 2 \mu s, 5 \mu s, 10 \mu s$ 下 $v(j\omega)$ 的幅值。

利用 Matlab 计算并画出频谱图，依次获得 $t_1 = 10 ns, 2 \mu s, 5 \mu s, 10 \mu s$ 下频谱图，如图 6 所示。

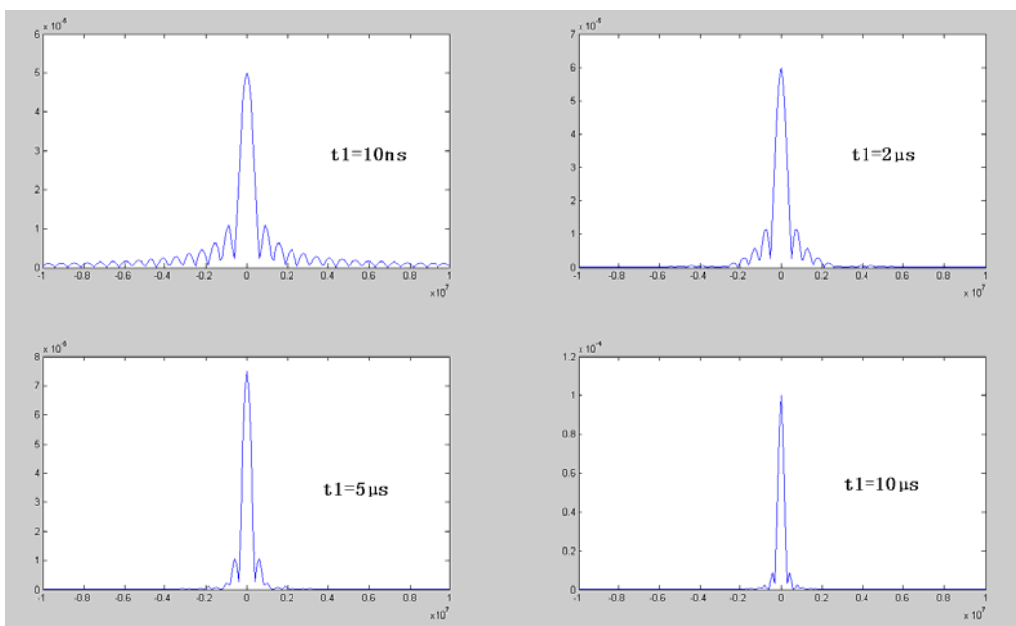


图 6 频谱分析图

Fig.6 Spectrum analysis chart

从图中可知, t_1 越大, 则高频幅值越低, 引入到系统中的高频噪声越小。设计采用一个缓冲器驱动整个像元阵列的开关, 通过调整缓冲器的宽长比, 即调整其驱动能力达到 t_1 设计目标值。综合缓冲器的驱动能力的设计, 选择上升/下降时间 $t_1=2\mu\text{s}$ 为设计目标。

2.3.3 像元开关设计

每个像元都有一个复位开关, 电路可以设计为一个缓冲器控制一行, 也可以设计为一个缓冲器控制整个阵列, 本设计选择后者。缓冲器所带负载为分布式电阻电容, 负载与版图设计相关, 为得到精确的结果, 对单个像元进行后仿真。像元负载的后仿真模型如图7所示, 其中, p_1, p_2 为像元与相邻像元的接口, R_1, R_2, R_3, C_1, C_2 为金属连接线的寄生电阻电容, M_1 为积分复位开关管。其中, M_1 的源漏接地, 即仿真开关管寄生电容最大的情况。

在低温 77K 下, 通过后仿真得到: $R_1=300\text{m}\Omega, R_2=400\text{m}\Omega, R_3=2.6\Omega, C_1=5.4\text{f}, C_2=1.9\text{f}$ 。

总仿真模型是单个像元模型的阵列形式, 如图8所示。图中为了简便, 每个像元 (cell) 单元用一个

电阻电容, 实际仿真时, cell 单元如图7所示。

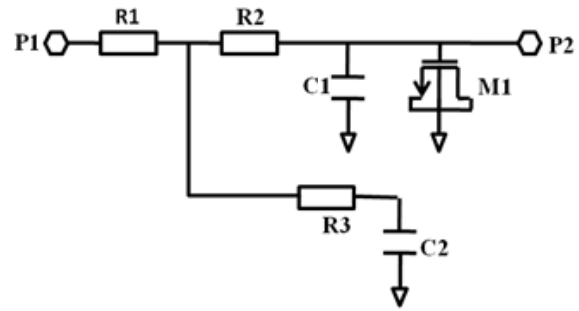


图7 像元开关负载

Fig.7 Pixel switch load

2.3.4 像元开关仿真结果

通过仿真可以直观地了解电阻电容网络中: ①各个结点的电压值; ②各个结点上升/下降时间。

1) 直流仿真

仿真结果如图9所示。结果表明, 通过调整缓冲器驱动, 使结点 $m_1<0>$ (位置如图8所示) 处电压上升时间 t 约为 $2\mu\text{s}$, 符合设计预期。

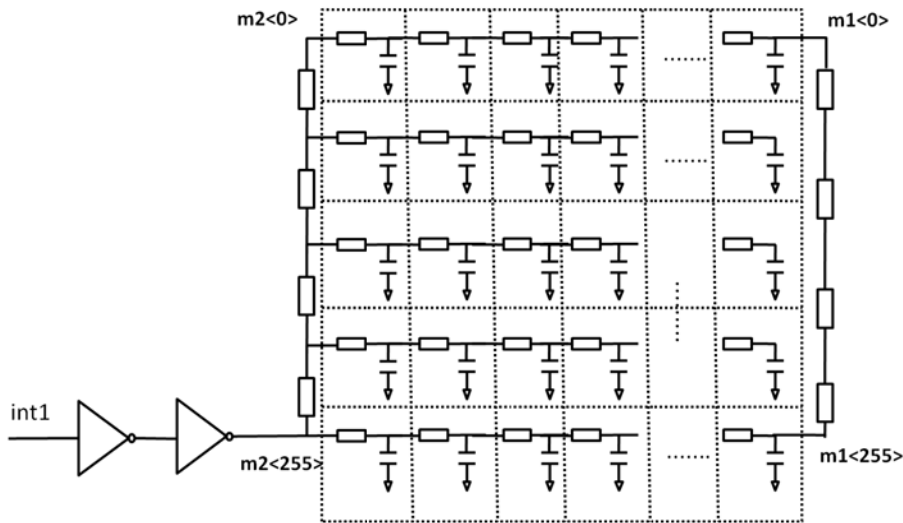


图8 全阵列金属线仿真模型

Fig.8 Simulation model for full array metal wire

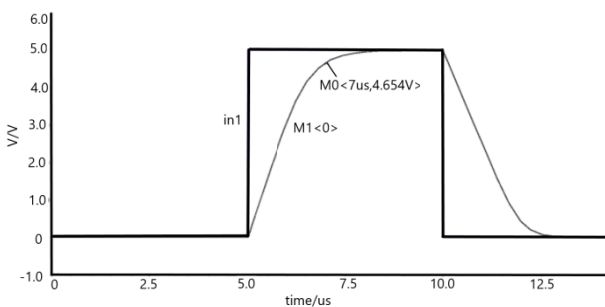


图9 直流信号仿真结果

Fig.9 Simulation result of DC signals

2) 不均匀性的影响分析

通过对图8进行仿真, 电阻/电容网络4个角上 $m_2<0>, m_1<0>, m_2<255>, m_1<255>$ 的上升时间进行对比, 仿真结果如图10所示。仿真最快的结点是离buffer最近的点 $m_2<255>$, 上升到 2.5V 时所用时间为 $5.792\mu\text{s}$, 最慢的点是角上的点 $m_1<0>$, 上升到 2.5V 电压所用时间为 $5.807\mu\text{s}$, 两个时间相差 15ns。由于buffer的驱动能力有限, 金属网络中像元寄生电阻分得的电流很小, 电阻上的电压降很小, 因此上升过程中, $m_1<0>$ 与 $m_2<255>$ 两点的电压值在可以接受

的范围内。

仿真过程中发现，CTIA 复位开关上升/下降时间越短，积分电容 C_F 上的瞬时电流抖动越大。目前没有直接的实验结果证明 CTIA 复位开关的设计与输出噪声的关系，但综合像元电路性能和 CTIA 阵列稳定性方面，决定暂时使用上述设计方法，等待后续全面的测试验证来进行评判。

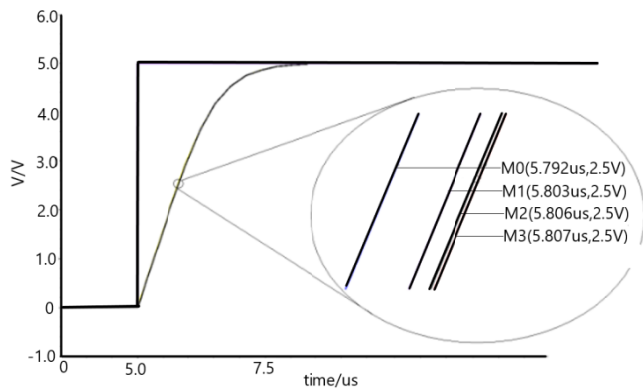


图 10 不均匀性仿真对照

Fig.10 Non-uniformity simulation and comparison

2.4 读出电路任意行选择以及行增益单独调制选择功能

高光谱器件中，读出电路需要提供多种功能，其中比较关注的功能如下：

任意行选功能。读出电路设计过程中，由于分光引起的某些行的光谱信息比较重要，因此要求读出时只开启关注的行，读出电路要有任意行选择的功能。

行增益单独调制功能。通常高光谱探测器具有高分辨率，即每行波段窄，且由于每行携带的光谱信息不同，光电流不同，因此要求读出电路设计多级增益，且每行可单独选择增益，以满足高光谱需求。

行增益单独调制实现：通过外部配置字控制每行

增益。配置字有 768 位用来控制增益选择，每行对应 3 位。控制字是串行输入，通过串并转换电路将配置字存入内部寄存器中，寄存器的输出则用来控制增益开关。读出电路共 7 档增益，以覆盖更大范围的谱段。

任意行选择电路的实现：①通过外部配置字输入，确定需要输出的行。配置字有 256 位用来控制行选择。②行选择电路逻辑图如图 11 所示。行计数器每加一位，行选电路进行判断，若该行需要读出，则行计数器保持，等待载入该行；若不需要读出，下一个时钟脉冲继续寻址。

3 基于曝光缝合读出电路版图设计

1024 × 256 读出电路版图设计基于 0.35 μm CMOS 工艺，电路属于数模混合集成电路，版图设计时，在列方向 (y 方向) 上，读出电路芯片尺寸超出标准 CMOS 工艺最大曝光尺寸，需要采用曝光缝合工艺来解决。电路和版图设计过程中充分考虑了曝光缝合的需求，将电路在 y 方向 (列方向) 上划分为 4 个重复单元，以配合代工厂曝光缝合工艺。版图如图 12 所示。这款电路在 x 方向 (行方向) 上不需要缝合。

4 读出电路测试验证

4.1 电路功能及基本性能验证

电路功能验证包括 IWR 功能、任意行选择功能及行增益单独调制功能等。读出电路流片返回后，在中测杜瓦瓶内进行测试验证，利用液氮降温，通过读出电路测试系统来验证读出电路功能，像元注入由 test 管完成，利用示波器波形来验证电路功能。通过实验验证，读出电路 IWR 功能、任意行选择功能及行增益单独调制功能验证结果符合预期，测试结果如表 4 所示。

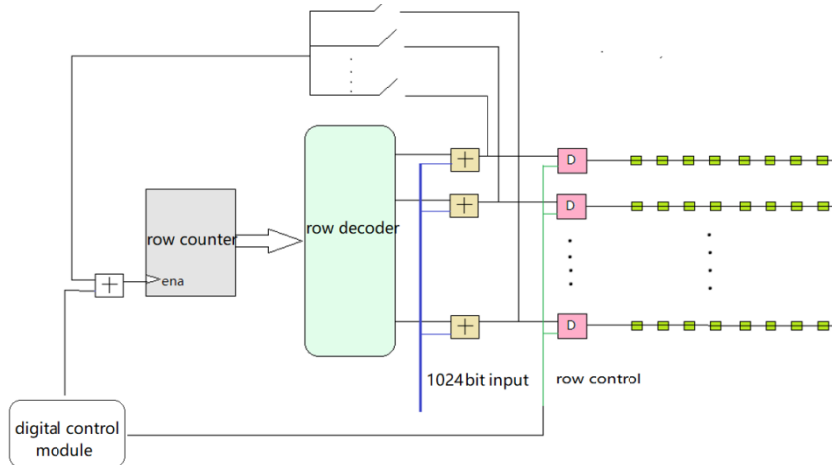


图 11 行选电路逻辑图

Fig.11 Line selection circuit schematic

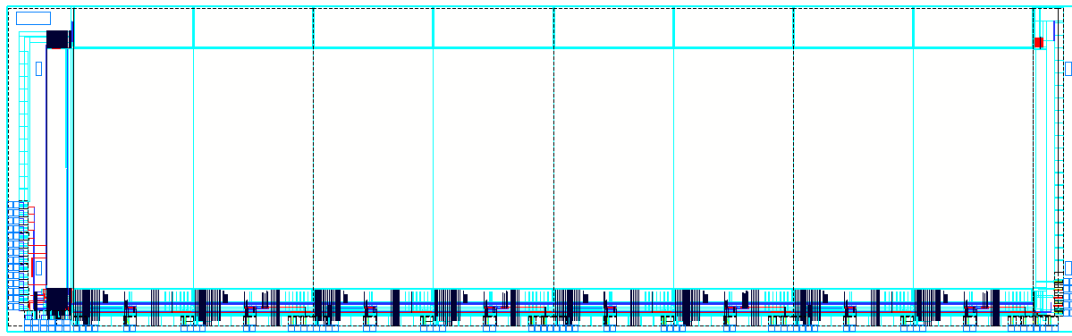


图12 带曝光缝合的版图设计

Fig.12 Layout design based on exposure stitching

表4 读出电路测试结果

Table 4 Readout circuit test result

IWR	Meet expectations
Row selection function	
Gain selection function	3 V
Output voltage swing	
Power dissipation	300 mW (adjustable)
Nonlinearity	≤1%

读出电路经过倒装焊工艺与 MCT 芯片连接进行性能验证: 将读出电路分别与中波及短波 MCT 芯片互连, 连接制冷机降温至 77 K, 经过测试, 读出电路表现出较好的性能。实际应用时, 可以根据高光谱需求, 选择适合的电容挡位以得到好的成像结果。

4.2 噪声的分析及测试结果

理想放大器噪声分析如图 13 所示。

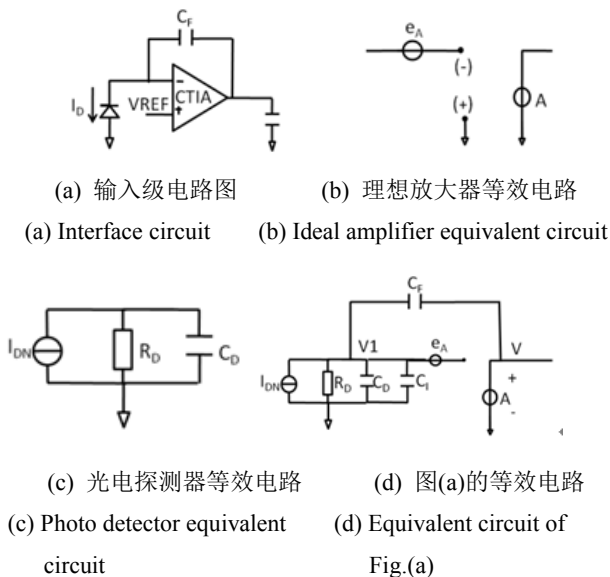


图13 理想放大器噪声分析

Fig.13 Ideal amplifier noise analysis

根据图 13(d)小信号等效模型列方程, 求解 V 与

I_{DN} 和 e_A 的关系式, 其中 I_{DN} 为探测器光电子噪声, e_A 为放大器等效输入噪声, C_1 为放大器输入电容。

$$V_1(R_D^{-1} + j\omega C_1) + j\omega C_F(V_1 - V(\omega)) = I_{DN}(\omega) \quad (2)$$

$$V_1 + e_A(\omega) + V(\omega)/A = 0 \quad (3)$$

式中: C_1 为 $C_D + C_1$, 解方程得:

$$V(\omega) = -\frac{I_{DN} + (R_D^{-1} + j\omega C_T)e_A(\omega)}{j\omega C_F + (R_D^{-1} + j\omega C_T)/A} \quad (4)$$

式中: $C_T = C_D + C_1 + C_F$

通过输入输出谱密度关系式 $S_Y(f) = S_X(f)|H(f)|^2$ 以及放大器噪声与光子噪声的不相关性, 得到噪声谱密度 $S_V(\omega)$ 为:

$$S_V(\omega) = \frac{S_{I_{DN}}(\omega) + (R_D^{-2} + \omega^2 C_T^2)S_{e_A}(\omega)}{(C_F + C_T A^{-1})^2 \omega^2 + R_D^{-2} A^{-2}} \quad (5)$$

当理想放大器 $A \rightarrow \infty$ 时, 式(4)可写成:

$$S_V(\omega) = \frac{S_{I_{DN}}(\omega)}{C_F^2 \omega^2} + \frac{R_D^{-2} S_{e_A}(\omega)}{C_F^2 \omega^2} + \frac{C_T^2 S_{e_A}(\omega)}{C_F^2} \quad (6)$$

式中: 光电子噪声谱 $S_{I_{DN}}(\omega) = 2qI_D$ 。

对(5)式进行分析, 式中第一项可以解释为噪声电流在积分电容上积累形成的噪声电压; 第二项和第三项与放大器噪声有关, 与探测器寄生电阻 R_D 和寄生电容 C_D 有关。通过上述分析, 可以得出以下结论:

- 1) 噪声与积分电容 C_F 呈反比关系, 积分电容 C_F 大时输出噪声小。
- 2) 噪声与光电流 I_D 呈正比关系, 光电流 I_D 大时输出噪声大。
- 3) 增大探测器电阻 R_D ((6)式第二项), 可减小噪声。
- 4) 减小探测器寄生电容 C_D ((6)式第三项), 可减小噪声。
- 5) 噪声与电路积分时间有关, 且随着积分时间的增加而增加。

实际测试噪声是按照 GB/T 17444 的国家标准的

方法来进行。测试结果如表5所示。测试时,探测器温度稳定在77 K,黑体温度为293 K和308 K,信号响应电压是两种黑体温度下的直流电压的差值。不同积分电容下,直流电压均为2.8 V左右,方便比较噪声。表中,动态范围是20倍摆幅与噪声比值的对数值,信噪比是响应电压与噪声的比值。

从测试结果可以看出,随着积分电容逐渐增加,噪声逐渐减小。虽然此时积分时间也增加,但噪声最终表现为减小的趋势,实验说明噪声对积分电容的变化比对积分时间更敏感。经过计算,积分电容在28 fF时,信噪比为263,积分电容在128 fF时,信噪比为537。

表5 噪声测试结果
Table 5 Noise test results

C_{int}/fF	T_{int}/ms	DC voltage/V	Response voltage/mV	Noise voltage/mV	Dynamic range/dB	Signal to noise ratio
28	0.6	2.729	692	2.634	61.1	263
40	1.0	2.835	787	2.349	62.1	335
60	1.5	2.855	815	2.025	63.4	402
68	1.6	2.835	804	1.944	63.8	414
88	2.1	2.820	803	1.739	64.7	462
100	2.5	2.870	837	1.714	64.9	488
128	3.0	2.822	811	1.509	66.0	537

5 结论

设计一款卫星用高光谱读出电路,阵列 1024×256 ,像元尺寸 $30 \mu\text{m}$ 。输入级采用CTIA注入结构,7档增益可选。根据高光谱探测器应用需求,外部输入1024位控制字来控制行选和增益选择。计算分析以及实验验证表明:CTIA输入级结构配合7档增益可选,使读出电路可同时应用于短波和中波MCT探测器,满足了高光谱探测器由于分光对多增益电路的需求;行任意选择功能和行增益单独调制功能,解决了高光谱器件对读出电路的功能需求。读出电路已经应用于中波与短波 1024×256 MCT焦平面探测器,具备实用化的能力。同时,通过芯片拼接,可以制造出 3000×256 或者更大大面阵的MCT焦平面探测器阵列,满足卫星用高光谱探测器的需求。

参考文献:

[1] ZHANG C, MU T, REN W, et al. Design and Analysis of Wide-field-of-view Polarization Imaging Spectrometer[J]. *Optical Engineering*, 2010, **49**(4): 043002-1-043002-7.
 [2] ZHANG C, MU T. Respond to The Comment on Design and Analysis of Wide Field of View Polarization Imaging Spectrometer[J]. *Optical Engineering*, 2011, **50**(4): 049701.
 [3] ZHANG C, XIANG LIB, ZHAO B, et al. A Static Polarization Imaging Spectrometer Based on a Savart Polaroscope[J]. *Optics Communications*, 2002, **203**(1): 21-26.
 [4] ZHANG C, WU Q, MU T. Influences of Pyramid Prism Deflection on Inversion of Wind Velocity and Temperature in a Novel Static Polarization Wind Imaging Interferometer[J]. *Applied Optics*, 2011, **50**(32): 6134-6139.

[5] 孙允珠, 蒋光伟, 李云端, 等. 高光谱观测卫星及应用前景[J]. *上海航天*, 2017, **34**(3): 1-13.
 SUN Yunzhu, JIANG Guangwei, LI Yunduan, et al. Hyper-spectral Observation Satellite and Its Application Prospects[J]. *Aerospace Shanghai*, 2017, **34**(3): 1-13.
 [6] 王跃明, 贾建鑫, 何志平, 等. 若干高光谱成像新技术及其应用研究[J]. *遥感学报*, 2016, **20**(5): 850-857.
 WANG Yueming, JIA Jianxin, HE Zhiping, et al. Key technologies of advanced hyperspectral imaging system[J]. *Journal of Remote Sensing*, 2016, **20**(5): 850-857.
 [7] 张淳民, 穆廷魁, 颜廷昱, 等. 高光谱遥感技术发展展望[J]. *航天返回与遥感*, 2018, **39**(3): 104-114.
 ZHANG Chunmin, MU Tingkui, YAN Tingyu, et al. Overview of Hyperspectral Remote Sensing Technology[J]. *Space Craftre Covery & Remote Sensing*, 2018, **39**(3): 104-114.
 [8] 戴立群, 唐绍凡, 徐丽娜, 等. 从可见光到热红外全谱段探测的星载多光谱成像仪器技术发展概述[J]. *红外技术*, 2019, **41**(2): 107-117.
 DAI Liqun, TANG Shaofan, XU lina, et al. Development Overview of Space-borne Multi-spectral Imager with Band Range from Visible to Thermal Infrared[J]. *Infrared Technology*, 2019, **41**(2): 107-117.
 [9] 范斌, 陈旭, 李碧岑, 等. “高分五号”卫星光学遥感载荷的技术创新[J]. *红外与激光工程*, 2017, **46**(1): 8-14.
 FAN Bin, CHEN Xu, LI Bicen, et al. Technical Innovation of Optical Remote Sensing Payloads On-board GF-5 Satellite[J]. *Infrared and Laser Engineering*, 2017, **46**(1): 8-14.
 [10] Bruno FIEQUE, Philippe CHORIER, Bertr TERRIER. Sofradir detectors for hyperspectral applications from visible upto VLWIR [C]//*Proc. Of SPIE*, 2012, **8533**: 853313-12.
 [11] Urbain VanBogget, Vincent Vervenne, Rosa Maria Vinella, et al. COUGAR: A Liquid Nitrogen Cooled InGaAs Camera for Astronomy and Electro-Luminescence[C]//*Proc. Of SPIE*, 2014, **9070**: 90700B-1.