

引用格式:邢亮. 基于AADL的分布式综合模块化航电系统架构建模与分析[J]. 电光与控制, 2020, 27(2):64-69, 97. XING L. System architecture modeling and analysis of distributed integrated modular avionics based on AADL[J]. Electronics Optics & Control, 2020, 27(2):64-69, 97.

基于AADL的分布式综合模块化航电系统架构建模与分析

邢亮

(航空工业西安航空计算技术研究所, 西安 710068)

摘要: 针对分布式综合模块化航空电子(DIMA)系统设计的早期验证问题,分析了架构分析与设计语言(AADL)和DIMA架构特征,以项目架构设计实例为输入,对DIMA系统进行了架构和模块间通信建模。在此基础上,对实例中的处理器资源利用率、分区/任务的可调度性进行了分析,对模块间通信进行了模拟,验证了架构设计实例的可行性。

关键词: 分布式综合模块化航空电子; 架构分析与设计语言; 可调度性; 架构设计

中图分类号: V243 文献标志码: A doi:10.3969/j.issn.1671-637X.2020.02.014

System Architecture Modeling and Analysis of Distributed Integrated Modular Avionics Based on AADL

XING Liang

(China Aeronautics Computing Technique Research Institute, Xi'an 710068, China)

Abstract: Aiming at the earlier verification of the system design of the Distributed Integrated Modular Avionics (DIMA), the Architecture Analysis and Design Language (AADL) and the DIMA architecture characteristics are introduced. Taking an example of architecture design as input, models of the architecture of a DIMA system and of the inter-module communication are established. By using the models, analysis is made to the utilization ratio of the processor, and the schedulability of the partition/task, and simulation is made to the inter-module communication, which verifies the feasibility of the architecture design.

Key words: distributed integrated modular avionics; architecture analysis and design language; schedulability; architecture design

0 引言

近年来,航空电子领域广泛应用模型驱动的工程(Model Driven Engineering, MDE)方法进行航电系统软硬件协同开发,该方法利用专用的建模语言和工具,在系统开发过程强调系统模型的早期分析验证和迭代修正,使得研发人员更专注于从系统的视角进行软硬件设计、验证和实现,而不是仅仅局限于系统的某一个软/硬件设计或者实现细节,有效地提高了航电系统的产品质量,降低了缺陷率,节省了大量的开发成本。

航空电子系统经历了分立式、联合式、综合模块化(IMA)发展阶段后,正在朝着分布式综合模块化(DIMA)方向发展。在有力支撑和推动现代军、民用飞机航电系统发展的同时,在网络、操作系统、中间件、开发方法

及支撑开发的工具等方面都对开发人员提出了新的要求。系统架构作为基础关键因素,其系统时空资源的可调度性及通信的实时性和可靠性对于DIMA系统功能的实现至关重要。本文以体系结构描述语言AADL为基础,从系统视角对DIMA中的交换机、模块、分区、线程等主要资源进行架构建模,对分区/线程的可调度性进行分析,对消息通信进行了模拟验证,为使用AADL对DIMA系统进行建模分析提供一定的理论和工程支撑。

1 DIMA系统架构及AADL概述

1.1 DIMA系统

IMA以通用模块化理念为基础,通过高速背板总线,将核心处理模块、输入输出模块、存储模块、电源模块等连接构成高度综合的核心处理机,并将原来硬件完成公共功能变为由软件替代完成,大幅缩减了航空电子系统的体积、重量和生命周期成本^[1-2]。DIMA通过“分布”部署的方式对IMA进行了拓展,核心处理计算机由一个集中式计算机变为一个分布式的计算机系

收稿日期:2019-01-10

修回日期:2019-03-29

基金项目:国家重大科技专项基金(2012ZX01041-006)

作者简介:邢亮(1983—),男,陕西宝鸡人,硕士,高工,研究方向为机载软件技术。

统,采用 IMA 综合模块化思想,针对系统知识域构建专业的功能区域综合,采取分布式架构技术,在区域结构化和信息融合的基础上,构建系统应用的信息合成和任务合成。DIMA 改变了各模块安装在一个机箱内的部署方式,将各个模块部署在靠近传感器和执行单元的位置,通过高速数据总线连接整个飞机中的模块化处理机(模块)。DIMA 保留了联合式航空电子系统物理隔离的优点,既继承了 IMA 资源共享综合的优点,又降低了 IMA 综合核心处理机中配置多种输入输出模块的设计难度,减少了模块集中及连接布线量大引起的信号干扰、功耗过大及散热问题发生的概率^[3]。

1.2 AADL 概述

20 世纪 90 年代,美国国防部在 DSSA (Domain Specific Software Architecture) 项目支持下由 Honeywell 实验室提出了体系结构描述语言 MetaH,专用于航空电子、飞行控制等系统的体系结构描述与分析^[4]。2004 年 11 月,SAE (Society of Automotive Engineers) 基于 MetaH 定义了一个航空电子体系结构描述语言标准 AS5506,并将该体系结构描述语言命名为 AADL。十几年来, AADL 在实践的基础上不断修订完善,形成了以 AADL 语言标准为核心、以错误附件标准、行为附件标准、ARINC653 附件等标准为扩展集的标准集^[5-6]。AADL 通过可扩展的符号集,给出了一个具有明确定义的语义工具框架及图形化、字符化的语言,可以用来设计和分析性能关键的实时系统的软硬件体系结构。

组件是 AADL 的核心单元。AADL 定义了软件组件、执行平台组件及系统组件 3 类组件。其中:软件组件用于软件的体系结构建模,包括数据、线程、任务和子程序等组件;执行平台组件则用于硬件体系结构建模,包括处理器、虚拟处理器、存储器、总线、虚拟总线和外设组件等;系统组件则组合所有的软件组件和执行平台组件,最终形成系统体系架构模型。AADL 通过对组件关键属性的定义实现软件构件到执行平台的映射、组件间交互方式及系统运行时结构行为的动态展现,可在系统开发早期对系统的设计原型进行分析验证。

2 某 DIMA 系统架构建模及分析

基于 AADL 的某 DIMA 架构建模与分析以系统设计为输入,通过符合 AADL 标准的 STOOD 工具对某 DIMA 系统中 DPM1, FNM 和 DPM2 的时空资源分配及模块间通信进行建模与分析,根据模型分析的结果对架构设计进行反馈迭代,以达到减少系统架构设计错误、优化系统架构、减少开发成本、缩短开发周期的目的。

图 1 给出了 DIMA 系统架构建模及分析方案框架。

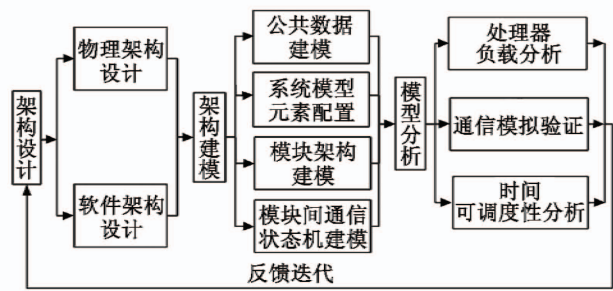


图 1 DIMA 系统架构建模及分析方案框架

Fig.1 The scheme frame for the architecture modeling and analysis of DIMA system

2.1 架构设计

2.1.1 系统软硬件架构

某综合核心处理系统拟采用 DIMA 架构,系统拟由 5 个通用处理模块 (DPM)、1 个远程接口单元 (RIU) 模块及 1 个交换机模块 (FNM) 组成,系统以 FC 网络为系统主干通信网络,实现任务管理、飞行控制、中央维护、机电管理、远程外设连接处理等功能。系统的软硬件架构设计如图 2 所示。

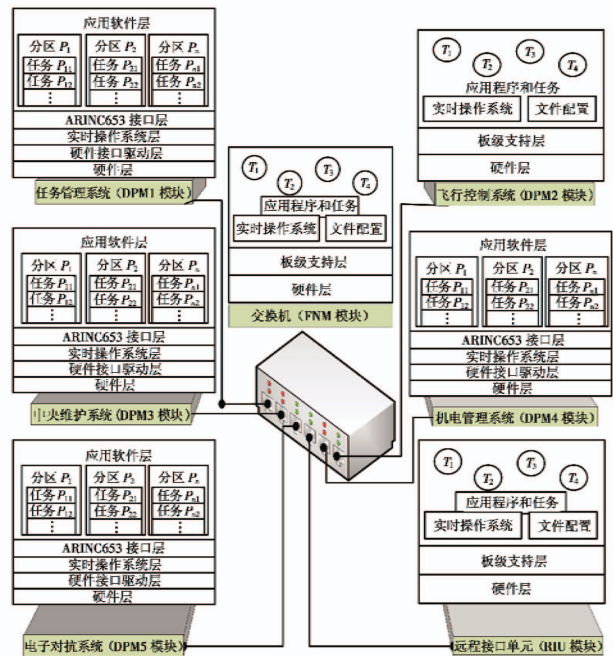


图 2 DIMA 系统软硬件架构

Fig.2 The hardware and software architecture of the DIMA system

系统既保留了“联合式”航电系统物理隔离的优点,又集成了 IMA 资源共享综合处理的优势,各分布子系统处理模块上的软件架构主要为“联合式”和 IMA 两种。其中:飞行控制系统 (DPM2 模块)、远程接口单元 (RIU 模块) 及交换机 (FNM 模块) 均采用“联合式”软件架构;任务管理系统 (DPM1 模块)、中央维护模块 (DPM3 模块)、机电管理系统 (DPM4 模块) 及电子对抗系统 (DPM5 模块) 均采用 IMA 软件架构。根据不同系

统的任务处理要求选择不同的软件架构,既有利于降低软件复杂度和开发成本,又有利于提高软件设计灵活性和运行效率。

“联合式”软件架构中没有“分区”概念,应用程序和任务通常与操作系统同时处于核心模式管理和调度系统资源。IMA 软件架构引入了“分区”概念,应用软件运行在一个或者多个应用分区中,通过“用户模式”调用 APEX^[7] (Application Executive) 接口完成其软件功能。实时操作系统通过“核心模式”管理分区内及分区间的活动,包括通信(模块内分区间端口通信、模块间端口通信)、内存管理、健康监控及与底层硬件接口的交互; IMA 软件架构以分区为调度、资源分配及应用隔离保护的基本单位。分区包括时间分区和空间分区:时间分区即在系统(模块)主时间框架(MAF)的基础上各分区设定固定的运行时间窗,MAF 在系统运行中周期重复,各分区之间没有优先级高低之分,且只能在其自身的时间窗口中被调度,分区内包含任务,分区内管理机制对任务进行调度;空间分区即为每个分区设定独立的地址空间,利用内存管理单元(MMU)为每个分区建立不同的虚拟地址到物理地址的映射,使每个分区都有独立的、确定的地址空间^[8]。时间分区和空间分区从时空两个维度上保证了分区运行的安全性,即一个分区发生错误,不会影响到其他分区的运行。

2.1.2 模块软件架构

某 DIMA 系统中,任务管理系统 DPM1 模块、交换机 FNM 模块、飞行控制系统 DPM2 模块软件架构如图 3 所示。

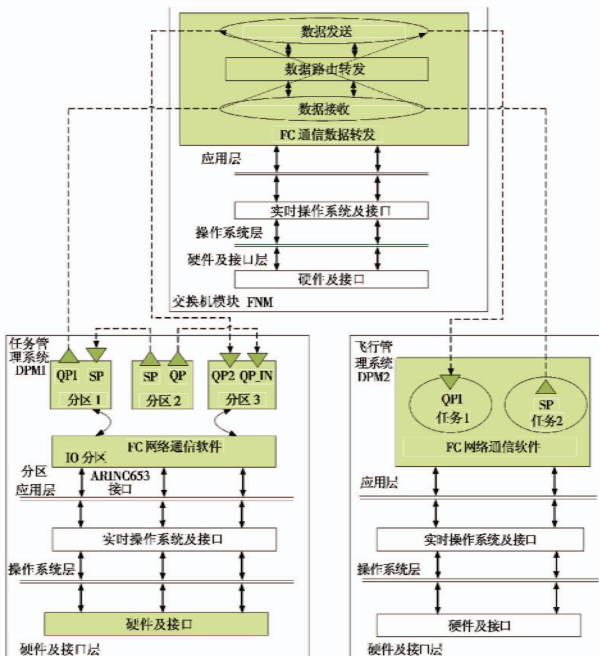


图 3 DPM1, FNM 及 DPM2 模块软件架构

Fig.3 The software architecture of the DPM1, FNM and DPM2 module

任务管理系统 DPM1 模块上采用 IMA 软件架构,整个软件架构分为硬件及接口层、操作系统层、分区应用层,分区应用层驻留 4 个分区进行任务管理系统相关任务的数据处理,其中,FC 通信软件驻留在 IO 分区中,模块与其他模块的通信均通过该分区进行数据交换。交换机 FNM 模块、飞行控制系统 DPM2 模块采用“联合式”软件架构,整个软件架构分为硬件接口层、操作系统层和应用层。FNM 模块软件应用层驻留软件主要进行 FC 通信数据转发,飞行控制系统 DPM2 模块软件应用层主要进行飞行控制相关任务的数据处理,其中,FC 通信软件负责完成该模块和其他模块间的数据通信任务。

2.2 架构建模

架构建模主要针对 DPM1, FNM 和 DPM2 模块及模块间信息传送形成的系统利用 STOOD 建模工具进行公共数据建模、系统资源元素配置及模块架构建模。

2.2.1 公共数据建模

公共数据建模是对综合核心处理机架构模型需要的基础数据类型建模。STOOD 提供了 ARINC653 基础数据模型、系统总线等通用公共数据模型文件,建模时直接导入工程即可。

2.2.2 系统模型元素配置

表 1 架构建模元素及 AADL 组件对应表

Table 1 The architecture model element corresponding to AADL component

模块	资源对象	AADL 组件	
DPM1 模块	PPC8640 处理器	虚拟 PPC1	Virtual Processor
		虚拟 PPC2	Virtual Processor
		虚拟 PPC3	Virtual Processor
		虚拟 PPC4	Virtual Processor
	DDR128M 存储器	虚拟 DDR1	Virtual Memory
		虚拟 DDR2	Virtual Memory
		虚拟 DDR3	Virtual Memory
		虚拟 DDR4	Virtual Memory
	PPC440 处理器	Processor	
	SDRAM256M 存储器	Memory	
应用分区 1	Process		
应用分区 2	Process		
应用分区 3	Process		
IO 分区	Process		
分区内任务	Thread		
通信端口	Data/Event Port		
DPM2 模块	PPC755 处理器	Processor	
	DDR64M 存储器	Memory	
	任务	Thread	
通信端口	Data/Event Port		
FNM 模块	MPC8265 处理器	Processor	
	SDRAM64M 存储器	Memory	
	数据发送/接收任务	Thread	
	数据理由转发	Device	
通信端口	Data/Event Port		

DPM1 模块上驻留 3 个应用分区和一个 IO 分区, 分区运行在 PPC8640 处理器和 DDR 存储器上, 通过 AADL 虚拟建模功能将 4 个分区的时间窗及占用空间资源分为 4 个运行及调度单元。应用端口的通信数据通过驻留在任务中的端口进行数据通信, 其中, 采样端口(SP)对应于 AADL 的 Event Port 组件, 队列端口(QP)对应于 AADL 的 Data Port 组件。FC 通信接口软件运行在 PPC440 处理器及 SDRAM256M 存储器上,

DPM2 模块软件运行在 PPC755 处理器和 DDR 存储器上, FNM 模块软件运行在 MPC8265 处理器和 SDRAM 存储器上, 通信端口驻留在任务中进行数据收发。各模块之间的架构建模元素及 AADL 组件对应关系见表 1。

2.2.3 模块架构建模

模块架构建模包括 DPM1 模块、FNM 模块及 DPM2 模块架构建模。架构模型见图 4。

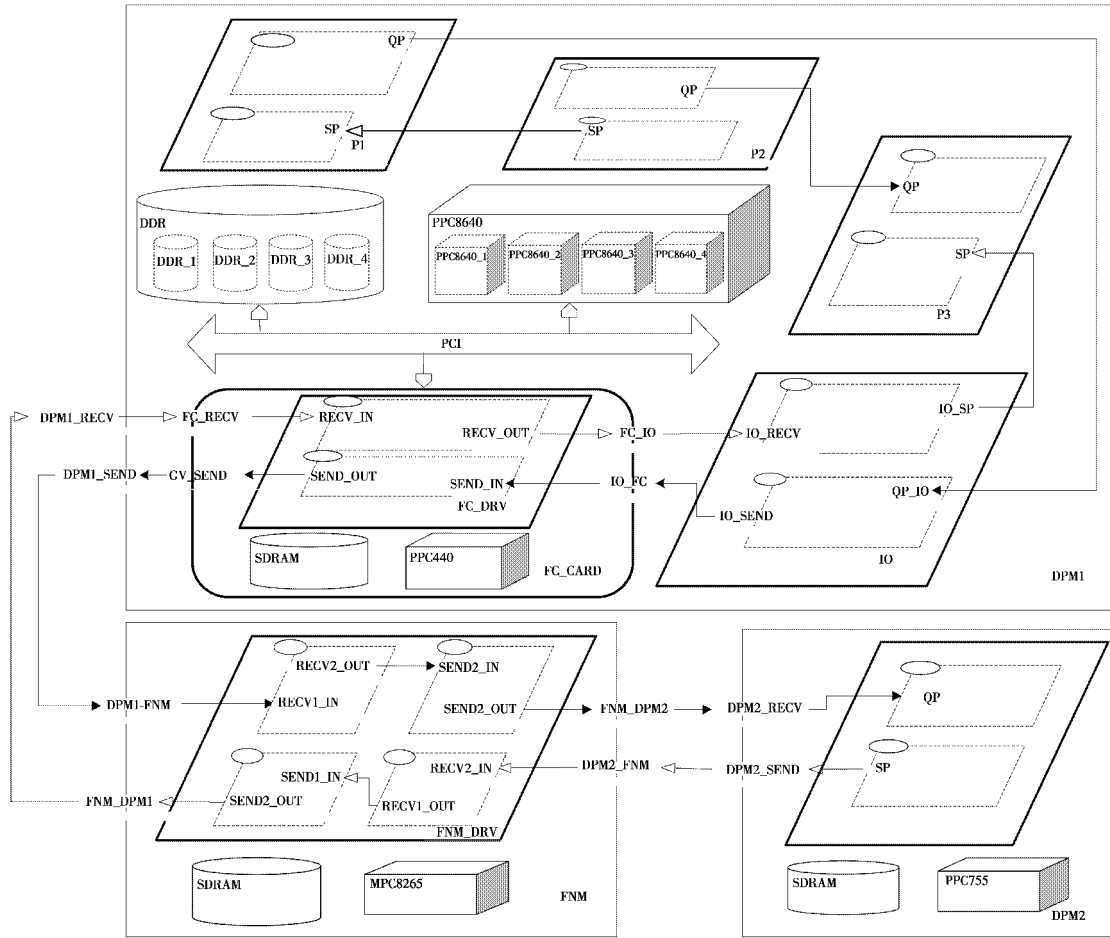


图 4 DIMA 系统 DPM1, FNM 及 DPM2 模块架构模型

Fig. 4 The architecture model of the DPM1, FNM and DPM2 module in DIMA system

2.2.3.1 DPM1 模块架构建模

DPM1 模块模型通过 Bus 组件、Memory 组件、Processor 组件和 Subsystem 组件对 DPM1 模块的模块总线、存储单元、处理器及 FC 子卡进行建模; 在 Processor 及 Memory 组件属性中设置处理器主频和存储空间大小。利用 Process 组件对分区 1、分区 2、分区 3 及 IO 分区进行建模; 通过 Thread 组件对分区中的消息收发任务进行建模; 利用 Data Port/Event Port 组件对分区内的队列端口/采样端口进行建模, 模块架构内的组件通过 Connection 组件进行连接, 形成 DPM1 模块架构模型。

在 DPM1 架构模型中, 逻辑上将 PPC8640 处理器及 DDR 存储器虚拟为 4 个虚拟处理器和 4 个虚拟存储器^[9-10]。通过 AADL 绑定机制将 PPC8640 虚拟处理器、存储器与分区相关联, 将 DSP440 处理器、FC 通信卡存储单元与 FC 通信任务相关联。其 AADL 语句为:

```

Actual_Processor_Binding = >(reference(PPC8640_1)) applies to P1;
Actual_Processor_Binding = >(reference(PPC8640_2)) applies to P2;
Actual_Processor_Binding = >(reference(PPC8640_3)) applies to P3;
Actual_Processor_Binding = >(reference(PPC8640_4)) applies to IO;
Actual_Processor_Binding = >(reference(PPC440)) applies to FC_
DRV;

```



```

Actual_Memory_Binding = >(reference(DDR_1)) applies to DPM1_P1;
Actual_Memory_Binding = >(reference(DDR_2)) applies to DPM1_P2;
Actual_Memory_Binding = >(reference(DDR_3)) applies to DPM1_P3;
Actual_Memory_Binding = >(reference(DDR_4)) applies to IO;
Actual_Memory_Binding = >(reference(SDRAM)) applies to FC_DRV。

```

DPM1 架构模型中各分区时间片分配的 AADL 语句为:

```

[ Partition = >reference(PPC8640_1);
  Duration = >10 ms;
  Periodic_Processus_Start = >false; ],
[ Partition = >reference(PPC8640_2);
  Duration = >5 ms;
  Periodic_Processus_Start = >false; ],
[ Partition = >reference(PPC8640_3);
  Duration = >5 ms;
  Periodic_Processus_Start = >false; ],
[ Partition = >reference(PPC8640_4);
  Duration = >10 ms;
  Periodic_Processus_Start = >false; ]。

```

2.2.3.2 FNM 模块架构建模

FNM 模块建模通过 Processor 组件、Memory 组件、Process 组件对 DPM1 模块的处理器、存储单元、软件进程进行建模;在 Processor 及 Memory 组件属性中设置处理器主频和存储空间大小;在 Process 组件中设置 4 个线程对数据进行转发处理。

2.2.3.3 DPM2 模块架构建模

DPM2 模块建模通过 Processor 组件、Memory 组件、Process 组件对 DPM2 模块的处理器、存储单元、软件进程进行建模;在 Processor 及 Memory 组件属性中设置处理器主频和存储空间大小;在 Process 组件中设置 2 个线程对数据进行收发。

2.2.4 模块间通信状态机建模

通信模拟验证通过对架构模型中 DPM1 模块分区 1 上 QP 端口与 DPM2 模块上 QP 端口之间的模块间通信过程状态建模进行分析,形成模块间通信过程 S0 ~ S4 共 5 个状态。

S0:初始状态。

S1:消息从 DPM1 模块 P1 分区传送至 IO 分区后。

S2:消息从 DPM1 模块 IO 分区传送至 FC_Card 后。

S3:消息从 FC_Card 传送至交换机后。

S4:消息从交换机传送至 DPM2 后。

AADL 通过模式模拟来描述运行时体系结构状态的动态演化,提供了行为附件增强 AADL 对组件实际行为的描述能力。可通过 AADL 行为附件扩展对通信过程状态通信消息进行仿真模拟,通信过程状态消息

模拟范式为:

```

STATES
Sx;INIITAIL COMPLETE FINNAL STATE,TRANSITIONS
Tx;Sx-[ ] -> Sx | PORTOUT X
      = PORTIN X |

```

其中; $S_x \in \{S_0, S_1, S_2, S_3, S_4\}$, $PORTIN_0 = "8"$ 。模块间通信状态迁移如图 5 所示。初始状态 S0 时,通过 AADL 行为附件语句向 DPM1 模块分区 1 中的 QP 端口注入消息“8”,消息通过 DPM1 模块 P1 分区发送至 IO 分区 QP_IO 端口,进入 S1 状态;以此类推直至 S4。

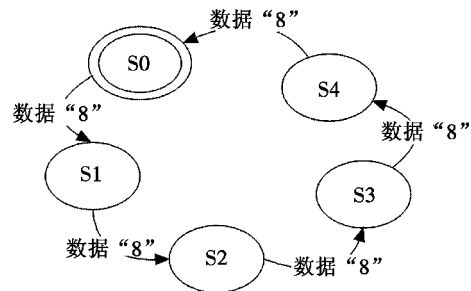


图 5 模块间通信状态迁移图

Fig. 5 Status transition of the inter-module communication

2.3 架构分析

架构分析以架构模型为输入,利用 STOOD 建模及工具环境对 DPM1, FNM 及 DPM2 处理器资源分析、通信模拟验证及时间可调度性分析。

2.3.1 处理器资源负载分析

DPM1, FNM 及 DPM2 处理器资源负载分析结果见表 2。DPM1 模块上 PPC8640 及 PPC440 处理器的利用率分别为 27% 和 6.87%;DPM1 模块上 MPC8265 处理器的利用率为 13.97%;FNM1 模块上 MPC8265 处理器的利用率为 13.97%;DPM2 模块上 PPC755 处理器的利用率为 7.12%。

2.3.2 通信模拟验证及时间可调度性分析

通信模拟验证及时间可调度性分析通过将架构模型及模块间通信消息模拟范式生成 AADL 代码,在 STOOD AADL Inspector 运行得出的分析结果,系统运行前 128 ms 的运行仿真状态见图 6。通信模拟消息“8”从模块 DPM1 上分区 P1 中端口 QP 发出,通过模块 DPM1 上 IO 分区,FC_DRV 和 FNM 模块数据交换任务,可在系统运行 125 ms 后到达 DPM2 模块。DPM1, FNM 和 DPM2 模块进程/线程时间可调度分析结果见表 2。DPM1 模块上 4 个分区及分区内线程均可在分区级/线程级正常进行调度;FNM 模块上 4 个线程、DPM2 模块上 2 个线程均可正常调度运行。

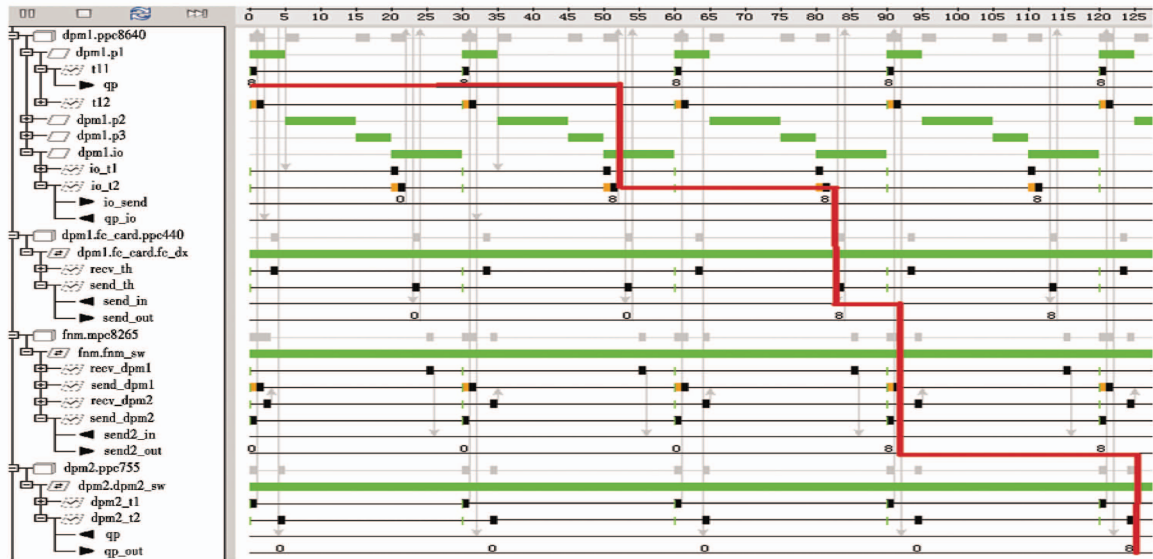


图 6 系统可调度性分析及通信模拟验证结果

Fig. 6 The system schedulability analysis and communication simulation verification result

表 2 DPM1, FNM 和 DPM2 模块进程/线程时间可调度分析及处理器利用率结果

Table 2 Schedulability and processor availability in the DPM1, FNM and DPM2 module

模块	处理器	分区/进程			线程			处理器利用率/%
		分区名	时间片/ms	是否可调度	线程名	调度周期/ms	是否可调度	
DPM1	PPC8640	P1	5	是	T11	30	是	27
					T12	30	是	
		P1	10	是	T21	30	是	
					T22	30	是	
		P3	5	是	T31	30	是	
					T32	30	是	
		IO	10	是	IO_T1	30	是	
					IO_T2	30	是	
		PPC440	FC_DRV	Recv_TH	30	是	6.87	
				Send_TH	30	是		
FNM	MPC8265	FNM_SW	recv_dpm1	30	是	13.97		
			send_dpm1	30	是			
			recv_dpm2	30	是			
			send_dpm2	30	是			
DPM2	PPC755	DPM2_SW	dmp2_t1	30	是	7.12		
			dmp2_t2	30	是			

3 结束语

本文以 AADL 建模为基础,利用 AADL STOOD 对 DIMA 系统中异构软硬件架构模型进行了处理器资源利用率、分区/任务可调度性分析及模块间通信模拟验证,有助于系统的设计者在设计阶段对软件架构的可行性进行评估,及时发现架构设计过程中潜在的错误和问题,以便进行修正,减少后期因为错误引起的开销,对降低开发成本、缩短开发周期有着极其重要的作用。

随着对基于 AADL 的 DIMA 系统建模分析的深入,下一步可开展以下几方面的工作:1)对处理器内部架构进行建模,提高 DIMA 系统的建模颗粒度,为 IMA

系统的分析验证提供更加精准的模型;2)对 AADL 的错误及行为附录进一步研究,为 DIMA 系统故障建模、动态重构进行深入的分析和验证。

参考文献

- [1] 褚文奎,张凤鸣,樊晓光.综合模块化航空电子系统软件系统结构综述[J].航空学报,2009,30(10):1912-1917.
- [2] 王鹏,刘锐,刘万和,等.综合模块化航空电子系统可靠性评估方法研究[J].电光与控制,2015,22(10):56-61.
- [3] 屈也频.作战支援类飞机航空电子任务系统总体架构研究[J].航空学报,2014,35(8):2307-2318.

(下转第 97 页)

回归系数进行优化计算,最后通过案例对模型进行了验证。与传统的线性回归模型相比,本文的模型不仅减少了回归模型的输入量,降低了模型的复杂性,且大大降低了误差,提高了模型的精度。然而,由于案例中的数据量较小,PCA 的优势并没有凸显,但随着飞机战伤抢修数据的不断增加及影响因素的不断完善,PCA 和 GA 相结合的优势会越来越明显。同时,由于 PCA 会去除部分信息,给抢修时间的估计造成一定的误差。

参考文献

- [1] 王少华,郑毅,吕会强,等. 战场抢修决策的研究现状与展望[J]. 兵器装备工程学报,2017,38(9):130-135.
- [2] 刘晓山,秦宇飞. 飞机战伤抢修保障效能及评估研究[J]. 航空维修与工程,2014(2):58-61.
- [3] 蔡纪伟,贾云献,孙晓,等. 蚁群算法在战损装备抢修任务指派中的应用研究[J]. 数学的实践与认识,2012,42(19):160-165.
- [4] 尤志锋,石全,熊飞. 基于加权支持向量回归的抢修时间估计模型[J]. 现代防御技术,2014,42(4):160-166.
- [5] 石全,李建平,刘祥凯. 复杂系统抢修时间仿真模型研究[J]. 计算机仿真,2002,19(1):93-96.
- [6] 杨新广,陈云翔,刘硕,等. 航空装备抢修时间估算方法[J]. 火力与指挥控制,2012,37(2):96-98.
- [7] 刘飞,杨江平. 雷达装备战场抢修等级量化决策研究[J]. 装备指挥技术学院学报,2009,20(4):116-119.
- [8] SHOKRI S, SADEGHI M T, MARVAST M A, et al. Soft sensor design for hydrodesulfurization process using support vector regression based on WT and PCA [J]. Journal of Central South University of Technology, 2015, 22(2): 511-521.
- [9] 包磊,雷进生,刘琼. 基于主成分分析法的地铁系统安全综合评价[J]. 三峡大学学报(自然科学版),2011,33(4):57-59.
- [10] 李艳军,张建,曹愈远,等. 基于模糊信息粒化优化 SVM 的航空发动机性能趋势预测[J]. 航空动力学报,2017,32(12):3022-3030.
- [11] 崔文斌,叶志锋,彭利方. 基于信息融合遗传算法的航空发动机气路故障诊断[J]. 航空动力学报,2015,30(5):1275-1280.
- [12] 王瑞朝,王远达,刘刚,等. 一种军机备件需求量的多元回归解法[J]. 兵工自动化,2009,28(9):53-54.
- [13] 王卓健,饶学军,沈安慰,等. 部附件送修费用的偏最小二乘回归模型及敏感性分析[J]. 电光与控制,2012,19(10):102-105.
- (上接第 69 页)
- [4] 邹璐. 基于 AADL 的 ARINC653 平台上的大飞机机载软件代码生成技术研究[D]. 北京:北京航空航天大学,2013.
- [5] SAE Aerospace. AS5506/1;SAE architecture analysis and design language (AADL) ANNEX volume1 [S/OL]. [2006-06-05]. <http://www.sae.org/technical/standards/AS5506/1>.
- [6] SAE Aerospace. AS5506/2;SAE architecture analysis and design language (AADL) ANNEX volume2 [S/OL]. [2011-01-17]. <http://www.sae.org/technical/standards/AS5506/2>.
- [7] ARINC. Avionics application software standard interface-Part1;ARINC 65391 [S]. Aeronautical Radio Inc., 2010.
- [8] 孙毅刚,李浩,赵珍,等. 基于 AADL 的综合模块化航空电子通信调度分析与建模[J]. 北京航空航天大学学报,2015,47(4):497-507.
- [9] 周德新,牛亚月,崔海青. IMA 分区间通信的一致性测试模型[J]. 计算机仿真,2018,35(2):43-48.
- [10] 隗立超. 一种基于多处理器的 AADL 模型的可调度性分析方法:107391866A[P]. 2017.
- (上接第 93 页)
- [5] CHUM O, MATAS J. Matching with PROSAC-progressive sample consensus[J]. IEEE Computer Society Conference on Computer Vision and Pattern Recognition, 2005:220-226.
- [6] 贾彤. 基于改进 RANSAC 算法的室内视觉定位方法研究[D]. 哈尔滨:哈尔滨工业大学,2017.
- [7] 宋卫艳. RANSAC 算法及其在遥感图像处理中的应用[D]. 北京:华北电力大学,2011.
- [8] 黄于. 基于 FPGA 的 SURF 特征点检测算法的实现[D]. 哈尔滨:哈尔滨工业大学,2016.
- [9] 周德福. 无人机电子稳像的 FPGA 设计与实现[D]. 深圳:深圳大学,2017.
- [10] 张玄. 基于图像的 RANSAC 算法与硬件实现研究[D]. 西安:西安电子科技大学,2018.