

引用格式:牛强军,曹刘成,缪国锋.基于PXI总线的塔康信号模拟器[J].电光与控制,2019,26(9):50-53. NIU Q J, CAO L C, MIAO G F. A TACAN signal simulator based on PXI bus[J]. Electronics Optics & Control, 2019, 26(9):50-53.

基于PXI总线的塔康信号模拟器

牛强军^{1,2}, 曹刘成¹, 缪国锋³

(1. 郑州大学, 郑州 450001; 2. 空军工程大学航空机务士官学校, 河南 信阳 464000;
3. 中国电子科技集团公司第四十一研究所, 山东 青岛 266555)

摘要: 提出了基于PXI总线接口的基带全数字塔康信号模拟器实现的总体方案及控制方法, 利用FPGA芯片运用数字方法完成基带信号生成以及各种接口控制电路; 利用PCI9054接口芯片实现PXI总线和本地总线的协议转换, 系统软件用Verilog语言在Quartus II集成开发环境下开发完成, 然后下载到FPGA芯片上。结果表明, 该模拟器能够满足对塔康机载设备方位、距离、灵敏度等自动测试时的要求, 提高了测试效率, 解决了传统模拟器体积大、精度低, 不易集成及自动测试效率低等问题。

关键词: 塔康信号模拟器; PXI总线; FPGA; PCI9054

中图分类号: TN96 文献标志码: A doi:10.3969/j.issn.1671-637X.2019.09.012

A TACAN Signal Simulator Based on PXI Bus

NIU Qiang-jun^{1,2}, CAO Liu-cheng¹, MIAO Guo-feng³

(1. Zhengzhou University, Zhengzhou 450001, China; 2. Aviation Maintenance NCO Academy, Air Force Engineering University, Xinyang 464000, China; 3. No. 41 Research Institute of CETC, Qingdao 266555, China)

Abstract: The overall scheme and control method of baseband full digital TACAN signal simulator based on PXI bus interface are proposed. The FPGA chip is used to complete the baseband signal generation and various interface control circuits by digital method. The PCI9054 interface chip is used to realize the protocol conversion between the PXI bus and the local bus. The system software is developed in the Quartus II integrated development environment using the Verilog language, which is then downloaded to the FPGA chip. The results show that the simulator can meet the requirements of the automatic test of the orientation, distance and sensitivity of the TACAN airborne equipment, and improve the test efficiency. The simulator solves the problems that the traditional simulator is large in volume, low in precision, difficult to integrate and low in automatic test efficiency.

Key words: TACAN signal simulator; PXI bus; FPGA; PCI9054

0 引言

塔康是一种近程军用导航系统, 地面导航台和机载设备相互配合, 为飞机提供方位与距离信息, 帮助飞机完成空中加油、导航等任务。目前我国的主战军用飞机均装配有塔康系统, 并且在未来的一段时间内仍然是重要的导航设备^[1]。为了保证飞机的飞行安全, 需定期对塔康机载设备进行检测, 测试时, 需模拟塔康地面导航台发射信号作为塔康机载设备的激励, 即塔康信号模拟器。传统的塔康信号模拟器在接口控制、

技术实现方面存在不足。如文献[2]中提出了一种体积小、电磁兼容性强的模拟器, 其体积和重量达到了同类型的几分之一, 但该设备只适用于手动测试, 不适用于自动测试系统; 文献[3]所述的测试设备为台式仪器, 除FPGA之外还用到了DSP, 体积较大, 不便于携带及系统集成, 自动测试效率低^[3]。随着自动测试技术的发展, PXI仪器成为一种主流的仪器测试平台。因此, 运用目前先进的测试总线技术, 设计并实现了基于PXI总线的基带全数字塔康信号模拟器。

1 方位和距离模拟实现算法

塔康是一种极坐标(ρ, θ)定位系统^[4], 确定了飞机与导航台的距离 ρ 以及飞机方位 θ , 就能定位出飞机的位置。塔康信号的函数表达式为

收稿日期:2018-09-13 修回日期:2019-07-29

作者简介:牛强军(1969—),男,河南新乡人,硕士,教授,硕导,研究方向为综合航电系统、通信导航。

$$s(t) = [A_0 + A_1 \sin(2\pi ft - \theta) + A_2 \sin(9 \times (2\pi ft - \theta))] \times \sum_{i=0}^{\infty} G(t, t_i) \sin(2\pi ft) \quad (1)$$

式中: A_0 为直流分量; A_1, A_2 分别为 15 Hz 和 135 Hz 的正弦信号的幅度; θ 为飞机方位; t_i 为脉冲发出时刻; G 为脉冲编码序列; $f = 15$ Hz, 为相应波道频率; t 为时间; i 表示第 i 个脉冲。飞机方位的模拟实现原理是通过变化基准脉冲与正弦信号的相对位置来实现的。根据式(1), 在正弦波相应位置发送基准脉冲, 飞机接收到信号后, 根据基准脉冲相对正弦调制信号正斜率过零点的位置来解算方位。

飞机方位 θ 的模拟方法如下所述。

以正弦波的正斜率过零点为起点, 按照

$$N_1 = \left[\frac{1}{15 \times 360} (360 - \theta) \right] / T \quad (2)$$

设定一个方位计数器计数值, 计数器达到设定值会触发基准序列发生器产生基准脉冲。式(2)中: N_1 为方位计数器计数值; T 为系统时钟。

塔康测距采用“询问/回答”的方式, 根据其原理, 当模拟器接收到机载设备的询问信号时, 距离计数器开始计数, 即

$$N_2 = \left(\frac{2\rho}{C} + T_0 \right) / T \quad (3)$$

距离计数器达到设定的值会触发应答脉冲发生器产生应答信号, 用这种方法实现飞机距离 ρ 的模拟。式(3)中: N_2 为距离计数器计数值; C 为电磁波的传播速度; T_0 为塔康信标固定要求延时。

2 系统总体方案及硬件电路设计

2.1 系统总体方案设计

模拟器的总体设计方案如图 1 所示, 整个系统是在 PXI 控制器的控制下实现的。

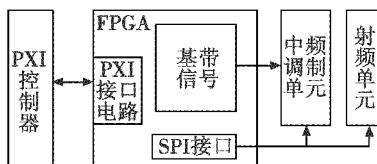


图 1 模拟器方案设计图

Fig. 1 Design diagram of the simulator

PXI 总线接收来自控制器的控制命令信号, 其接口单元负责传输 PXI 总线上的命令, FPGA 接收到命令后, 按照命令要求产生包含方位和距离信息的基带信号。FPGA 通过 SPI 串口控制中频单元产生 70 MHz 的中频正弦波, 经调制电路后输出中频信号, 中频信号经过射频单元进行上变频后^[5], 输出频率范围为 962 ~ 1213 MHz 的射频信号。本文主要介绍接口单元、基带信号产

生单元及中频调制单元。

2.2 PXI 接口单元

PXI 接口单元设计通常有两种方法: 第一种方法运用专用接口芯片配合 FPGA 实现; 第二种方法通过 FPGA 编程实现。考虑到 PXI 总线协议复杂, 对时序要求严格, 因此选用第一种方法。PXI 接口原理见图 2。

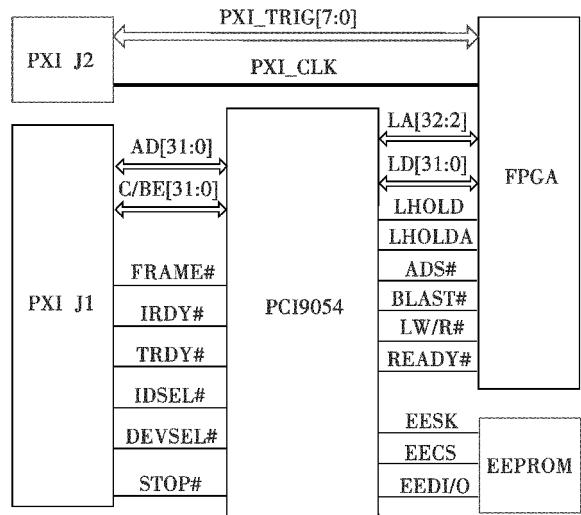


图 2 PXI 接口原理图

Fig. 2 Schematic diagram of PXI interface

接口芯片选用美国 PLX 公司生产的 PCI9054, 其作用是实现 PCI 总线和本地总线的桥接, 完成地址映射。因为传送的信息由上位机发送, 并且数据量不大, 所以设计 PCI9054 芯片工作在直接从模式^[6]。PXI 总线的参考时钟、触发总线等与 FPGA 连接, 实现多个测试板卡的同步。除此之外, PCI9054 还需要连接 EEPROM 作为配置芯片, 在系统上电时, 对芯片的 PCI 配置寄存器、本地配置寄存器、DMA 配置寄存器等进行配置, 其中, PCI 寄存器的配置主要包括设备商 ID 号、设备标志号等。对本地寄存器进行配置时, 把 space0 和 space1 的值进行初始化, 这两个寄存器内的地址与 PCIBAR0 和 PCIBAR1 寄存器内的地址互相对应, 这样, 当操作系统需要访问基地址中的地址时, PCI9054 就能自动将其转化为本地总线中的地址。

2.3 基带信号发生模块

基带信号单元由 FPGA 产生。FPGA 选用美国 Altera 公司生产的 Cyclone IV 系列芯片 EP4CE15F。传统的方法是 FPGA 芯片独立输出正弦信号和脉冲信号, 将输出的正弦信号经过 DA 转换, 再通过低通滤波器, 最后与矩形脉冲完成调制。考虑到 DAC 的刷新率^[7], 脉冲与正弦信号的相位会发生变化, 从而导致方位模拟出现误差。本设计运用全数字化技术, 在 FPGA 内部完成第一级调制, 克服了传统方法出现的误差, 实现方法如图 3 所示。

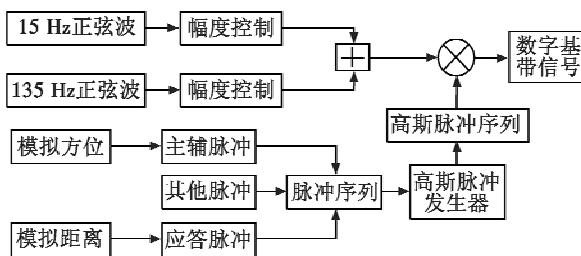


图 3 基带信号产生框图

Fig. 3 Block diagram of baseband signal generation

设计的模拟器需要满足调制度在 0 ~ 40% 可调。运用直接频率合成(DDS)技术^[8], 分别产生 15 Hz 和 135 Hz 的正弦波, 通过改变正弦信号的幅度来改变模拟器的调制度, 先将信号幅值乘以一个 0 ~ 40 的整数再除以 100, 这样就能满足模拟器对调制度的要求。因为塔康信号模拟器要产生高斯型脉冲信号, 如果直接生成高斯脉冲编码, 占用太多 FPGA 资源, 本文运用首先生成一般的矩形脉冲, 再用编码好的矩形脉冲触发产生高斯脉冲的方式, 用高斯脉冲与相加后的正弦信号相乘, 输出包含距离和方位信息的数字基带信号。

2.4 中频信号产生及调制单元

方案采用的是固定中频的一次上变频技术, 本单元的功能是产生中频载波信号并且完成第二级调制。固定的中频为 70 MHz, 由加拿大 ADI 公司生产的 AD9951 芯片产生。FPGA 接收到命令信息, 通过 SPI 串口发送给 DDS, 对 DDS 内的寄存器进行配置。因为 AD9951 为电流输出型芯片, 所以在输出端加 AD8057 芯片进行电流到电压的转化, 转化后的信号通过椭圆低通滤波器, 与基带信号相乘, 完成中频调制。图 4 为中频调制电路连接图。

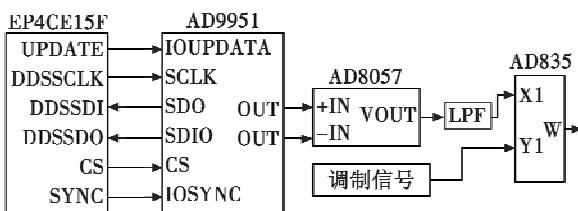


图 4 中频调制电路连接图

Fig. 4 Connection diagram of intermediate frequency modulation circuit

3 软件设计

系统软件用 Verilog 语言在 Quartus II 集成开发环境下开发完成, 然后下载到 FPGA 芯片上。FPGA 的功能主要分为信号生成与接口控制两大部分。其中: 信号生成主要包括正弦信号, 各种模式下的脉冲编码信号和塔康高斯脉冲信号; 接口控制主要有 PXI 本地总线和 SPI 总线接口的传输时序控制。下面详细分析了

这两个重要模块。

3.1 信号生成模块

信号合成主要通过直接频率合成技术实现。DDS 原理公式为

$$f_{\text{out}} = (K/2^N) \times f_{\text{clk}} \quad (4)$$

输出频率 f_{out} 受系统时钟 f_{clk} 、相位累加器位数 N 和频率控制字 K 控制。每个系统周期 $1/f_{\text{clk}}$ 内, 相位累加器根据频率控制字 K 进行累加, 由累加器的值在正弦查找表中找到对应的量化后的正弦幅度, 通过正弦查找表输出数字化的正弦波。本系统时钟频率 f_{clk} 为 10 MHz, 相位累加器为 32 bit, K 取 16 进制值 192A, 理论输出频率为 14.998 9500 Hz, 精度符合要求。设计完成后, 编写 Test-Bench 激励程序, 通过仿真软件 Modelsim 进行仿真^[9], 仿真结果如图 5 所示。

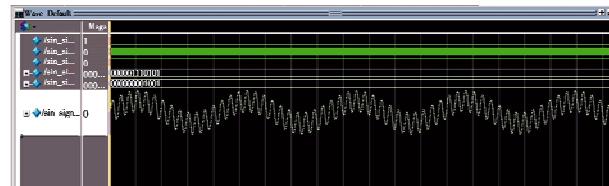


图 5 正弦调制信号仿真波形

Fig. 5 Simulation waveform of sinusoidal modulation signal

为了保证方位基准信号传输的可靠性更大, 且易于区分基准信号, 采用脉冲编码形式^[10]。其中, 在空/地 X 模式, 脉冲对间隔为 12 μs, 主基准由 12 对相隔 30 μs 的脉冲对组成。通过嵌套计数器完成编码, 然后触发高斯脉冲发生器产生高斯脉冲。图 6 所示为主基准脉冲编码仿真结果。

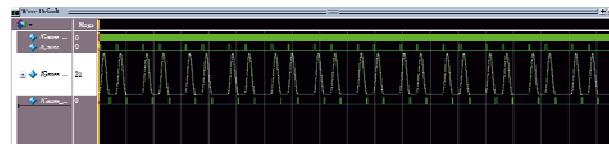


图 6 主基准脉冲编码

Fig. 6 Main reference pulse coding

3.2 PXI 本地接口

PXI 控制器通过 PXI 总线发送控制信号命令, FPCA 本地总线接口接收命令并且译码后控制相应模块^[11]。PCI9054 本地总线接收及发送数据需要总线仲裁逻辑控制, PXI 各控制信号名称及作用为: LHOLD 为本地总线申请信号; LHOLDA 为申请应答信号; ADS#为地址选通信号; BLAST#为访问结束信号; LW/R 为读写信号。整个传输过程如下: PCI9054 首先向本地总线发出请求控制权 LHOLD, 当本地信号接收到请求命令后, 做出 LHOLDA 回答, ADS#产生负脉冲, 开始访问本地总线, 如果 LW/R 的值为 1, 则 PCI9054 为主设备, FPGA 为从设备, 开始写数据, 相反, 当 LW/R 为 0, 进行读操作, 当一

次传输完成,若 BLAST#为 1,继续进行数据的读写,直到 BLAST#为 0,结束本次传输,本地总线回到空闲等待状态。图 7 为本地总线接口逻辑的算法状态机图(ASM Chart)。

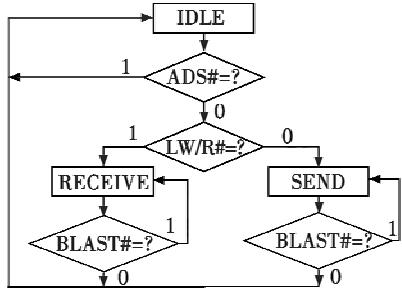


图 7 本地总线接口逻辑算法状态机图

Fig. 7 Local bus interface logic ASM Chart

根据上述接口逻辑算法状态机图,编写 Verilog 代码,假设 PXI 总线向地址为 00000009H 的寄存器写入 12345678H 的数据,结果如图 8 所示,表明传输正确,代码编写没有问题。

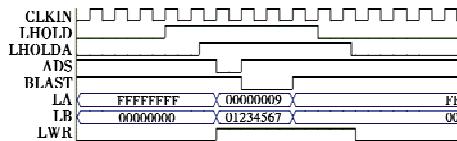


图 8 单次写仿真结果

Fig. 8 Simulation results of single-cycle write

4 调试结果

把设计的板卡插入 PXI 机箱,在机箱零槽控制器的控制下,设置塔康模拟器工作在空/地 X 模式,工作波道为 1 波道,输出功率为 0 dBm,15 Hz 和 135 Hz 的调制度分别为 0.3 和 0.2,模拟飞机方位角为 80°,模拟距离为 100 km。在示波器上观察塔康信号模拟器波形如图 9 所示,实际得到的载波频率为 962.1 MHz,符合要求。将信号放大,观察塔康主基准对如图 10 所示,测得单个塔康脉冲的半幅脉宽为 3.46 μs,脉冲对间距为 12.01 μs,满足塔康编码要求。



图 9 塔康信号模拟器波形

Fig. 9 TACAN signal simulator waveform

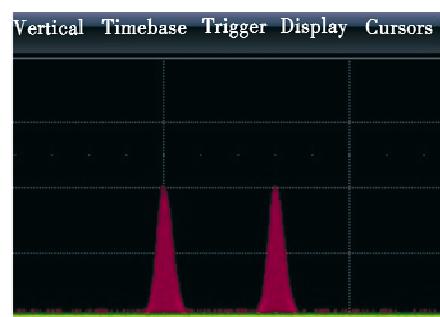


图 10 塔康主基准脉冲对

Fig. 10 TACAN main reference pulse pair

5 结论

针对机载塔康设备测试时对塔康信号模拟器的设计需求,研制了基于 PXI 接口总线的基带全数字信号模拟器。以 FPGA 为核心,配合 DDS 及 PCI9054 等其他芯片,实现了系统硬件电路。依据塔康导航原理中模拟飞机方位和距离的计算方法,分模块进行了软件编写与仿真。实验表明,该模拟器能实现距离 0~450 km、方位角 0~360°的塔康信号模拟,配合其他测试设备,能快速准确地对机载塔康设备进行自动测试。

参 考 文 献

- [1] 陈洪雨,周伟光,陈波.一种基于 PXI 合成仪器的塔康模拟器.中国:CN102829797A[P].2012-12-19.
- [2] 张建增,赵建新.塔康信标小型模拟器的设计与研究[J].微波学报,2010,26(s2):266-269.
- [3] 杨福亮.基于 TMS320VC5416 的 TACAN 信号模拟源的设计与实现[D].成都:西南交通大学,2008.
- [4] MOSTAFA H, AYAZ G, KHORRAMABAD N, et al. Design and simulation of beam forming network for TACAN radar [C]//RF & Microwave Conference, IEEE, 2012:49-53.
- [5] 冯翔,张斌.基于 FPCA 的微波着陆系统信号模拟器设计[J].电光与控制,2017,24(10):96-101.
- [6] 李寰宇,王勇,刘安.基于 PCI 的多通道 ARINC429 总线接口卡设计[J].电光与控制,2009,16(2):72-75.
- [7] 李骁.航电导航设备一体化模拟器研究与设计[D].北京:北京理工大学,2015.
- [8] 白居宪.直接数字频率合成[M].西安:西安交通大学出版社,2007.
- [9] 邹晨,高云.基于 FPGA 的 PCIe 总线 DMA 传输的设计与实现[J].电光与控制,2015,22(7):84-88.
- [10] SHAW G R, LOPATO J. Software defined radio as a solution to testing RF avionics [C]//Autotest, IEEE, 2014:290-292.
- [11] 许鑫.基于 PXI 总线的数字 I/O 模块的设计与实现[D].成都:电子科技大学,2017.