

引用格式:牛强军,缙朋帅.基于DSP+FPGA的仪表着陆机载接收机检测仪[J].电光与控制,2017,24(9):100-103,108. NIU Q J, GOU P S. DSP+FPGA based detector for airborne receiver of instrument landing system[J]. Electronics Optics & Control, 2017, 24(9):100-103, 108.

基于 DSP + FPGA 的仪表着陆机载接收机检测仪

牛强军^{1,2}, 缙朋帅¹

(1. 郑州大学信息工程学院, 郑州 450001; 2. 空军第一航空学院航空电子工程系, 河南 信阳 464000)

摘要: 基于 DSP + FPGA 结构开发一种仪表着陆机载接收机检测仪, 用于解决传统检测设备存在的携带不便、效率低、成本高的问题。以 DSP + FPGA 结构为核心配合外围信号合成、接口转换、模拟信号采样和人机交互等电路组成了仪表着陆机载接收机检测仪的电路系统。解决了仪表着陆地面台站信号模拟、基于 FPGA 的 ARINC429 协议转换和基于 DSP 的检测策略设计与数据分析等问题。结果表明, 该检测仪能够实现对仪表着陆机载接收机的检测, 使用灵活方便。

关键词: 仪表着陆系统; 检测仪; 信号模拟; ARINC429

中图分类号: TN96 **文献标志码:** A **doi:**10.3969/j.issn.1671-637X.2017.09.021

DSP + FPGA Based Detector for Airborne Receiver of Instrument Landing System

NIU Qiang-jun^{1,2}, GOU Peng-shuai¹

(1. Information and Engineering Institute, Zhengzhou University, Zhengzhou 450001, China;

2. Department of Aeronautic Electronic Engineering, The First Aeronautic Institute of Air Force, Xinyang 464000, China)

Abstract: To solve the inefficiency and high cost problems of the traditional detection equipment, an airborne receiver detector was developed for Instrument Landing System (ILS). Taking the DSP + FPGA architecture as the core, the circuit system of the ILS airborne receiver detector was composed together with the circuits of peripheral signal synthesis, interface converters, analog sampling and human-computer interaction. Such problems as signal simulation of instrument landing ground station, the ARINC429 protocol conversion based on FPGA, the design of detection strategy and data analysis based on DSP, were solved. The detector is able to detect the ILS airborne receiver, which is easy and flexible to use.

Key words: instrument landing system; detector; signal simulation; ARINC429

0 引言

据调查研究显示, 飞机着陆阶段是飞行事故高发时段, 超过 60% 的飞行事故发生在该阶段, 因此在飞机着陆阶段对其进行精密引导尤为必要。仪表着陆系统 (Instrument Landing System, ILS) 是飞机精密进场引导设备。仪表着陆机载接收机接收地面导航台播发的导航信号, 实时地向飞行员提供角度引导信息和距离信息, 保障飞机可在低能见度甚至完全不可见的条件下安全着陆^[1]。仪表着陆系统作为精密进场引导设备, 其工作状态直接影响飞机的安全着陆, 因此对仪表着陆机载接收机定期进行检测与校验是十分必要的。

目前的检测设备多采用将检测单元和信号模拟单元分离设计的方法^[2], 这种由上述两个单元构建而成的检测设备体积较大、难于携带, 不适合外场使用, 此外检测单元和信号模拟单元分离设计也会增加成本。针对上述缺点, 结合目前军用和民用领域对仪表着陆机载接收机检测设备的要求, 设计了一种仪表着陆机载接收机检测仪。

1 设计思路

检测仪按照“送信号, 看输出”的设计思想进行设计^[3]。一次完整的测试包括: 1) 模拟着陆信号; 2) 将着陆信号注入被测单元 (UUT); 3) 检测并分析 UUT 的反馈信息然后得出检测报告。检测仪首先模拟仪表着陆航向信标台 (LOC) 和下滑信标台 (GS) 的信号, 将信号注入仪表着陆机载接收机, 检测并分析仪表着陆

收稿日期: 2016-09-23

修回日期: 2017-06-27

作者简介: 牛强军 (1969—), 男, 河南新乡人, 硕士, 教授, 硕导, 研究方向为机载综合航空电子系统应用与测试。

机载接收机的反馈信息,进而判断仪表着陆机载接收机各项性能指标是否符合技术指标要求。

2 系统硬件组成

检测仪的硬件组成如图 1 所示。

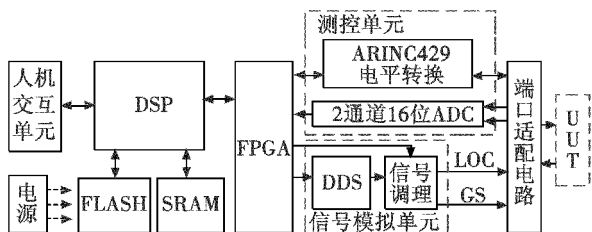


图 1 仪表着陆机载接收机检测仪硬件组成

Fig. 1 The hardware structure of instrument landing airborne receiver detector

系统以 DSP + FPGA 结构为核心,外围搭配信号采集、波形合成、接口转换等电路构成的完整电路系统。DSP 作为检测仪的主运算器件,用于控制 FPGA 输出激励信号、接收 FPGA 的采样数据、分析采样数据并得出检测报告。FPGA 用于完成 ARINC429 协议转换、AD 芯片的时序控制、采样数据的预处理和音频数字调制信号的合成等。此外,仪表着陆航向信标信号和下滑信标信号输出端口、AD 采样端口和 ARINC429 收发端口集中设计成一个端口适配电路,这方便了检测仪和接收机的连接。

DSP 是整个系统的核心处理器,它需要按照设定的检测策略对仪表着陆机载接收机进行检测,然后分析检测结果并生成检测报告。DSP 采用的是美国 TI 公司的 TMS320VC5402,该芯片是一种性能优异的 16 bit 定点 DSP,采用改进哈佛结构和指令流水线操作,处理速度可达 100 MIPS,该特点可以满足检测仪复杂检测策略运行和大量数据处理的要求。

检测仪对仪表着陆机载接收机检测时要接收机载设备输出的数字信息并采集其输出的模拟信号。这里通过 ARINC429 总线接收机载设备反馈的数字信息,并由 FPGA 控制 ADC 进行模拟信号采样,所以 FPGA 要完成 ARINC429 协议转换和 ADC 采样时序控制等工作。在信号模拟过程中,FPGA 还必须完成音频数字调制信号的合成,FPGA 将数字调制信号送入 DDS 完成波形合成。综合考虑设计需求和对硬件的要求,系统选用 Cyclone III 系列的 EP3C25E144C8N 作为协议转换、模拟采样、调制信号合成等的运算及控制单元,该芯片具有丰富的硬件资源^[4],这满足音频调制信号合成时大数据量波形表存储、调制度调整时大量乘法运算以及协议转换时高速运算的要求。

2.1 信号模拟单元

航向信号和下滑信号都属于调幅信号,两信号频

带范围宽、波道间隔小、载波稳定度要求高^[5],并且要求输出信号电平在保持高度稳定的同时输出功率在 -40 ~ -110 dBm 范围内能够以 1 dB 步进衰减。信号模拟单元输出的信号作为激励信号使用,必须符合上述指标要求。

综合分析这些技术指标,选择了以 FPGA 和具有幅度调谐功能的 DDS 相结合的方式合成航向信号和下滑信号。AD9915 是一个数字可编程的完整高频合成器,支持 2.5 GHz 的时钟速度,内置 12 位 DAC 能够输出高达 1 GHz 的模拟正弦波,并且其频率分辨率高达 135 PHz,能够满足系统对带宽和频率准确度要求高的需求。AD9915 包含一个高速 32 位并行数据输入端口,支持以高数据率对幅度调谐字快速编程,AD9915 的参数最高能以 156 MSPS 的速率更新,因此 AD9915 支持宽带调制^[6],这些特点满足设计中幅度调制的较高要求。

航向信号和下滑信号的音频调制信号都是两个单音正弦信号的叠加,具有较强的周期性,因此由 FPGA 合成音频数字调制信号。主处理器 DSP 将所合成信号的参数(工作模式、载波波道、调制度差、识别信息等)送入 FPGA,FPGA 根据这些参数合成音频调制信号,并通过 32 位数据总线持续不断地将数字音频调制信号送入 AD9915 的幅度调谐寄存器,AD9915 利用自身的幅度调谐功能将幅度调谐寄存器中的数据加载到载波上,这样就得到了航向信标或下滑信标信号。又因为输出信号要在较大范围内步进调整,这是一项较高的指标要求,所以选择了由定值电控衰减器和程控步进衰减器组合使用的方法来满足输出电平在大范围内步进衰减的指标要求^[7]。图 2 所示为硬件结构,其基本结构由 FPGA,DDS,输出功率控制电路和分路器电路等组成。

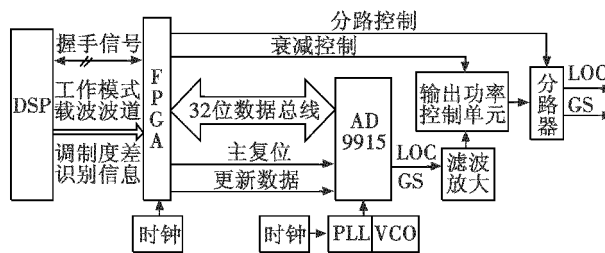


图 2 信号模拟单元硬件结构

Fig. 2 The hardware structure of signal simulation unit

2.2 测控单元

仪表着陆机载接收机接收到航向或下滑激励信号后,会同时以数字和模拟两种方式输出与该激励信号相对应的反馈信息。仪表着陆机载接收机受到激励后,检测仪需要通过 ARINC429 接口接收其数字反馈信息,并且检测仪需要同时采样机载接收机反馈的模拟信号。因此,测控单元要实现 ARINC429 通信和双通道的模拟

采样功能。测控单元的硬件结构如图3所示,主要由FPGA和外围的ARINC429发送器HI-8585、接收器HI-8444以及模数转换芯片组成。

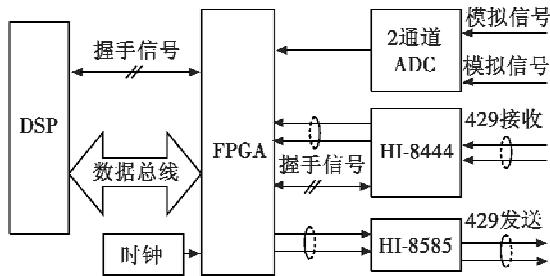


图3 测控单元硬件结构

Fig. 3 The hardware structure of measurement and control unit

如前文所述,仪表着陆机载接收机接收到激励信号后会输出与该激励信号相对应的数字信息。这些数字信息通过ARINC429总线传输给飞机控制设备、显示设备等其他单元,所以检测仪需要通过ARINC429总线接收机载接收机的数字反馈信息,并判断这些信息是否与激励信号携带的信息相一致,这样就达到了数字信息检测的目的。

在此利用FPGA实现ARINC429总线协议转换。DSP将并行数据送入FPGA,FPGA依据ARINC429协议对该并行数据进行编码,然后将其转换为串行数据并发送出去。接收数据时,FPGA将接收到的串行数据流按照ARINC429协议转换为并行数据,然后将其送入FIFO缓冲区等待DSP读取。ARINC429是通过双极归零脉冲进行通信^[8],这里用HI-8585和HI-8444进行电平转换:HI-8585是一个总线发送器,由两个逻辑输入控制输出端的差分电压,FPGA通过一对数字信号线控制HI-8585将数字信号转换为双极归零脉冲,然后通过ARINC429总线将其发送给机载接收机;HI-8444是一个四通道接收器,HI-8444可以将接收到的双极归零脉冲转换为一对数字信号,FPGA按照ARINC429协议规定的速率采样HI-8444输出的数字信号,然后将采样结果依次送入移位寄存器进行串并转换。机载接收机输出的模拟电压值和调制度差是一一对应的,当信号模拟单元给出特定的激励信号后,机载接收机针对该激励信号的响应电压值是固定的,所以这里需要检测机载接收机的响应电压。FPGA产生控制时序,利用ADC芯片采样模拟电压,采集到的数据送入FIFO中暂存,等待DSP处理器的读取。

2.3 人机交互单元

人机交互单元是工作人员与检测仪交互的关键部分,该部分选用了—个独立的MCU对面板键盘进行扫描、对检测报告进行显示以及对大量检测数据进行存储

等,这种结构降低了DSP处理器的工作量,使其有足够的资源完成检测控制及检测数据分析等任务。检测仪通过人机交互单元可以接收外部控制参数、显示检测报告以及与上位机通信等功能。检测仪面板键盘与LCD可用于参数输入和结果显示等。检测仪在工作过程中会产生大量的检测数据,这些数据可以在SD卡中存档,方便以后查阅及导出。检测仪还设有USB接口,通过USB接口检测仪可以与PC进行通信。USB接口具有最高控制优先级,PC通过USB接口与检测仪连接时检测仪面板键盘和LCD会被禁用,检测仪内部定义了完整的命令接口,通过该命令接口与检测仪进行通信,PC可以调用检测仪的全部硬件资源。PC通过USB总线依据命令接口对检测仪的控制可以达到与检测仪面板键盘完全相同的控制效果。该功能方便飞机维护工程师以该检测仪为依托编写上位机软件,实现了二次开发。在人机交互单元中选用了STM32F103作为MCU,外围搭配端口转换电路、开关扫描电路以及显示电路等构成完整的人机交互电路。STM32F103单片机集成有LCD接口、SD接口和USB接口等外设,这些资源可以满足人机交互单元的设计需求。人机交互单元硬件结构见图4。

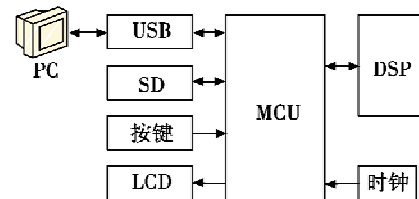


图4 人机交互单元硬件结构

Fig. 4 The hardware structure of human-computer interaction unit

3 FPGA和DSP程序设计

3.1 FPGA程序设计

FPGA中的电路模块是基于Verilog语言在Quartus II集成开发环境中设计的。在DSP控制下,FPGA主要完成ARINC429协议转换、模拟采样的时序控制、音频调制信号合成等任务。

FPGA的工作流程:接收DSP发送的与激励信号相关的信息,根据这些信息配合AD9915合成激励信号;接收DSP发送的模拟信号采样命令,触发AD转换,然后产生控制时序读取AD芯片的转换结果;接收DSP发送的数字信息,将其依据ARINC429协议进行编码,再将数据流通过HI-8585发送器送至ARINC429总线;接收HI-8444传来的串行数据并将其转换为并行数据,然后通知DSP反馈信息接收完成。

音频信号的合成是基于DDS的基本原理完成的^[9-11],首先在FPGA中利用Altera提供的IP核构造

ROM 正弦数据表,通过查找表方式合成单音正弦信号,然后将不同频率的单音正弦信号依据航向和下滑音频调制信号的格式进行叠加,这样就合成音频调制信号。

3.2 DSP 程序设计

DSP 处理器的程序是在 CCS 环境下开发的。程序主要包括 DSP 及外围器件初始化、仪器自检、参数的收发及对 UUT 检测等几部分,程序流程如图 5 所示。

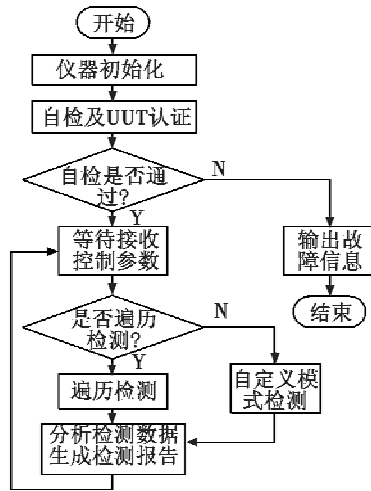


图5 DSP 程序流程图

Fig. 5 Flow chart of DSP program

检测仪上电后 DSP 初始化存储器和其他外围设备,然后 DSP 建立与 FPGA 和 MCU 的通信连接。自检程序依靠仪器内部嵌入的自检电路对其关键单元进行自检,实现检测仪自身的故障诊断和隔离;同时仪器具有 UUT 认证功能,这可以识别 UUT 的种类并检测是否具有连接错误,因而避免了因操作或连接不当造成的不良后果。检测仪对 UUT 进行检测时具有遍历检测和自定义模式检测两种工作方式。当仪器工作在遍历检测模式时,检测仪会对 UUT 所有波道的所有工作模式进行遍历式检测。检测内容包括接收机灵敏度、波道选择性、偏转线性度、偏转对称度、偏转灵敏度、模拟量输出、数字量输出和台站识别音输出等技术指标。在自定义检测模式下,DSP 根据从键盘读入的控制参数设定检测模式,例如指定波道检测等。遍历检测和自定义模式检测的检测内容是相同的,但遍历检测需要更长的时间。DSP 对检测数据进行处理后会生成检测报告,检测报告存储于 SD 卡中,可以随时调阅。

4 调试结果

对检测仪输出的信号实际测量得到载波为 108.1 MHz,调制度差为 -0.175,输出功率为 -30 dBm 时的频谱图,如图 6 所示。

输出信号的载波频率稳定度优于 8×10^{-7} ,90 Hz 和 150 Hz 调制信号的频率稳定度优于 2.5%,输出功

率误差小于 3 dB,所设计的检测仪输出的射频信号的各项技术指标均达到技术要求。

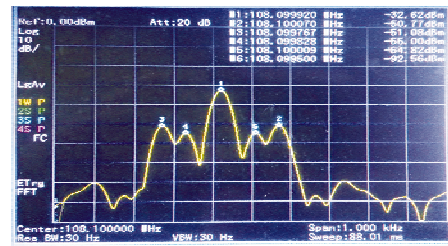


图6 仪表着陆信号频谱图

Fig. 6 Spectrum of instrument landing signal

通过示波器测量得到图 7 所示检测仪 ARINC429 通信单元信号波形。

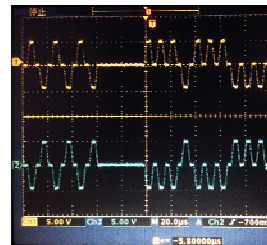


图7 ARINC429 发送信号波形图

Fig. 7 Waveform of ARINC429 sending signal

双极归零脉冲发送速率为 100 kbit/s,差分驱动电平约 10.4 V,4 位零电平时间间隔约为 40 μs,符合 ARINC429 总线标准。另外,对检测仪的 ARINC429 通信模块与标准 ARINC429 接口板卡进行了循环通信测试,长时间的通信实验表明,检测仪的 ARINC429 通信模块能够分别在 100 kbit/s 和 48 kbit/s 这两个速率点上进行可靠的通信。

5 结论

针对目前仪表着陆机接收机检测设备携带不便和设计成本高的问题,设计了仪表着陆机接收机检测仪。检测仪以 DSP + FPGA 结构为核心,配合外围电路解决了数据处理、协议转换、模拟采样和射频信号合成等技术问题,实现了仪表着陆机接收机维修保障设备的小型化、智能化和自动化。改进了传统检测设备携带不便和设计成本高的问题,为仪表着陆机接收机的性能功能检测与评估以及排故与维修提供了有力的保障。

参考文献

[1] 吴苗,朱银兵,李方能,等. 无线电导航原理与信号接收技术[M]. 北京:国防工业出版社,2015.

[2] 牛强军,徐其东. 机载着陆设备综合测试系统的研制[J]. 计算机测量与控制,2011,19(10):2364-2366.

(下转第 108 页)

(GPS为基准)比较见表1。

表1 传统方法和本文方法的误差比较

Table 1 Error of traditional method and our method

	纬度 误差/ m	经度 误差/ m	高度 误差/ m	东向速 度误差/ ($m \cdot s^{-1}$)	北向速 度误差/ ($m \cdot s^{-1}$)	天向速 度误差/ ($m \cdot s^{-1}$)
传统方法	534	66	9	5.5	32.7	1.0
本文方法	14	47	4	1.8	0.4	0.2

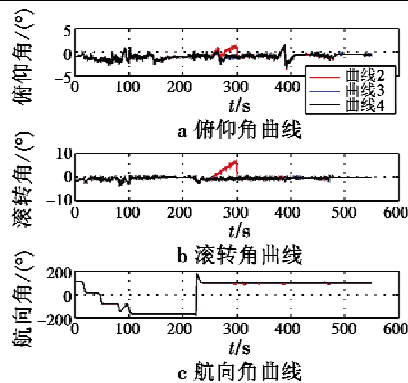


图9 姿态角曲线

Fig.9 Attitude curve

4 结束语

本文针对GNSS卫星接收机丢星失锁或失效,设

计一种惯性/卫星容错组合导航系统,采用低精度惯性测量单元时,该容错组合导航系统在GNSS卫星接收机异常的情况下可以提高组合导航系统的精度和可靠性。最后,通过仿真试验和跑车试验对本文设计的惯性/卫星容错组合导航系统进行了验证,取得较好的效果。

参考文献

- [1] 张晓亮. GPS/SINS 组合导航系统应用研究[D]. 南京: 南京理工大学, 2013.
- [2] 陈帅. 精确制导炸弹低成本惯导/卫星组合导航方法研究[D]. 南京: 南京理工大学, 2008.
- [3] 孙丽. 激光捷联惯导/星光/卫星容错组合导航系统研究[D]. 西安: 西北工业大学, 2007.
- [4] 雷浩然, 陈帅, 程晨. 一种弹载多级容错组合导航系统设计[J]. 航天控制, 2013, 31(5): 19-24.
- [5] 王朋辉. 高动态 GPS/INS 组合导航系统研究[D]. 南京: 南京航空航天大学, 2010.
- [6] 李端勇. 基于信息融合的组合导航系统研究[D]. 西安: 西北工业大学, 2005.
- [7] 马云峰. MSINS/GPS 组合导航系统及其数据融合技术研究[D]. 南京: 东南大学, 2006.
- [8] 秦永元, 张洪钺, 汪叔华. 卡尔曼滤波与组合导航原理[M]. 西安: 西北工业大学出版社, 1998.

(上接第87页)

simultaneous localization and mapping problem with unknown data association [D]. Pittsburgh: Carnegie Mellon University, 2003.

- [15] MONTEMERLO M, THRUN S. Simultaneous localization and mapping with unknown data association using FastSLAM [C]//International Conference on Robotics and Automation, 2003, 1985-1991.
- [16] MONTEMERLO M, THRUN S, KOLLER D, et al. Fast-

SLAM 2.0: an improved particle filtering algorithm for simultaneous localization and mapping that provably converges [C]//International Joint Conference on Artificial Intelligence, 2003, 1151-1156.

- [17] BAILEY T, NIETO J, NEBOT E. Consistency of the FastSLAM algorithm [C]//International Conference on Robotics and Automation, 2006, 424-429.
- [18] 董小萌, 张平. 反正切形式跟踪微分器设计及相平面分析[J]. 控制理论与应用, 2010, 27(4): 533-537.

(上接第103页)

- [3] 李行善, 左毅, 孙杰. 自动测试系统集成技术[M]. 北京: 电子工业出版社, 2004.
- [4] Altera Corporation. Cyclone III device handbook [EB/OL]. (2012-08-01) [2016-04-02]. https://www.altera.com/content/dam/altera-www/global/en_US/pdfs/literature/hb/cyc3/cyclone3_handbook.pdf.
- [5] 中国国家标准化管理委员会. GB/T 14282.3-2006 仪表着陆系统(ILS)第3部分: 航向信标性能要求和测试方法[S]. 北京: 中国国家标准化管理委员会, 2006.
- [6] Analog Devices, Inc. AD9915 data sheet [EB/OL]. (2012-2013) [2016-04-02]. http://www.analog.com/media/cn/technical-documentation/data-sheets/AD9915_CN.pdf.

- [7] 孙亚伟, 黄家成, 曹乃森. 甚高频全向信标(VOR)/仪表着陆系统(ILS)标准信号源设计[J]. 电子测量技术, 2008, 31(7): 59-62.
- [8] 侯翔昊, 杨尧, 王民钢. 基于DSP与FPGA多路ARINC429数据通信系统设计[J]. 电力电子技术, 2013, 47(8): 107-108.
- [9] 白居宪. 直接数字频率合成[M]. 西安: 西安交通大学出版社, 2007.
- [10] 邓耀华, 吴黎明, 张力锴. 基于FPGA的双DDS任意波发生器设计与杂散噪声抑制方法[J]. 仪器仪表学报, 2009, 30(11): 2255-2261.
- [11] 杨皓翔. 基于FPGA的无相位截断误差DDS研究[D]. 成都: 电子科技大学, 2015.