

引用格式:冯翔,张斌.基于FPGA的微波着陆系统信号模拟器设计[J].电光与控制,2017,24(10):96-101. FENG X, ZHANG B. Design of a microwave landing signal simulator based on FPGA[J]. Electronics Optics & Control, 2017, 24(10):96-101.

基于FPGA的微波着陆系统信号模拟器设计

冯翔, 张斌

(空军工程大学信息与导航学院, 西安 710077)

摘要: 为设计一种通用的无线电导航系统信号模拟器,同时实现微波着陆系统测试设备的小型化与数字化,采用软件无线电的思想,基于现场可编程门阵列(FPGA)设计了一种可编程实时微波着陆信号模拟器。模拟器以单片FPGA为主控芯片,利用串口与上位机软件通信,获取信号参数,并由FPGA生成数字基带信号,配合高性能数模转换器AD9777和宽带正交调制器ADL5375实现信号的模拟。对微波着陆信号的FPGA实现进行了全面的研究,对FPGA实现中难点问题的解决方法和采用的关键技术进行了详细介绍,并利用Modelsim 10.1a对设计进行了验证,证明设计达到预期效果。

关键词: 无线电导航系统; 信号模拟器; 微波着陆系统; 现场可编程门阵列

中图分类号: T967.4

文献标志码: A

doi:10.3969/j.issn.1671-637X.2017.10.019

Design of A Microwave Landing Signal Simulator Based on FPGA

FENG Xiang, ZHANG Bin

(College of Information and Navigation, Air Force Engineering University, Xi'an 710077, China)

Abstract: To design a commonly-used radio navigation signal simulator, and realize the miniaturization and digitization of test equipment of microwave landing system, a programmable and real-time microwave landing system signal simulator was designed based on Field Programmable Gate Array (FPGA). The simulator uses FPGA as the main control chip. Signal parameters are obtained by serial port communication with PC software. Digital baseband signal is generated by FPGA, and signal simulation is realized through the high-performance analog-to-digital converter AD9777 and the broadband quadrature modulator ADL5375. The realization of microwave landing system signal by FPGA is studied thoroughly, including the solution to the difficult problems in FPGA implementation and the key technologies. The design has been verified by Modelsim 10.1a, and the test results show that the design of signal simulator achieves the expected effect.

Key words: radio navigation system; signal simulator; microwave landing system; FPGA

0 引言

在导航设备的设计及检修中,导航信号模拟器发挥着至关重要的作用,主要用来模拟实际导航设备信号处理系统的各类输入信号,从而使系统的调试变得方便。微波着陆系统(MLS)是一种新型的精密进场着陆引导系统,它有效克服了仪表着陆系统(ILS)进近路径单一、容量小、对场地要求高、易受电磁干扰等缺点^[1-2]。配置有拉平台的MLS可实现Ⅲc类(该条件下跑道能见度为0)进近着陆^[1-2],因此特别适合于复杂气象条件

下的军事应用场合,研制MLS信号模拟器用于MLS设备的测试和检修有着重要的军事应用价值。

由于MLS由美国研发、改进和推广,因此美国在导航信号模拟器的研制方面一直处于领先地位。在该领域最具代表性的公司是美国艾法斯(AEROFLEX)公司,其研制的信号源、频谱仪等测试仪表在全球占据了大部分市场份额,研制的模拟器几乎涵盖了航空无线电导航涉及的所有导航设备。目前,该公司在着陆引导系统中的典型产品为MLS-800微波着陆系统地面模拟器^[3]。MLS-800微波着陆系统地面模拟器能够全面模拟微波着陆系统的主路径信号及传播过程中的多路径信号,主要用于微波着陆系统机载接收机的测试和外场测试。

由于多方面的原因,我国在信号模拟的研制方面

收稿日期:2016-09-26

修回日期:2016-11-22

基金项目:国家自然科学基金(61273048)

作者简介:冯翔(1991—),男,甘肃天祝人,硕士生,研究方向为军用无线电导航。

起步较晚,技术相对落后,使用的多是进口设备或其仿制设备,这些设备虽然成本较高但基本满足了国内的需求。近年来,在优先考虑成本的前提下,提出了许多新的 MLS 信号模拟器实现方法。文献[4]设计了一种简易的 MLS 信号模拟器,将计算机产生的基带数据下载到存储器中,在 FPGA 的控制下读取存储器中的数据,主要实现了 MLS 功能信号的模拟;文献[5]研究了基于 DSP 的 MLS 视频信号的实现;文献[6]着重研究了 MLS 数据信号的 FPGA 实现,并对数据字在不同功能间的插播进行了说明。文献[3]提出的方法简单、快捷,可实现 MLS 单个或几个功能信号的模拟,但由于 MLS 全周期信号的格式十分复杂,需要各种功能信号按照一定的顺序插播,利用这种方法实现全周期信号存在困难。文献[5-6]的研究对于 MLS 信号模拟器的硬件实现打下了一定的基础,文献[5]将 DSP 作为核心芯片,在数据计算上具有一定优势,但 DSP 的数据吞吐速率不如 FPGA,生成 MLS 全周期信号的延时较大,并且没有实现 MLS 扫描信号波束宽度的灵活设置,硬件模块中没有设计上变频模块,通用性差。

本文采用软件无线电的思想设计了一种以 FPGA 和高性能数模转换芯片 AD977 为核心的信号模拟器,配合宽带正交调制器可用于多种无线电导航系统的信号模拟,并在该硬件平台上实现 MLS 信号的模拟。设计的 MLS 信号模拟器可以生成 MLS 的所有功能信号以及全周期信号,与相应的上位机软件配合,可实现 MLS 信号参数的灵活设置。

1 MLS 信号格式

MLS 地面台站发射的信号可以分为由方位、仰角等组成的角度制导信号和由基本数据字与辅助数据字构成的数据字信号,这些信号都采用时分多路复用(TDM)技术,即全部信号在同一频率上发播,各自占有不同的发射时隙,不同信号以前导信号中的功能识别码区分。MLS 反方位信号的信号格式与方位信号除持续时间不同外是完全类似的,拉平信号的信号格式与仰角信号相同,MLS 典型功能的信号格式如图 1 所示。

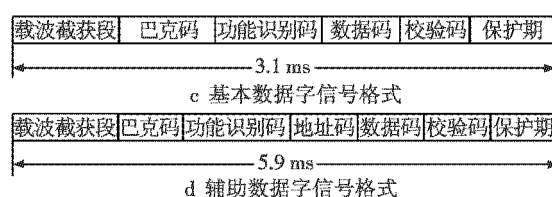
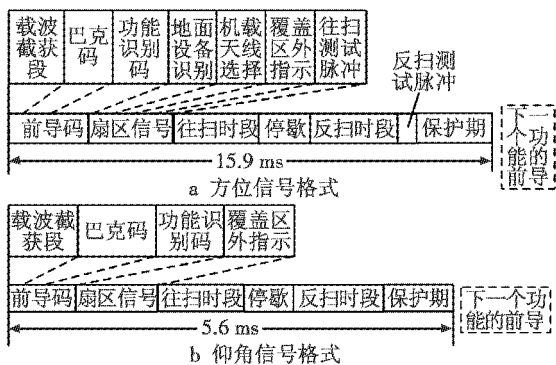


图 1 MLS 功能信号的信号格式

Fig. 1 Functional signal format of MLS

由图 1 可知,MLS 各功能信号的信号格式基本类似,都有着严格的时隙编排,这些功能信号是构成 MLS 信号的基本单元。MLS 的一个全周期信号由 4 个顺序对组成,每个顺序对又包含顺序 1 和顺序 2 两种顺序,MLS 顺序对信号的信号格式如图 2 所示。

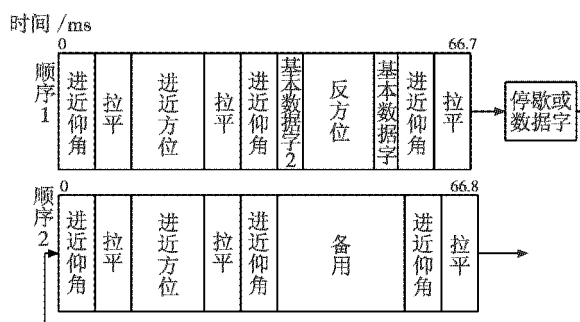


图 2 MLS 顺序对的信号格式

Fig. 2 Pair sequences signal format of MLS

由图 2 可知,MLS 顺序信号是将 MLS 各功能信号作为时隙,按照确定的顺序插播构成的,不同的顺序信号之间,可以加入停歇时间或插播数据字,即 MLS 全周期信号中数据字穿插在不同顺序信号的缝隙中发射。采用这种发射方式的好处是可使同一功能不会以固定的时间间隔重复出现,从而避免接收机与周期性错码同步的情况,当地面台发射的信号被飞机螺旋桨周期性阻断时就可能产生这种错码^[1-2]。MLS 全周期信号的信号格式如图 3 所示。

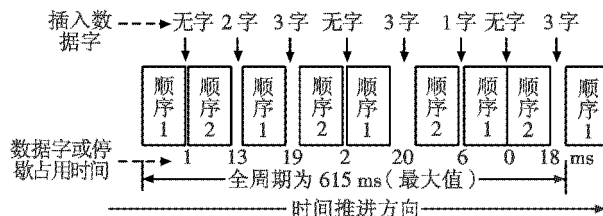


图 3 MLS 全周期信号格式

Fig. 3 Complete period signal format of MLS

国际民航组织的“标准与推荐措施”(SARPS)规定 MLS 全周期信号的时间不超过 615 ms,顺序对的时间不超过 134 ms,周期中全部缝隙的时间之和为 79 ms^[7]。从以上分析可知,MLS 信号是一个由多种时隙按照确定的顺序,以功能信号、顺序信号、全周期信号的层次组合成的复杂长周期信号,这使得对不同时隙插播的

准确控制成为生成 MLS 信号的关键。

2 模拟器的硬件设计

根据 1 节的分析可知,MLS 信号采用时分复用体制,时隙是 MLS 信号的基本单元。在 MLS 全周期信号中将整个顺序信号作为一个时隙,而一个顺序信号又由众多的功能时隙组成,这使得仅作为 MLS 全周期信号一个时隙的顺序信号就具有较复杂的信号格式和较大的数据量,从而需要相应的硬件模块具有较高的数据吞吐速率和实时性。FPGA 具有并行处理能力,可以提供高的数据吞吐率和处理速度,同时 FPGA 具有丰富的可编程逻辑资源,可以灵活地根据用户的需要实现多种功能模块,从而提高电路设计的灵活性和效率;其次,FPGA 的 IO 接口资源非常丰富,具有很强的外设管理能力。综合考虑后决定选用美国 Altera 公司的 Stratix II EP2S60F484I4 作为模拟器的核心单元。Stratix II 器件是业界目前批量发售的最大、最快的 90 nm FPGA,EP2S60F484I4 属于该系列的中端产品,具有较高的性价比。EP2S60F484I4 突出的优点是片内具有丰富的时钟资源并支持多种 IP 核,包括加法器、乘法器等计算类 IP 核,RAM,ROM 和 FIFO 等存储类 IP 核,以及 DDS/NCO 核、FIR 滤波器核,给系统实现提供了极大的方便。

在信号模拟器的设计中,DAC 芯片的转换精度需要优先考虑,要求具有较好的分辨率。Analog Devices 公司的 DA 转换芯片 AD9777 为高速 16 位 DAC,假设基准电压为 1 V,则该款 DAC 的转换精度可达 0.000 015 V,完全可以满足系统的要求,这款 DAC 的另一个突出优点是配置简单,所有配置均可通过 SPI 接口完成。上变频模块的设计也是模拟器设计中的一个关键部分,MLS 的工作频段为 5 031.0 ~ 5 090.7 MHz,上变频芯片选用 Analog Devices 公司的上变频芯片 ADL5375,这款芯片的工作频率范围很宽,为 400 MHz ~ 6 GHz,涵盖了 MLS 工作频段的同时覆盖了许多其他导航系统的工作频段,增强了硬件平台的通用性,并且具有良好的相位精度和幅度平衡性。这款芯片的一个突出优点是通过适当的设计可以与 AD9777 实现无缝连接,在保证电路可靠性的同时简化了接口电路的设计。系统其他硬件模块的选择与一般的软件无线电系统类似,不再赘述。

3 上位机界面设计

由于 MLS 信号模拟器中需要设置的信号参数很多,这就需要相应的上位机界面来提供人机交互,实现各类信号参数的设置、解析和发送。Matlab Guide 具有将界面的人机交互功能和 Matlab 强大的仿真功能相

结合的优点,并且 Matlab 具有相应的串口通信函数,可以方便地实现串口通信,综合考虑后决定以 Matlab Guide 为平台设计上位机界面,设计的主界面如图 4 所示。

功能设置

模式	主波束功能	角度°	前导电平 dB	波束电平 dB	宽度°
进近方位	<input type="checkbox"/> 开关	20	10	15	2
仰角	<input type="checkbox"/> 开关	10	10	15	2
反方位	<input type="checkbox"/> 开关	-5	10	15	2

OCI 电平设置 dB

方位后	方位左	方位右	反方位后
5	5	5	5
反方位左	反方位右	仰角上	
5	5	5	

数据字设置

基本数据字

1	2	3	4	5	6
---	---	---	---	---	---

辅助数据字 A

A1	A2	A3	A4
----	----	----	----

辅助数据字 B

B40	B41	B42	B43	B55
-----	-----	-----	-----	-----

波形显示

图 4 MLS 上位机界面

Fig. 4 Host computer interface of MLS

在 MLS 上位机界面的设计中,根据实现的功能和信号参数的种类将其划分成不同的参数设置模块,对于参数种类多的信号,比如 MLS 的数据字信号,采用调用子界面的方法实现。上位机界面可以根据所输入的信号参数仿真出对应的波形,方便使用者对照波形调整信号参数,快速得到需要的信号。

4 MLS 信号的 FPGA 实现与验证

4.1 MLS 角度制导信号的 FPGA 实现与验证

由于 MLS 采用时基扫描波束法测角,扫描波束的宽度直接影响 MLS 的测角精度,而且实际测试中需要用不同宽度的扫描信号对接收机的性能进行测试,这使得扫描波束的建模成为 MLS 角度制导信号模拟的关键。目前一般采用 $\frac{\sin x}{x}$ 或高斯脉冲 $G(t) = e^{-\alpha t^2}$ 对扫描脉冲建模,没有给出波束宽度和扫描脉冲波形之间的显函数关系,当需要模拟多个不同波束宽度的扫描脉冲时很不方便。

针对这个问题,提出一种利用主瓣等效替代模型对微波着陆扫描脉冲建模的方法,给出了两者之间的显函数关系,使不同波束宽度扫描脉冲的信号模拟更加准确和方便。主瓣等效替代模型^[8]为 $f(t) = \exp[-2\ln 2(t/B)^2]$,其中, B 为波束宽度。直接用 FPGA 计算产生扫描信号,过程复杂,资源消耗巨大,难以实现。查找表技术是在 FPGA 中实现复杂波形的主流方法,它利用计算机事先计算好需要的波形数据,保存在 ROM 中,

只需对 ROM 编写简单的地址驱动程序就可以生成对应的波形。这种方法使片内逻辑资源的消耗大大减少,但由于系统需要模拟多个波束宽度的扫描信号,如果使不同波束宽度的扫描信号对应不同的查找表,虽然 FPGA 逻辑资源的消耗大大降低,但会消耗大量的存储资源。

针对这个问题,本文提出一种只对波束宽度最窄的扫描信号创建查找表,然后采用对该查找表中同一个数据点多次采样实现宽波束信号的方法,大大减少了设计对存储资源的消耗。由于 MLS 波束的最小宽度和波束宽度的步进精度均为 0.5° ^[7],故采用波束宽度为 0.5° 的扫描波束数据作为查找表。例如,如果需要产生波束宽度为 2° 的信号,就对查找表中的同一个数据采样 4 次。这种方法实现简单,消耗资源很少,但会产生波形失真,模拟的波束宽度也会有一定的误差,下面对这种方法造成的误差进行分析。

MLS 方位信号波束宽度的范围为 $0.5^\circ \sim 4^\circ$,其他功能的波束宽度都小于这个范围,考虑到实际中可能需要模拟更宽的波束信号,将模拟器可模拟的最大波束宽度设为 8° ,对不同波束宽度下的模拟误差进行仿真,发现波束宽度的模拟误差随着波束宽度的增加有规律地线性增大,波束宽度为 4° 时误差为 $7 \mu\text{s}$,相当

于 0.14° ,宽度为 8° 时误差最大,最大误差为 $15 \mu\text{s}$,即 0.3° ,而 MLS 波束宽度最大允许误差为所模拟波束宽度的 $\pm 10\%$ ^[9],可见 0.3° 的误差是完全可以接受的。

上位机送来的 MLS 信号的电平值是用 dB 值表示的,在 FPGA 中处理时需要先将 dB 值化为对应的电平值,再将电平值与 FPGA 可表示的线性值对应。由于 FPGA 计算对数函数比较困难,所以也采用查找表的方法实现。具体的方法是,设置上位机界面中可输入的 dB 值范围为 $0 \sim 20 \text{ dB}$,并规定 dB 值的模拟精度为 0.1 dB 。设 dB 值为 d ,则对应的电平值为 $l = 10 \wedge (d/20)$,即 20 dB 对应的电平值为 10, 0 dB 对应的电平值为 1。系统所用 DAC 的位宽为 16 位,且 FPGA 送给 DAC 的是 16 位有符号数,将 FPGA 的线性值平均划分给不同的电平值,则 20 dB 的线性值为 7FFF, 0 dB 对应的线性值为 CCC。将每一个 dB 值对应的线性值存储在查找表中,FPGA 只需读取对应的值就能完成电平值的模拟。

设置方位信号的数据电平为 10 dB ,OCI 电平为 15 dB ,往返测试脉冲电平为 12 dB ,扫描波束电平为 18 dB ,波束宽度为 0.5° ,方位角度值为 0° ,利用 Modelsim 10.1a 对设计进行验证,得到的方位信号波形如图 5 所示,可见生成的信号是准确的。

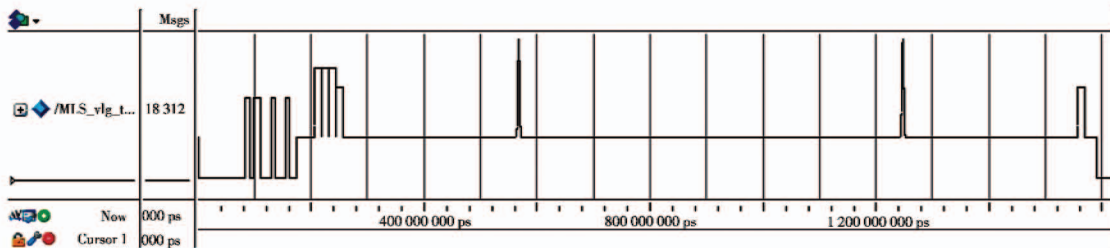


图 5 方位信号 Modelsim 仿真波形

Fig. 5 AZ signal waveform simulated by Modelsim

4.2 MLS 数据字信号的 FPGA 实现与验证

MLS 数据字信号的码元宽度为 $64 \mu\text{s}$,采用 DPSK 编码并编排有奇偶校验位进行差错控制。下面以基本数据字 1 为例说明 MLS 数据字的 FPGA 实现。FPGA 读取上位机送来的基本数据字 1 的参数和内容后保存在寄存器中,并与相应的前导码组合,此时基本数据字 1 的内容已经完全确定。设基本数据字 1 的内容为:13 比特 0 (13 个码元宽度的纯载波),11101 (5 位巴克码),0101000 (7 位功能识别码) 111101000010000100 (18 位数据码),剩余的 2 位为奇偶校验位。奇偶校验位的算式如下所示,位数从巴克码开始算起,为

$$I_{13} + I_{14} + I_{15} + \dots + I_{29} + I_{30} + I_{31} = \text{奇数} \quad (1)$$

$$I_{14} + I_{16} + I_{18} + \dots + I_{28} + I_{30} + I_{32} = \text{奇数} \quad (2)$$

先将基本数据字 1 的 13 ~ 30 位 (前 12 位是固定的,DPSK 编码已知) 送入差分编码模块实现 DPSK 编码,再将编码后的输出信号送入奇偶校验模块完成奇偶校验位的计算。利用 Qyartus II 中的锁相环宏模块将时钟频率分频至 1 MHz ,用于计数产生时基信号,作为码元宽度和码元顺序的控制信号。差分编码模块和奇偶校验模块要配以较高速率的时钟,保证在功能识别码插播完之前 (要经过 25 个码元宽度,即 $1600 \mu\text{s}$) 完成 DPSK 编码和奇偶校验位的计算。数据字的电平值也是用 dB 值表示,实现方式与角度制导信号相同。利用 Modelsim 10.1a 对设计进行验证,得到的基本数据字 1 波形如图 6 所示,可见生成信号的格式和内容是正确的。

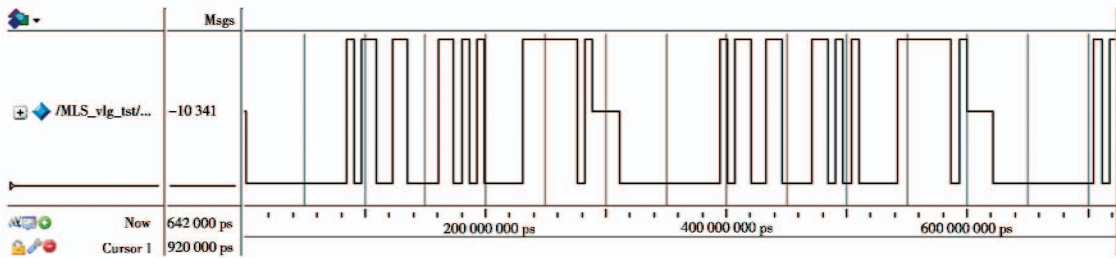


图6 基本数据字1 Modelsim 仿真波形

Fig. 6 Basic data word 1 signal waveform simulated by Modelsim

4.3 MLS 全周期信号的实现与验证

由1节对MLS信号格式的分析可知,MLS全周期信号是在顺序信号之间插播数据字构成的,而顺序信号中又按照一定的顺序插播有多个功能时隙,包括方位、仰角、反方位等,可见MLS全周期信号的信号格式十分复杂,需要准确控制不同时隙的插播。由于需要插播的时隙很多,如果单纯使用组合逻辑判断的方法来实现时隙插播的控制,必然会因为组合逻辑中的竞争和冒险导致设计性能下降,无法提供可靠的控制。针对这个问题,提出了基于有限状态机(FSM)嵌套的微波着陆全周期信号实现方法,避免了由于大量使用组合逻辑进行时隙插播控制而导致的竞争和冒险问题。在MLS全周期信号的实现中先利用状态机实现MLS的顺序信号,再将顺序信号作为MLS全周期信号的一个状态嵌套到全周期信号的状态机中,在简化程序的同时提高了信号的生成质量。利用Modelsim 10.1a对MLS顺序1信号进行验证,综合出的状态转移如图7所示。

图7中s0~s9共10个状态与图2中顺序1信号插播的10个时隙相对应,复位时系统在s0状态处等待,复位结束后,当满足状态转移条件时依次实现状态转

移。状态图中使每个状态都可转移至s0状态,是为了防止程序跑飞后状态机无法自动复原,当该状态下所有的转移条件都不满足时说明程序跑飞,此时将从该状态转移至初始状态,使状态机从错误中跳转出来。利用Modelsim 10.1a对设计进行验证,得到的顺序1信号波形如图8所示。

图8中每个功能信号波形下面对应的数据为状态机的状态编码,每个编码对应一个状态,每个状态又对应一个MLS顺序信号的时隙,状态的跳转通过对状态寄存器赋值实现,由于状态较少,所以状态编码采用二进制顺序码。

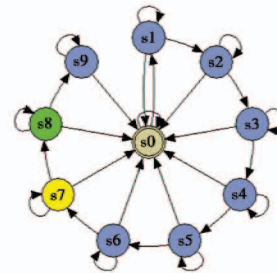


图7 顺序1信号状态机状态转移图

Fig. 7 State transition diagram of sequence 1 signal

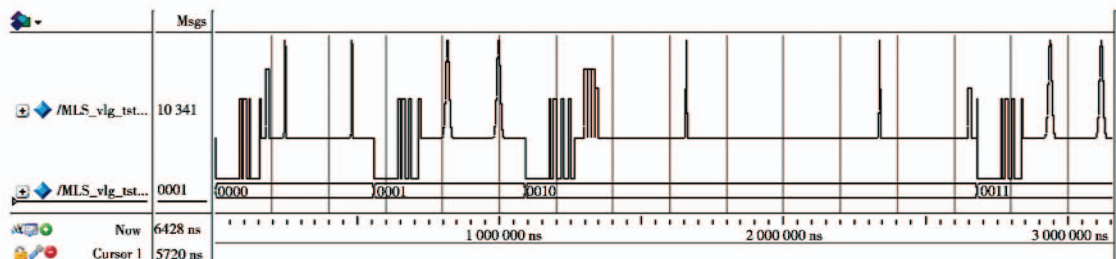


图8 MLS顺序1信号 Modelsim 仿真波形

Fig. 8 Sequence 1 signal waveform simulated by Modelsim

同理,在实现全周期信号时将顺序信号和插播的数据字信号表述为不同的状态,也采用状态机的方法实现,只需要将顺序信号的状态机嵌套在全周期信号的状态机中即可。利用Modelsim 10.1a对设计进行验证,得出的MLS全周期信号波形如图9所示。图9中

每个时隙波形下方的数据为对应的状态编码,由于状态数目较多,为了避免状态编码发生错码的概率增加,采用格雷(Gray)码作为状态编码。格雷码的特点是当前状态改变时,状态向量中仅一位发生变化,从而使发生错码的概率降低。

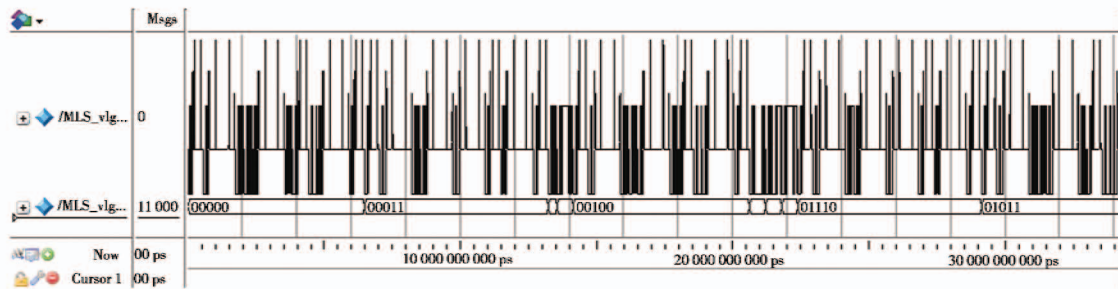


图 9 MLS 全周期信号 Modelsim 仿真波形

Fig. 9 Complete period signal waveform simulated by Modelsim

5 结束语

本文采用软件无线电的思想,以 FPGA 为核心,配合高性能 ADC 和宽带变频芯片,设计了一种通用性的无线电导航系统信号模拟器硬件平台。详细研究了 MLS 数字基带信号的 FPGA 实现方法和其中的关键技术,这些方法和技术很好地解决了 MLS 信号生成中的问题。最后,利用 Modelsim 10.1a 对设计进行了验证,证明设计的正确性。

参考文献

- [1] 周其焕,魏雄志. 微波着陆系统[M]. 北京:国防工业出版社,1989.
- [2] 吴德伟. 航空无线电导航系统[M]. 北京:电子工业出版社,2012.
- [3] Aeroflex, Inc. MLS-800 microprocessor controlled ground station simulator[EB/OL]. [2016-08-10]. <http://www.aeroflex.cn>.
- [4] 王伟,张斌. 微波着陆系统信号模拟器设计[J]. 电讯技术,2011,51(7):118-121.
- [5] 宋彦博. 微波着陆系统视频信号研究与工程实现[J]. 现代导航,2014(1):21-25.
- [6] 陈斌. 微波着陆系统数据信号的实现与应用[J]. 现代导航,2014(2):121-126.
- [7] ICAO. Annex 10 to the convention on international civil aviation[S]. 6th ed. Montreal:ICAO, 2006.
- [8] 戴传金,吴德伟,赵修斌,等. 微波着陆系统扫描波束主瓣替代的误差分析法[J]. 北京邮电大学学报,2012,35(2):28-31.
- [9] 黎琼伟,李效辉,安邵龙,等. 飞机微波着陆模拟器自动计量系统研制[J]. 宇航计测技术,2015,35(5):6-10.
- [10] JAMIL M, ZEPERNICK H J, PETERSSON M I. Cross-ambiguity function of weighted pulse trains with Oppermann sequences[C]//Wireless Communication Systems, Tuscany, 2009:239-243.
- [11] 邓斌. 多载频相位编码雷达信号设计与处理技术研究[D]. 长沙:国防科学技术大学,2011.
- [12] XU S J, CHEN Y, ZHANG P. Integrated radar and communication based on DS-UWB[C]//The 3rd International Conference on Ultrawideband and Ultrashort Impulse Signals, Sevastopol, 2006:142-144.
- [13] SEN S, NEHORAI A. Adaptive design of OFDM radar signal with improved wideband ambiguity function[J]. IEEE Transactions on Signal Processing, 2010,58(2):928-933.
- [14] 施祥同,王虎,陈建军,等. OFDM 雷达信号的宽带模糊函数性能分析[J]. 雷达科学与技术,2010,8(6):554-558.

(上接第 95 页)

signal design [C]//IEEE International Conference on Communications, Circuits and Systems and West Sino Expositions, Chengdu, China, 2002:502-505.

[3] DONNET B J, LONGSTAFF I D. Combining MIMO radar with OFDM communications[C]//Proceedings of the 3rd European Radar Conference, 2006:37-40.

[4] GARMATYUK A, SCHUERGER J, MORTON Y T. Feasibility study of a multi-carrier dual-use imaging radar and communication system[C]//European Radar Conference, 2007:1473-1476.

[5] 韩满弘毅,鲍蕾蕾,杨瑞娟,等. 基于 OFDM 雷达通信共享信号性能分析[J]. 空军预警学院学报,2013,27(4):270-274.

[6] JAMIL M, ZEPERNICK H J, PETERSSON M I. On integrated radar and communication systems using Oppermann sequences[C]//Military Communications Conferences, San Diego, CA, 2008:1-6.