

# 综合通信导航识别系统的高速数字传输交换阵列

邱伟

(中国西南电子技术研究所,成都 610036)

**摘要:** 综合模块化航空电子(IMA)是当前机载航空电子体系结构发展的最高阶段,对高速数字传输交换阵列在其中的位置和作用、及相关的关键技术进行了讨论,最后提出了一种高速数字传输交换阵列的实现方案,测试结果表明,该方案实现了稳定可靠的数据传输和交换。

**关键词:** 综合模块化航空电子; 通信导航识别; 串行解串器; 交换矩阵; LVDS

**中图分类号:** V271.4 **文献标志码:** A **文章编号:** 1671-637X(2014)06-0068-04

## High-Speed Digital Transmission and Exchange Array in Integrated CNI System

QIU Wei

(Southwest China Institute of Electronic Technology, Chengdu 610036, China)

**Abstract:** Integrated Modular Avionics (IMA) is the newest avionics architecture. In this paper, the position and function of high-speed digital transmission and exchange array, and the related critical technologies, are discussed. A scheme for implementation of high-speed digital transmission and exchange array is proposed. The test result shows that the scheme can realize stable and reliable data transmission and exchange.

**Key words:** Integrated Modular Avionics(IMA); CNI; SerDes; switching matrix; LVDS

### 0 引言

综合模块化航空电子(IMA)是当前航电体系结构发展的最高阶段<sup>[1]</sup>。通信导航识别(CNI)系统作为飞机航电系统的重要组成部分,担负着空-地、空-空话音及数据通信、无线电导航、敌我识别及交通管制等任务。在传统的联合式架构CNI系统中,仅进行系统显示控制综合,通信、导航、识别领域的众多功能由各自的独立设备完成。综合通信导航识别(ICNI)系统基于IMA体系架构,实现了基于模块的高度综合,其硬件资源与软件资源均采用模块化设计,通过对系统软硬件资源进行配置及重构实现各项功能<sup>[2]</sup>。ICNI系统具有硬件模块化、功能软件化、资源共用化的特点,大大降低了航电系统的体积、重量和全寿命周期费用,此外,由于能实现功能重构,大大提高了系统的任务可靠性<sup>[3]</sup>。

综合航电的特点决定了它在体系架构上与传统的航电系统有很大的不同,高速数字传输交换阵列是其中的关键点之一。本文以ICNI系统为例,介绍了一种

综合航电系统中的高速数字传输交换阵列的实现方案。

### 1 系统架构

ICNI系统在数字化、模块化、通用化基础上,对150 kHz~5.1 GHz频段内全部功能,从射频前端、信号处理到信息处理进行全面综合,是一种软件可编程、硬件可配置的无线电系统<sup>[4]</sup>。ICNI系统架构如图1所示。

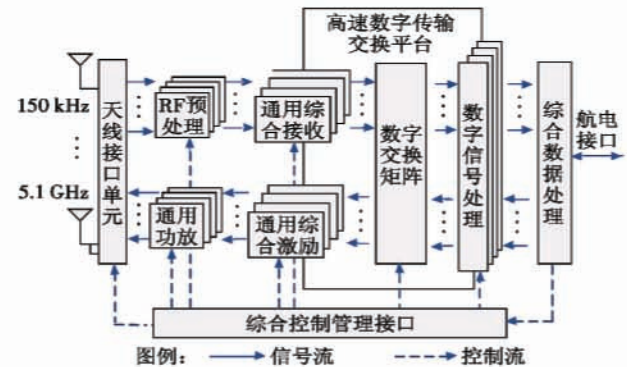


图1 ICNI系统架构

Fig. 1 The construction of ICNI system

在下行信号处理流程中,天线孔径接收的空间辐射信号进入天线接口单元,然后经RF预处理进行接收信号调理,调理后的RF信号送至系统指定的某个

收稿日期:2013-12-17

修回日期:2014-01-13

作者简介:邱伟(1981—),男,四川自贡人,硕士,工程师,研究方向为航空电子技术和数字信号处理技术。

通用综合接收模块。通用综合接收模块可实现信号的混频、滤波、放大处理,形成中频模拟信号,再经过 A/D 变换后转化为数字中频信号,经数字交换矩阵送至系统指定的某个数字信号处理模块,进行数字下变频(DDC),I、Q 分解,数字匹配滤波,实现数字基带信号的相位转换、脉冲捕获、数字解扩、信道自适应均衡、纠错编译码等数字信号处理,生成基带数据<sup>[5]</sup>。基带数据由综合数据处理部分进行解算和协议处理。

在上行信号处理流程中,综合数据处理将数据信息送至数字信号处理模块,在其中完成调制,随后将产生的数字化中频信号送至系统指定的某个通用综合激励模块,完成 D/A 变换、上变频、滤波、放大等处理,经功率放大模块放大后送至天线接口单元,经天线孔径完成发射。

由图 1 可知,高速数字传输交换阵列涉及通用综合接收、通用综合激励、数字交换矩阵和数字信号处理共四大类、十余个模块,主要完成数字中频信息流的传输和交换,在系统中占据重要地位。其中,数字交换矩阵是系统架构中的核心部分,使系统硬件资源具有灵活配置的能力。一旦在工作过程中检测到功能故障,系统将利用冗余资源或最低优先级功能的资源进行故障功能的重建,同时,通过调整该数字交换矩阵的路由配置实现相关模块间数字中频信息流的重建,最终实现功能重构。

## 2 关键技术

### 2.1 高速 LVDS 交换矩阵设计

系统内各类通用处理模块众多,数字中频信息流产生后,如果直接对并行数据进行传输和交换,不仅交换矩阵模块的背板连接器引脚数目会多得无法接受,而且大量数据线同时翻转会带来严重的电磁干扰问题,故必须将并行数据进行串行化处理,采用 LVDS 差分电平传输,并设计对高速串行数据进行交换的高速 LVDS 交换矩阵。

系统中的所有中频信号在数字交换矩阵汇集、分发,数字交换矩阵参与了所有功能线程的处理流程,故要求其有很高的可靠性,交换矩阵本身、控制电路和控制总线接口都要采取冗余备份设计,以便在发生故障时进行主备切换。

按照系统的规模,数字交换矩阵模块需要实现的基本单元是  $8 \times 8$  全交换 LVDS 矩阵,机载设备对环境适应性的要求较高,而满足设备工作温度范围的 LVDS 全交换芯片只有  $4 \times 4$  规模的,还需要通过并联扩展的方法用 4 个  $4 \times 4$  的交换芯片来构建 1 个  $8 \times 8$  的全交换矩阵。

最后,数字交换矩阵模块上有大量密集分布的高速差分信号走线,给 PCB 设计带来很大的挑战,必须严格遵循相关的规则,注意所有布线的回流路径<sup>[6]</sup>。

### 2.2 高速差分信号完整性设计

ICNI 系统的数字中频信息流串行化处理后的差分信号速率高达 740 Mb/s,采用 LVDS 差分电平传输,远超过 1553B 等传统航电总线的数据速率,在电路及 PCB 设计中还要充分考虑高速差分信号完整性方面的因素<sup>[7]</sup>。

概括而言,为了确保信号在传输线中传播时不受反射信号的影响,将反射和振铃等传输线效应抑制到最小,最重要的是阻抗匹配的设计,特别是传输线的特征阻抗控制问题,必须充分重视<sup>[8]</sup>。LVDS 要求的线上特征阻抗为单端  $50 \Omega$ ,差分  $100 \Omega$ 。

单端特征阻抗随着传输媒质的介电常数、线宽及线厚的增大而减小,随着传输线与地平面之间的距离增大而增大,而差分阻抗随着线间距的增大而增大。通常,单端阻抗和差分阻抗很难同时兼顾,所以要对各个参量进行合理的折中设计,一般优先考虑满足差分阻抗要求。

## 3 实现方案

图 2 所示为简化后的高速数字传输交换阵列的实现方案。

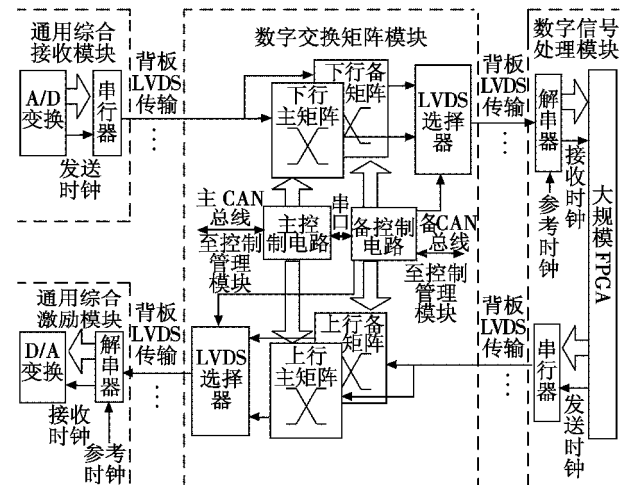


图 2 高速数字传输交换阵列的实现方案

Fig. 2 The scheme of high speed digital transmission and exchange platform

图 2 中只画出了一路信号下行处理和上行处理的框图,其他路信号的处理也是采用完全相同的架构。对于下行信号处理流程,中频采样后的并行数据由串行器完成并/串转换,得到速率为 740 Mb/s 的高速 LVDS 串行数据发送出去,其中不仅有采样数据,还内嵌有采样时钟的信息;通过数字交换矩阵的路由和背



板的传输,到达系统指定的某个数字信号处理通道,该通道再用解串器完成串/并转换,恢复出采样时钟和并行采样数据,送至大规模 FPGA 器件中进行各种算法的处理。上行信号处理流程与此类似。图3为串行器进行并/串转换的示意图。

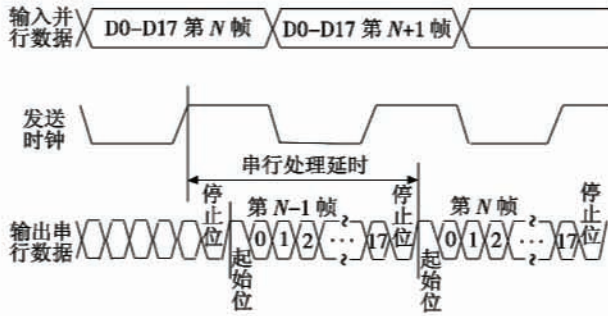


图3 并/串转换的时序

Fig. 3 The scheduling of parallel/serial conversion

输入的发送时钟 TCLK 经串行器内部的锁相环 20 倍频后将输入的一组并行数据 DIN[0:17] 添加上处于头部的起始位(恒为 1)和处于尾部的停止位(恒为 0), 编码成 20 位串行数据进行发送。这样,在信号线上每 20 个数据就会有 1 个由上一帧数据的停止位和本帧数据的起始位形成的固定上升沿,而且该上升沿出现的频率就是 TCLK 的频率。在信号接收端的解串器通过在一小段时间内的码流中提取出此时钟信息,完成收发两端锁定,就可以稳定进行串/并转换,输出并行数据。

当作为发端的串行器发送特定的同步模式字时,收端的解串器锁定所需时间最短。因此,在实际工程应用中,还增加了收发两端的握手机制,当上电或功能重构成需要重新锁定时,由收端通知发端发送一段时间同步模式字,确保在最短的时间内锁定成功。

数字交换矩阵模块采用全备份设计,主、备控制电路各由一个 DSP 和一个 CPLD 组成,DSP 主要负责接收并解析系统的矩阵配置指令,并根据解析结果对 CPLD 中对应的寄存器进行设置,CPLD 根据寄存器组的值通过离散线直接控制交换矩阵的连接关系。控制总线采用 CAN 总线,主、备 DSP 之间通过异步串口通信共享收到的矩阵配置命令,这样,主 CAN 总线或备 CAN 总线故障均不会影响模块的对外通信和功能实现。主、备控制电路分别独立控制主、备交换矩阵,备控制电路还负责控制输出端的总选择开关。正常工作时选择主交换矩阵输出的信号,一旦系统通过自检定位到交换矩阵故障,将下发矩阵主备切换命令,备控制电路将接管控制权并将输出端的总选择开关改为选择备交换矩阵输出的信号。

图4为用4片4×4的交换矩阵集成电路来搭建8×8交换矩阵电路的原理框图,输入和输出均为高速

LVDS 信号。

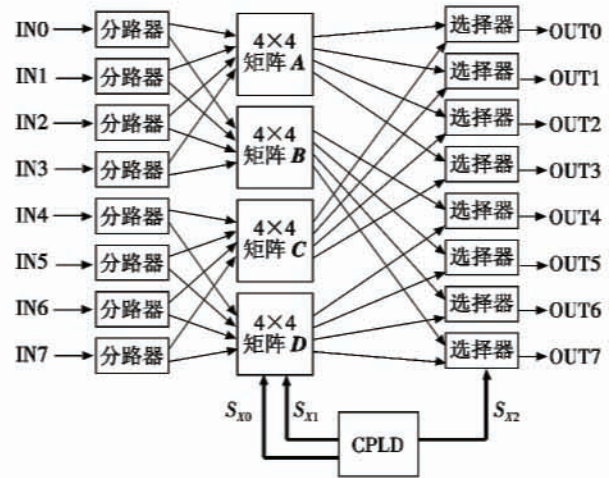


图4 8×8交换矩阵的实现

Fig. 4 The implementation of 8×8 switching matrix

图中,CPLD 负责产生矩阵配置选择信号  $S_x$ 、 $S_{x1}$  和  $S_{x0}$  ( $X=0,1,\dots,7$ )。  $S_{x2}$  对选择器的通道进行选择,当  $S_{x2}=0$  时,选择器输出来自矩阵 A ( $X=0,1,2,3$ ) 或矩阵 B ( $X=4,5,6,7$ ) 的信号;当  $S_{x2}=1$  时,选择器输出来自矩阵 C ( $X=0,1,2,3$ ) 或矩阵 D ( $X=4,5,6,7$ ) 的信号。

$S_{x1}$  和  $S_{x0}$  对 4×4 交换矩阵的通道进行选择。每个 4×4 交换矩阵需要 4 对(8 根)通道选择控制线,图中 4 个交换矩阵共需 16 对,但注意到矩阵 A 和矩阵 C、矩阵 B 和矩阵 D 可以共用通道选择控制线,实际只需 8 对选择线即可。 $S_{x1}$  和  $S_{x0}$  ( $X=0,1,2,3$ ) 这 4 对选择线用于矩阵 A 和矩阵 C 对应输出端口的通道选择, $S_{x1}$  和  $S_{x0}$  ( $X=4,5,6,7$ ) 这 4 对选择线用于矩阵 B 和矩阵 D 对应输出端口的通道选择。

这样,通过这 8 组共 24 根选择信号线,就可以在选择信号与通道输出组合之间形成一一对应的关系。例如,如果想让 OUT6 端口输出 IN2 端口输入的信号,只需要让 CPLD 将  $S_{x2}$ 、 $S_{x1}$  和  $S_{x0}$  设成“010”即可。表 1 为此 8×8 交换矩阵的真值表。

表1 8×8交换矩阵真值表

Table 1 Truth table of 8×8 switching matrix

$S_{x2} S_{x1} S_{x0}$ ( $X=0,1,\dots,7$ )	OUTX 输出端口所选择的 输入端口( $X=0,1,\dots,7$ )
000	IN0
001	IN1
010	IN2
011	IN3
100	IN4
101	IN5
110	IN6
111	IN7

高速数字传输交换阵列中,进行了大量的高速



LVDS 差分信号传输,包括两个模块之间跨连接器的长距离背板传输,为了确保高速信号完整性设计的质量,必须对传输信号进行严格测试,眼图测试和误码率测试是常用的方法。本项目的测试中选用了泰克公司的高速数字串行分析仪,使用有源差分探头测试传输路径接收端的眼图。

为了对 LVDS 信号传输测试所得的眼图进行定量分析,采用模板来区分合格的眼图和不合格的眼图。模板的物理意义在于验证高速 LVDS 信号上的抖动和噪声相加带来的畸变是否已经超过接收端的噪声裕量<sup>[9]</sup>。

图5为740 Mb/s 高速差分信号经过背板传输后的接收端眼图。

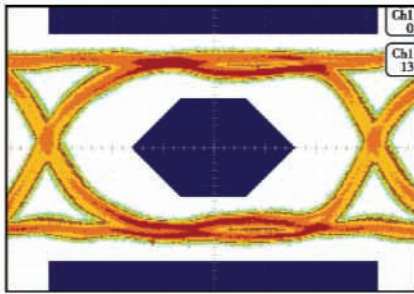


图5 接收端的实测眼图

Fig.5 The eye pattern of receiver

由于系统工作的环境对连接器抗冲击、振动等能力的要求较高,无法使用大量商业级和工业级的高速差分背板连接器,眼图中呈现出一定的抖动和噪声,但得益于高速差分数字信号传输技术出色的抗噪声能力<sup>[10]</sup>,眼图线条并没有落入模板中,仍然有较大的安全裕量。误码率测试的结果显示,高速 LVDS 数据传输误码率小于  $1 \times 10^{-12}$ ,实现了数据的稳定可靠传输。

#### 4 结束语

为了在解决技术瓶颈的同时适应未来发展趋势,先进航空电子系统必须实现结构综合化,在实际工程应用中,系统内大量高速信息流的传输和交换设计是技术上的难点和重点之一。本文提出了一种高速数字传输交换阵列的实现方案,并对其中的关键技术进行了介绍,目前,基于此方案的 ICNI 系统已在工程项目中获得了成功应用。

#### 参考文献

[1] 张凤鸣,褚文奎,樊晓光,等. 综合模块化航空电子体系结构研究[J]. 电光与控制,2009,16(9):47-51.  
ZHANG F M, CHU W K, FAN X G, et al. Research on architecture of integrated modular avionics [J]. Electronics Optics & Control, 2009, 16(9):47-51.

- [2] 茅成. 综合通信导航识别系统中的多链路超短波通信的实现[J]. 电讯技术,2009,49(8):59-64.  
MAO C. Implementation of multi-channel UHF communication in the integrated CNI system [J]. Telecommunication Engineering, 2009, 49(8):59-64.
- [3] 陈颖,苑仁亮,曾利. 航空电子模块化综合系统集成技术[M]. 北京:国防工业出版社,2013.  
CHEN Y, YUAN R L, ZENG L. The integrated technology of avionics module integrated system[M]. Beijing:National Defense Industry Press, 2013.
- [4] 吴敏,常坤,李裕. 基于功能分区的综合通信导航识别系统设计[J]. 航空电子技术,2013,44(2):4-9.  
WU M, CHANG K, LI Y. Integrated communication navigation and identification system design based on functional area[J]. Avionics Technology, 2013, 44(2):4-9.
- [5] 徐黎,庞瑞帆,张怡,等. 攻击直升飞机通信导航识别系统的分布式综合模块化航空电子设备综合技术研究[J]. 上海交通大学学报,2012,46(5):756-761.  
XU L, PANG R F, ZHANG Y, et al. Study on DIMA integrated techniques for communication navigation identification system of attack helicopter[J]. Journal of Shanghai Jiaotong University, 2012, 46(5):756-761.
- [6] 王剑宇,苏颖. 高速电路设计实践[M]. 北京:电子工业出版社,2010.  
WANG J Y, SU Y. Practice of high speed circuit design [M]. Beijing:Publishing House of Electronics Industry, 2010.
- [7] 汤艳飞,文敏华. LVDS 串行传输总线的一种应用[J]. 航空计算技术,2012,42(3):123-124.  
TANG Y F, WEN M H. Application of LVDS serial bus [J]. Aeronautical Computing Technique, 2012, 42(3):123-124.
- [8] 邓豹,王文智,张静. 基于某高速信号处理模块的信号完整性设计方法[J]. 航空计算技术,2010,40(2):101-104.  
DENG B, WANG W Z, ZHANG J. Signal integrity design based on high-speed digital processing module[J]. Aeronautical Computing Technique, 2010, 40(2):101-104.
- [9] 柴海峰,朱卫良,章慧彬,等. LVDS(低压差分信号)测试技术研究[J]. 电子与封装,2011,105(11):14-17.  
CHAI H F, ZHU W L, ZHANG H B, et al. Research of LVDS test technology [J]. Electronics & Packaging, 2011, 105(11):14-17.
- [10] 刘辉,张复春,李赞平,等. 基于软件无线电的抗干扰数字通信系统研究[J]. 电光与控制,2010,17(3):80-83.  
LIU H, ZHANG F C, LI Z P, et al. Anti-interference digital communication system based on software radio [J]. Electronics Optics & Control, 2010, 17(3):80-83.