

时间触发以太网时钟同步的仿真与性能验证

王梦迪, 王彤, 何锋, 赵科莉

(北京航空航天大学, 北京 100191)

摘要: TTE 全局时钟同步机制是其时间确定性保障的基本使能技术, 对 TTE 时钟同步机制开展了建模仿真研究: 提出 TTE 协议模块化的建模仿真方法, 构建具有时钟漂移的设备时钟模型, 采用离散事件调度的方法对 TTE 系统启动和重启状态机以及时钟同步过程进行了系统模拟, 研究了典型参数配置下 TTE 网络的时钟同步的性能, 实现了对 TTE 时钟同步精度范围内微秒级同步的验证。

关键词: 航空电子体系结构; TTE 网络; 建模仿真; 时钟同步; 时钟漂移; 性能验证

中图分类号: V243; TP393 **文献标志码:** A **文章编号:** 1671-637X(2014)12-0061-06

Simulation and Performance Verification for Clock Synchronization of Time-Triggered Ethernet

WANG Meng-di, WANG Tong, HE Feng, ZHAO Ke-li

(Beihang University, Beijing 100191, China)

Abstract: The Time-Triggered Ethernet (TTE) synchronization strategy ensures high-quality synchronization. The research on modeling and simulation of TTE synchronization strategy is presented in this paper. We proposed a modular approach for modeling and simulation of TTE protocol, constructed a clock model with linear drift, modeled the protocol state machine and the clock synchronization as discrete events. Through the modeling and simulation, the performance of TTE synchronization under typical configuration parameters was studied. The simulation result verified that the clocks of TTE devices could be synchronized within microseconds.

Key words: avionics architecture; Time-Triggered Ethernet (TTE); modeling and simulation; clock synchronization; clock drift; performance verification

0 引言

随着航空电子体系结构向分布式综合模块化 (Distributed Integrated Modular Architecture, DIMA) 结构演进, 其对于通信网络的高速、实时、容错性能提出了更高的要求。时间触发以太网^[1] (Time-Triggered Ethernet, TTE) 作为一种能够提供严格的时间确定性与良好的容错性能的网络, 有望成为 DIMA 航空电子体系结构的互连基础设施。

TTE 网络在 AFDX 网络^[2] 的基础上引入了透明时钟^[3] 和时钟同步的概念, 并采用了时间触发 (Time Triggered, TT) 流量来传输航空电子系统中的关键性消息。TT 流量按照预先定义的时间调度表中的时间进行发送, 当网络同步情况变差时, 会出现碰撞和冲突

现象^[4], 严重影响航电系统中关键性任务流量的确定性和实时性, 因此, 保证分布式设备间的时钟同步就显得尤为重要。

目前, 对于 TTE 网络时钟同步的分析主要集中于对时钟同步算法的理论验证方面^[5-6], 在建模仿真方面, 文献[7]提出了利用 OPNET 对 TTE 网络进行仿真的方法, 对网络流量的时延和抖动进行了分析, 但未涉及有关时钟同步的仿真过程。而 TTE 网络作为一种能够提供完全的时间确定性的新型航空电子网络, 在传统航电网络的基础上添加了有关时钟同步的内容, 对其协议中建立与维持时钟同步的具体行为进行建模仿真, 可以还原 TTE 协议^[1] 的典型配置参数和同步过程, 有助于发现网络的同步性能边界, 评估建立同步所需的带宽占用比, 并对网络的时钟同步精度和收敛性进行评价。

本文对 TTE 网络的系统启动和重启以及时钟同步过程进行事件抽象, 建立了模块化的事件行为模

型和具有时钟漂移的设备时钟模型,并采用离散事件^[8]调度的方式对其进行了仿真,从而验证了TTE网络的时钟同步性能。

1 TTE 协议介绍

1.1 TTE 网络典型配置

TTE 网络在标准以太网的基础上提供了时间确定性和可靠性的保证。典型的单通信信道 TTE 网络的物理拓扑如图 1 所示,包括端系统和交换机^[9]。其中,端系统和交换机通过双向通信链路连接。

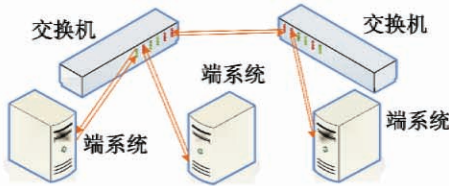


图 1 典型物理拓扑示意图

Fig. 1 Typical physical topology diagram

TTE 协议中设置了 3 种不同的同步角色,分别是同步控制器(Synchronization Master, SM)、同步客户端(Synchronization Client, SC)和压缩控制器(Compression Master, CM)。其中,图 1 所示的物理拓扑可以构建为如图 2 所示的同步拓扑。

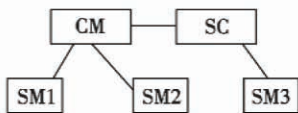


图 2 同步拓扑示意图

Fig. 2 Synchronization topology diagram

1.2 系统的启动和重启

TTE 网络中系统的启动和重启遵循严格定义的协议状态机。协议状态机的状态主要分为非同步操作状态和同步操作状态。系统的标准冷启动过程如图 3 所示,SM 和 CM 通过交换冷启动帧(Cold Start Frame, CS)和冷启动确认帧(Cold Start Acknowledge Frame, CA)完成容错握手过程。然后,SM 进入同步操作的状态,开始发送集成帧(Integration Frame, IN),CM 收到满足条件的集成帧后,也进入同步操作状态。

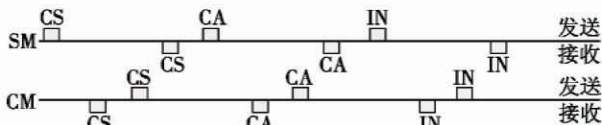


图 3 冷启动时序图

Fig. 3 Cold start timing diagram

1.3 TTE 时钟同步

在系统启动和重启完成后,执行周期性的时钟同步操作^[1,10],如图 4 所示。第一步,由 SM 发起同步

过程,在每个集成周期(integration cycle)的起点发送集成帧,CM 获取由 SM 传递的集成帧中的时间信息,并利用压缩函数计算得到压缩时刻点,修正自身的本地时钟;第二步,CM 将计算得到的压缩时刻点的信息通过压缩后的集成帧传递给 SM 和 SC,SM 和 SC 对压缩函数传递的集成帧进行收集及处理,并对本地时钟进行修正。

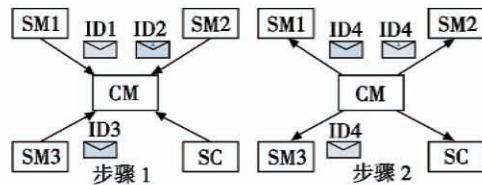


图 4 同步操作示意图

Fig. 4 Synchronization approach diagram

2 TTE 协议建模

设计的仿真系统包括如图 5 所示的 7 个模块。将其中的状态管理模块、数据处理模块以及时钟修正模块作为主要模块进行详细设计,分别在 2.1~2.3 节中进行具体介绍;设备及链路属性配置模块(依据 SAE AS6802 标准对仿真用配置信息进行配置)、同步拓扑生成模块(依据设备及链路属性生成同步拓扑结构)、结团检测模块(用于对网络中可能出现的结团情况进行检测)以及结果输出模块作为辅助模块协助上述 3 种主要模块实现仿真系统的相应功能。

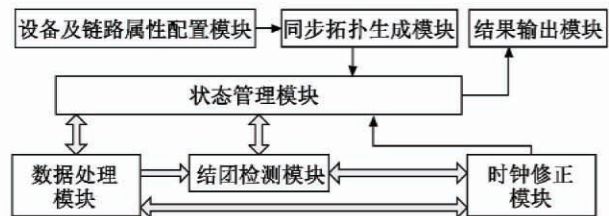


图 5 仿真系统示意图

Fig. 5 Simulation system diagram

2.1 系统启动和重启模型

TTE 网络的协议状态机是 TTE 网络时钟同步服务的框架结构,通过图 5 所示仿真系统图中的状态管理模块来设计实现。状态管理模块是仿真内核中的核心模块,负责对系统启动和重启过程中设备的状态以及当前状态相对应的执行行为进行管理。

在本文的设计中,将协议状态机中的每一个状态抽象为一个事件,在状态事件中规定了当前状态下所要执行的对应行为,并通过调用其他模块(数据处理、结团检测、时钟修正模块)中的事件实现当前状态下具体行为的执行。在启动后,网络中的设备利用 1.2 节所述的方式完成容错握手过程,然后,进入协议状态机中用于表

示同步的同步操作状态,开始周期性地时钟同步。

下文以标准配置下 CM 的协议状态机模型为例进行说明。图 6 为 CM 的状态转换图,CM 的状态主要包括集成(INTEGRATE)状态、异步(UNSYNC)状态、使能(CA_ENABLED)状态、等待(Wait_4_IN)状态和同步状态。其中,同步状态包括 TTE 协议中的暂时同步(TENTATIVE_SYNC)、同步(SYNC)和稳定(STABLE)状态。状态管理模块利用由数据处理模块、结团检测模块和时钟修正模块获得的信息,依据状态转换图中的条件,判断是否进行状态转换。

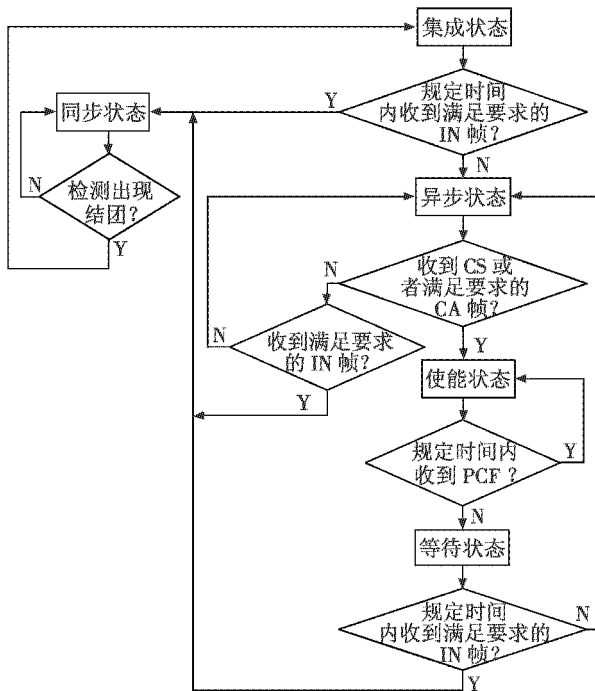


图 6 标准配置下 CM 的状态转换

Fig. 6 CM state transition diagram for standard configuration

具体的,在每一个状态下,状态管理模块均执行与当前状态相对应的事件。下文以 CM 的集成状态事件为例进行说明。CM 集成状态事件描述如下。

```

if (t < Timer1) then
    if (recv IN) && (M_sync > ITS_CM) then
        state ← SYNC
        start Module1 & Module2
    else
        state ← UNSYNC
    
```

其中, t 代表 CM 进入集成状态的时间, $Timer1$ 代表 CM 在集成状态的定时器时长, M_{sync} 代表同步成员变量 ($local_sync_membership$), ITS_{CM} 代表由集成状态到同步状态的状态跳转门限值, $Module1$ 代表数据处理模块, $Module2$ 代表时钟修正模块。设备进入集成状态后,首先侦听时间长度为 $Timer1$ 的时间,并判断在 $Timer1$ 时间内,是否收到满足条件 ($M_{sync} > ITS_{CM}$) 的集

成帧,如果收到,则将当前状态置为同步状态,并启动数据处理模块对接收到的集成帧进行处理,启动时钟修正模块对设备的本地时钟进行修正;如果在 $Timer1$ 时间内没有收到满足条件的集成帧,则将当前状态置为异步状态。

2.2 数据处理模型

本文利用仿真系统中的数据处理模块 (Module1) 来模拟对协议控制帧 (Protocol Control Frames, PCF) 的数据处理过程。数据处理模块依据设备的当前状态来完成对 PCF 的操作,可以划分为数据帧生成单元、数据帧发送单元、数据帧接收单元、数据帧固化单元和数据帧压缩单元。其中,数据帧生成单元用来生成符合 TTE 协议规定的 PCF;数据帧发送和接收单元用来对 PCF 进行发送和接收;数据帧固化单元用来依据 PCF 的接收时刻点,以及 TTE 协议中有关固化时刻点的计算方式获得 PCF 固化时刻点;数据帧压缩单元只存在于 CM 中,用来根据在观察窗口范围内收集到的固化后的 PCF 进行压缩处理。在 TTE 协议中给出了压缩处理的方法,即利用收集到的 PCF 的固化时刻点计算压缩修正值。

2.3 时钟修正模型

本文利用仿真系统中的时钟修正模块 (Module2) 来模拟时钟修正过程。将时钟修正模块分为数据帧选择单元、时钟修正计算单元和时钟修正执行单元。数据帧选择单元用于选择最优的 PCF,即具有最大的成员值 ($pcf_membership_new$) 的 PCF;时钟修正计算单元用于计算当前集成周期下的时钟修正值 Δ_{corr} ;时钟修正执行单元用于在时钟修正时刻点修正设备的本地时钟。

3 TTE 网络时钟同步分析

TTE 网络的时钟同步算法采用状态修正 (state-correction) 的方法,可以保证所设定的时钟精度范围内的同步。实际过程中,由于晶振等影响,设备间的时钟不可能达到完全同步,因此,在建立设备时钟模型时,需要考虑时钟漂移 (只考虑线性漂移的情况)。本节首先对所建立的具有时钟漂移的设备时钟模型进行介绍,然后从理论上对网络能够达到的时钟同步精度进行了分析。

3.1 设备时钟模型

为表述方便,在本文中将系统的集成周期长度记为 R ,时钟精度记为 ρ ,设备的本地时钟记为 T (使用大写字母表示),将实时时钟记为 t (使用小写字母表示),将时钟漂移率记为 d ($d > 0$ 代表快时钟, $d = 0$ 代表标准时钟, $d < 0$ 代表慢时钟),将每个集成周期设备时钟偏离标准时钟的程度记为 Δ 。初始状态下,将设

备的本地时钟与实时时钟的关系记为 $t = (1 + d) \times T$ 。

对于如图2所示的同步拓扑结构,分别将 SM1、SM2 的时钟模拟为快时钟和慢时钟,时钟偏移率分别为 $d_1 (d_1 > 0)$ 和 $d_2 (d_2 < 0)$,将 SM3、CM 和 SC 的时钟模拟为标准时钟。

3.2 时钟同步精度分析

设备启动后,首先进入冷启动过程,理想情况下冷启动过程的时序如图3所示。理论上,如果所有设备的时钟均为标准时钟,那么在冷启动完成后,所有 SM 将在同一时间起点发送 IN 帧,发起同步过程。但是由于时钟漂移的影响,SM 发送 IN 帧的时间可能存在偏差,设备间的最大偏差记为 Δ_0 ,由于在同一集群(cluster)中 SM 接收由同一个 CM 发送的 CA 帧,所以, Δ_0 主要取决于时钟偏移率以及完成冷启动的时间长度 D_{Cstart} (一般情况下, $2R < D_{\text{Cstart}} < 3R$),所以,在冷启动完成后,设备之间的最大时钟偏差为

$$\Delta_0 = (d_1 - d_2) \times D_{\text{Cstart}} \quad (1)$$

依据 TTE 协议,能够实现同步的设备间初始的时钟偏差应该在 2ρ 以内,即 $\Delta_0 \leq 2\rho$ 。由 $\Delta_0 \leq 2\rho \Rightarrow \rho \geq \frac{\Delta_0}{2}$ 及式(1)易知,在满足实现同步条件的一般情况下,应配置

$$\rho > (d_1 - d_2) \times R \quad (2)$$

在进行时钟修正的理想情况下,每经历一个集成周期,设备间最大的时钟偏差 $\Delta = (d_1 - d_2) \times R$,其中, $\Delta \leq \Delta_0$ 。理论上,在 SM 开始发起同步后,每个集成周期开始的一段时间 D_{sync} (D_{sync} 为由集成周期起始时刻点到时钟修正时刻点所用的时间)均用来完成同步过程,在时钟修正时刻点,具有时钟漂移的设备的本地时钟被修正为与标准时钟完全一致。但是,在修正结束后,设备的本地时钟还会继续按照自身的时钟漂移率进行漂移,因此会出现各个设备本地时钟不完全一致的情况。在后续每个集成周期的起点,设备间的时钟偏差 Δ_e 均为 $(d_1 - d_2) \times (R - D_{\text{sync}})$ 。由不等式(2)易知 $\Delta_e < \rho$,因此,在参数设置合理的情况下,设备间能够达到时钟精度范围内的时钟同步,从而为 TT 流量的传输提供有效保证。

然而,如果不进行时钟修正,则在 n 个集成周期后,设备间最大的时钟偏差将达到 $\Delta_n = \Delta_0 + n \times \Delta$,当 n 足够大时,设备间的非同步程度将会对网络的性能造成严重影响,网络将不能再提供实时性和确定性的保证。

4 TTE 协议同步性能仿真

本文在 VS2005 的编译环境下,依据第2节所设计的仿真模型进行仿真,通过仿真结果对 TTE 网络的同步性能进行分析。

4.1 仿真环境设置

仿真场景设置为如图1所示的 TTE 网络,在该网络中配置有3个 SM、1个 CM 和1个 SC;传输速率设置为 100 Mb/s;数据传输延迟、时钟漂移率和时钟精度设置为微秒级。其中,设备的时钟采用3.1节所述的时钟模型,将 SM1、SM2 的时钟漂移率 d_1 和 d_2 分别设为 0.001 和 -0.001。

4.2 仿真实验与结果分析

1) 同步仿真结果分析

利用本文所述的仿真模型,分析了集成周期长度对建立同步时间(冷启动完成所需时间)、维持同步时间(每个集成周期开始维持同步所需时间)、设备间时钟偏差以及同步带宽占用比的影响,如表1所示。

表1 同步仿真结果

Table 1 Synchronization simulation results

情况	集成周期长度 $R/\mu\text{s}$	时钟同步精度 $\rho/\mu\text{s}$	建立同步时间 $t_1/\mu\text{s}$	维持同步时间 $t_2/\mu\text{s}$	设备间时钟偏差 $\Delta_e/\mu\text{s}$	同步带宽占用比 $\lambda = \frac{t_2}{R}/\%$
1	1000	5	2708	149	2	14.9
2	1500	5	3708	149	3	9.9
3	2000	5	4708	149	4	7.7
4	10000	5	未能进入稳定同步操作状态			
5	10000	50	21249	284	20	2.84
6	20000	50	41249	284	40	1.42
7	100000	50	未能进入稳定同步操作状态			

物理链路及网络配置参数不变的情况下,只改变集成周期长度 R ,运行仿真程序获得不同情况下的建立同步时间 t_1 、维持同步时间 t_2 以及系统进入稳定同步状态后设备间时钟偏差 Δ_e ,利用 t_2 与 R 的比值可以计算获得同步带宽占用比 λ 。

在仿真所配置参数条件下,建立同步时间 $t_1 = t_l + t_{\text{ba}}$,其中,设备启动后进行侦听的时间 t_l 与 R 具有倍数关系,容错握手过程如1.2节中图3所示,所需的容错握手时间 t_{ba} 与集成周期长度 R 无关。

分析表1中情况1~3和情况5~6可知,当 R 变长时,建立同步时间 t_1 也会对应变长;由于网络配置参数并未改变,维持同步时间 t_2 并不会随着集成周期的变化而变化;此外,设备间的时钟偏差会变大;同步带宽占用比会随之下降。因此,增加集成周期长度能够有效降低同步带宽占用比,但是也会带来更大的时钟偏差,对时钟同步的性能造成影响,同时,还会导致建立同步时间的增加。

下面将集成周期长度对 t_1 和 t_2 所造成的影响进行综合考虑。当所设置的集群周期中包含 k 个集成周期时,自设备启动起的总的同步带宽占用比 $\lambda_{\text{total}} = \frac{(2R + t_{\text{ba}}) + k \times t_2}{(2R + t_{\text{ba}}) + k \times R}$ 。

在表 1 的参数配置下,选取与情况 1~3 一致的时钟精度,可分析总的同步带宽占用比

$$\lambda_{total} = \frac{(2R+708)+k \times 149}{(2R+708)+k \times R} = \frac{2}{k+2} + \frac{149 \times k^2 + 1006 \times k}{708 \times (k+2) + (k+2)^2 \times R}$$

因为 $k > 0$, 所以 λ_{total} 与 R 成单调递减的关系, 当 R 增大时, λ_{total} 会随之减小。因此, 对于总的同步带宽占用比而言, 集成周期长度 R 越小越好。但是 R 减小时, 稳定后每个集成周期的同步带宽占用比会增大, 不能有效地分配 TT 流量, 因此, 在设置集成周期长度时, 应将所需传输的 TT 流量的周期与总的同步带宽占用比进行综合考虑。

情况 4 和 7 是参数设置的极端情况, 不符合 3.2 节中分析的能够实现同步的初始配置的一般情况 (不等式(2))。因此, 设备未能进入稳定同步操作状态。

综上, 在设置集成周期长度时, 应综合考虑其对建立、维持同步时间、同步带宽占用比和稳定后的设备间时钟偏差的影响, 依据所期望达到的具体需求进行具体分析。

2) 时钟同步精度及收敛性分析。

当将集成周期长度设置为 1 ms, 时钟精度设置为 5 μ s, 采用 4.1 节中的仿真环境设置时, 利用仿真程序对设备时钟在 $t \in [0 \text{ ms}, 8 \text{ ms}]$ 的范围内进行仿真, 仿真的本地时钟与标准时钟的结果如图 7 所示。

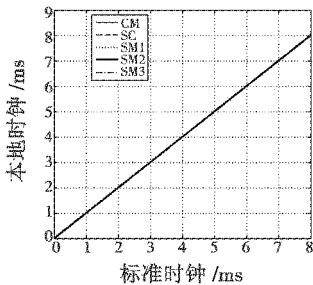
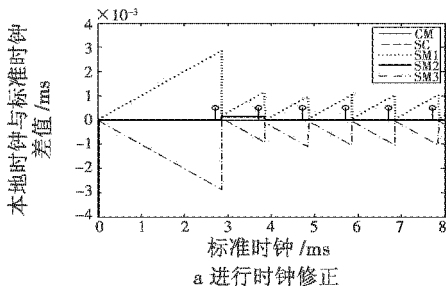


图 7 本地时钟示意图

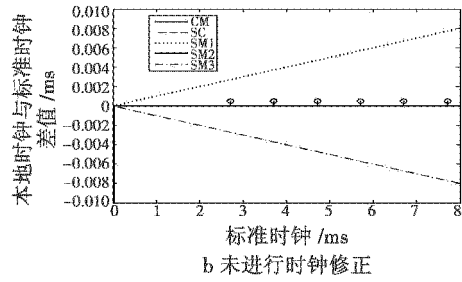
Fig. 7 Local clock diagram

由于时钟漂移相对于每个集成周期的长度为 10^{-3} 量级, 图 7 中修正部分表现得不是很明显, 但是从中可以观察到, 设备的本地时钟整体上是收敛于标准时钟的。

图 8 以本地时钟与标准时钟的偏差作为纵坐标轴, 对每个设备的时钟修正过程进行了进一步的说明。



a 进行时钟修正



b 未进行时钟修正

图 8 时钟偏差示意图

Fig. 8 Clock skew diagram

图 8 中的圆形标注的垂直于标准时钟轴的实线代表冷启动完成后每个集成周期的起点, 分别为 2.7087 ms, 3.7087 ms, 4.7087 ms, 5.7087 ms, 6.7087 ms 和 7.7087 ms (每个集成周期长度为 1 ms)。

在图 8a 中, 由 0 到第 1 个集成周期起点 2.7087 ms, 为系统的冷启动过程, 由于过程中未进行时钟修正, 设备间的时钟偏差达到最大值, 此后, 自每个集成周期开始的一段时间, 设备均进行时钟修正过程。在第 1 个集成周期中, 由于系统中的设备还未完全进入稳定状态, 因此, 在时钟修正结束时刻点, 仍然会存在 0.1 μ s 量级的偏差 (在时钟精度的范围内)。时钟修正结束后, 由于设备本身的属性, 仍然存在时钟漂移, 因此, 在到达下一集成周期时, 时钟偏差又会变大, 达到 2 μ s 左右, 需要进行新一轮的时钟同步。在后续的集成周期中, 设备趋于同步稳态, 设备之间的时钟偏差会一致保持在 2 μ s 范围内, 小于所设置的时钟精度值 (5 μ s), 能够达到微秒级的时钟同步。

如果设备之间没有建立时钟同步, 则如图 8b 所示, 设备之间的时钟偏差将会随时间的流逝而越来越大, 在经历 8 ms 的时间后, 就可能达到 16 μ s 的偏差, 远大于时钟精度值 (5 μ s), 可能导致不同设备的 TT 流量在发送的过程中发生冲突, 从而严重影响网络的确定性和实时性。

5 结束语

本文依据 TTE 协议, 并结合对 TTE 网络时钟同步过程的理论分析, 完成了对其系统启动和重启以及建立和维持时钟同步过程的完整的建模仿真。通过仿真, 对 1~100 ms 内的不同集成周期长度对时钟同步性能的影响进行了定量分析, 并呈现了在 1 ms 的集成周期长度下应用 TTE 时钟同步机制对时钟同步精度和收敛性的影响, 证明了 TTE 时钟同步机制能够保证设备间的时钟偏差在所设定的 5 μ s 的时钟精度范围内, 为后续有关 TTE 网络时钟同步的深入研究奠定了基础。

参 考 文 献

- [1] SAE AS6802. Time-triggered ethernet [S]. SAE Aerospace Standard, 2011.
- [2] ARINC 664P7. ARINC 664 aircraft data networks, part 7: Avionics Full Duplex switched ethernet (AFDX) network [S]. ARINC Specification 664 Part 7, AEEC, 2005.
- [3] 桂本炬,刘锦华. IEEE1588 高精度同步算法的研究和实现[J]. 电光与控制, 2006, 13(5): 90-94.
GUI B X, LIU J H. Realization of IEEE1588 high-precision synchronous algorithm [J]. Electronics Optics & Control, 2006, 13(5): 90-94.
- [4] 易娟,熊华钢,何锋,等. TTE 网络流量转换策略及其延时性能保障调度算法研究[J]. 航空学报, 2014(4): 1071-1078.
YI J, XIONG H G, HE F, et al. Research on traffic classes transformation strategy and real-time guarantee scheduling algorithm in TT Ethernet [J]. Acta Aeronautica et Astronautica Sinica, 2014(4): 1071-1078.
- [5] STEINER W, DUTERTRE B. Automated formal verification of the TT Ethernet synchronization quality [C]//NASA Formal Methods, Third International Symposium, 2011: 375-390.
- [6] DUTERTRE B, EASWARAN A, HALL B, et al. Model-based analysis of timed-triggered ethernet [C]//Digital Avionics Systems Conference (DASC), IEEE/AIAA 31st, 2012, 9D2-1-9D2-11. doi:10.1109/DASC.2012.6382445.
- [7] ABUTEIR M, OBERMAISSER R. Simulation environment for time-triggered ethernet [C]//The 11th IEEE International Conference on Industrial Informatics (INDIN), 2013: 642-648.
- [8] 黄臻,张勇涛,熊华钢. 基于离散事件方法的 AFDX 建模与仿真[J]. 北京航空航天大学学报, 2011, 37(10): 1326-1332.
HUANG Z, ZHANG Y T, XIONG H G. AFDX modeling and simulation based on discrete event method [J]. Journal of Beijing University of Aeronautics and Astronautics, 2011, 37(10): 1326-1332.
- [9] STEINHAMMER K, GRILLINGER P, ADEMAJ A, et al. A Time-Triggered Ethernet (TTE) switch [C]//Proceedings of the Conference on Design, Automation and Test in Europe, Proceedings European Design and Automation Association, 2006: 794-798.
- [10] 刘晚春,李峭,何锋,等. 时间触发以太网同步及调度机制的研究[J]. 航空计算技术, 2011, 41(4): 122-127.
LIU W C, LI Q, HE F, et al. Research on time-triggered-ethernet synchronization and scheduling mechanism [J]. Aeronautical Computing Technique, 2011, 41(4): 122-127.
-
- (上接第 39 页)
- [2] 杨福平,白振兴. BP 神经网络与 D-S 证据理论的目标识别[J]. 火力与指挥控制, 2006, 31(10): 89-90.
YANG F P, BAI Z X. Target recognition method based on combination of BP neural networks with D-S evidence theory [J]. Fire Control and Command Control, 2006, 31(10): 89-90.
- [3] 施彦,韩力群,廉小亲. 神经网络设计方法与实例分析 [M]. 北京:北京邮电大学出版社, 2009.
SHI Y, HAN L Q, LIAN X Q. The design method of neural networks and example analysis [M]. Beijing: Beijing University of Posts and Telecommunications Press, 2009.
- [4] 杨万海. 多传感器数据融合及其应用 [M]. 西安:西安电子科技大学出版社, 2004.
YANG W H. Multisensor data fusion and its applications [M]. Xi'an: Xidian University Press, 2004.
- [5] 杨风暴,王肖霞. D-S 证据理论的冲突证据合成方法 [M]. 北京:国防工业出版社, 2010.
YANG F B, WANG X X. Conflict evidence combination method in D-S evidence theory [M]. Beijing: National Defense Industry Press, 2010.
- [6] 陈毓欣. 基于数据融合的机载多传感器数据融合目标威胁评估 [D]. 上海:上海交通大学, 2013.
CHEN Y X. The airborne multi-sensor target threat assessment based on data fusion [D]. Shanghai: Shanghai Jiao Tong University, 2013.
- [7] MURPHY C K. Combining belief functions when evidence conflicts [J]. Decision Support System, 2000, 29(1): 1-9.
- [8] 李丽荣,沈春林,王从庆. 基于 BP 神经网络的空中目标识别方法 [J]. 火力与指挥控制, 2012, 37(12): 132-135, 139.
LI L R, SHEN C L, WANG C Q. Recognition method of aerial target based on BP neural network [J]. Fire Control and Command Control, 2012, 37(12): 132-135, 139.
- [9] 薛晶,景占荣. 基于 D-S 算法的雷达目标识别方法研究 [J]. 计算机测量与控制, 2007, 15(2): 212-213.
XUE J, JING Z R. Algorithm of recognition for radar target based on D-S evidence theory [J]. Computer Measurement & Control, 2007, 15(2): 212-213.
- [10] 王栋. 基于数据融合的机载多传感器目标识别 [D]. 上海:上海交通大学, 2010.
WANG D. The airborne multi-sensor target recognition based on data fusion [D]. Shanghai: Shanghai Jiao Tong University, 2010.