

# ARINC429 总线的故障注入测试方法

聂磊<sup>1</sup>, 冯金富<sup>1</sup>, 刘安<sup>1</sup>, 李永利<sup>2</sup>, 王征<sup>3</sup>

(1. 空军工程大学航空航天工程学院, 西安 710038; 2. 武警工程大学, 西安 710038;  
3. 空军装备研究院航空所, 北京 100085)

**摘要:** 传统的 ARINC429 总线测试仅针对输入的激励测试输出的响应, 无法有效涵盖更多在异常状态下的测试环境。为扩大测试的覆盖性与主动性, 采用故障注入的方法, 分别对 ARINC429 总线物理层、电气层和协议层中典型的故障模式及注入实现方法进行了研究, 实验结果验证了故障注入测试方法的有效性。

**关键词:** ARINC429 总线; 故障注入; 物理层; 电气层; 协议层

**中图分类号:** V271.4      **文献标志码:** A      **文章编号:** 1671-637X(2014)10-0085-04

## Design of Fault Injection on ARINC429 Bus

NIE Lei<sup>1</sup>, FENG Jin-fu<sup>1</sup>, LIU An<sup>1</sup>, LI Yong-li<sup>2</sup>, WANG Zheng<sup>3</sup>

(1. Aeronautics and Astronautics Engineering College, Air Force Engineering University, Xi'an 710038, China; 2. Armed Police Engineering University, Xi'an 710038, China; 3. Air Force Equipment Institute of Aviation, Beijing 100085, China)

**Abstract:** The traditional test to ARINC429 bus only inspects the response of output to the stimulation of input, and is unable to cover all kinds of abnormal test environments. In order to expand the test coverage and initiative, we adopted the method of fault injection for studying the typical fault modes and implementation methods of fault injection in cases of physical layer, electrical layer and protocol layer separately. The results of experiment verify the effectiveness of the fault injection method.

**Key words:** ARINC429 bus; fault injection; physical layer; electrical layer; protocol layer

### 0 引言

ARINC429 总线是一种技术较成熟的航空总线标准, 其结构简单、性能稳定、抗干扰性强, 在民航及俄制军用飞机上有广泛的应用, 很多机载电子设备, 如大气数据计算机、火控计算机、惯性导航系统等也都采用 ARINC429 总线标准, 因此 ARINC429 总线故障注入测试方法研究工作具有重要意义<sup>[1]</sup>。

传统的总线测试有两种途径: 1) 通过各子设备的测试接口及加装部分传感器的方法, 从底层直接获取数据对系统进行测试诊断; 2) 在系统中接入耦合器, 直接从总线上读取各子系统的数据。传统途径无法有效地对总线进行逆向测试, 一旦在实际运行中出现异常激励, 总线的响应及传输能力将无法预料。因此, 有必要对总线故障注入测试方法进行研究, 本文在提升测试覆盖性的同时, 提出并验证了一个支持多层次多故

障类型的总线故障注入系统框架; 其他总线故障注入测试方法的研究也可以基于此框架进行。

### 1 故障注入原理

故障注入是指按照事先设计的故障模型, 人为地在备检系统中引入故障的方法, 促使系统出现错误和失效, 通过观察比较系统在出现故障之后的状态反应对系统的可靠性进行评价。故障注入实验不仅能够获得解析模型所需要的覆盖率和数据参数, 还能够独立应用于对容错系统的可靠性测评, 获得可靠性度量的指标<sup>[2]</sup>。注入系统结构如图 1 所示<sup>[3]</sup>。

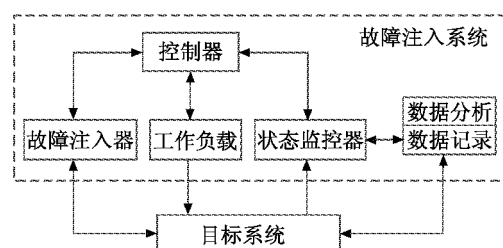


图 1 故障注入系统结构图

Fig. 1 Structure of fault injection system

收稿日期: 2013-12-22

修回日期: 2014-02-20

作者简介: 聂磊(1990—), 男, 湖南益阳人, 硕士生, 研究方向为航空武器系统总体仿真与设计。

### 2 故障注入模式及实现方式

根据 ARINC429 总线有关的理论和经验,结合故障注入原理,预计总线测试中将发生的故障和难点,分析各类故障模式,将 ARINC429 总线故障模式分为物理层、电气层和协议层<sup>[4]</sup>。

鉴于系统总线长度长、挂载设备多,面临的环境也比较复杂,物理层故障模式包括断路控制、短路控制、信号串扰、噪声信号、串行以及并行阻抗控制等;电气层故障模式包括输出幅度调节、占空比调节、信号延迟调节、上升下降沿调节及斜率调节、毛刺模拟等;协议层故障模式包括命令字、数据字、状态字奇偶校验、编码错误以及数据替换等。

为快速、灵活地对 ARINC429 总线实现故障注入,尽量不造成对总线的物理伤害,提高注入的安全性,优先采用嵌入式故障注入方法。系统采用基于 Cortex-M3 内核的 ARM 处理器 STM32F205,通过以太网和工控机进行通信。主机通过 Windows 操作系统控制处理器,从而实现故障注入和数据采集,如图 2 所示<sup>[5]</sup>。

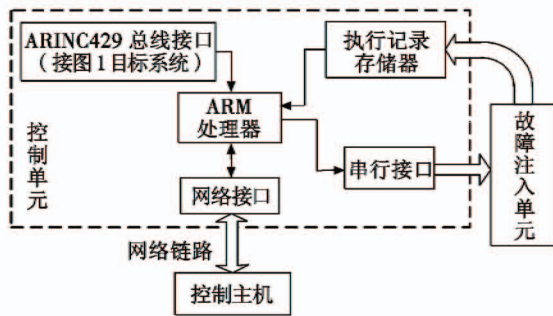


图2 故障注入控制单元  
Fig. 2 Fault injection control unit

#### 2.1 物理层故障注入

故障类型选择电路如图 3 所示,来自通道选择模块的两路信号(以 A、B 通道为例),双刀继电器 A 闭合,在两通道间串接电阻;继电器 B、C 闭合,在两通道间并联电阻;继电器 D 闭合,注入断路故障;继电器 E、F 闭合,注入两通道短路故障;单刀继电器 G、H 闭合,输出通道输出高(低)电平模拟固高、固低故障。

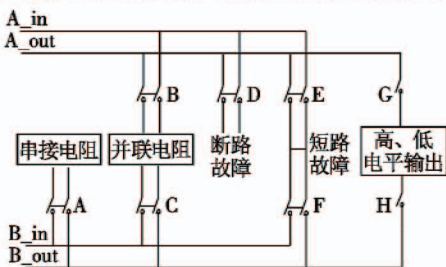


图3 物理层故障模拟电路  
Fig. 3 Analog circuit of physical layer

#### 2.2 电气层故障模式注入

电气层故障注入通过总线信号发生器实现,由高速 DAC 芯片、SRAM、运算放大器组成,如图 4 所示<sup>[6]</sup>。

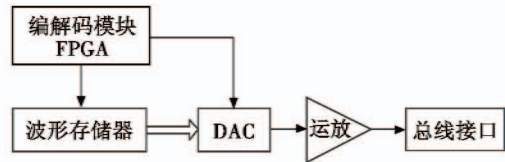


图4 总线信号发生器  
Fig. 4 Bus signal generator

电气层中的输出电压幅度调节可以通过 DAC 和运算放大器实现,输出信号占空比可以通过 FPGA 控制 DAC 来实现,输出信号的延迟可以通过采样数据进行缓存来实现。在电气层故障注入命令配置过程中,主控制器根据配置的电平值、边沿时间、占空比生成分别对应 0、1 编码的波形数字化样本,存储在波形存储器中,然后经过运算放大器按比例放大得到所需的总线信号。总线信号发生器硬件电路主要由 D/A 转换电路(见图 5)、信号放大电路(见图 6)及驱动放大电路构成。

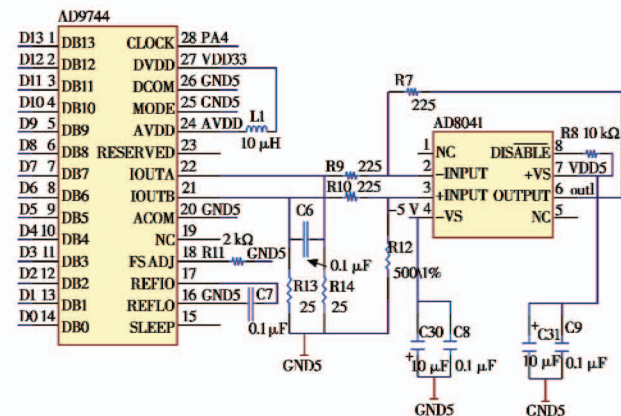


图5 D/A 转换电路  
Fig. 5 D/A conversion circuit

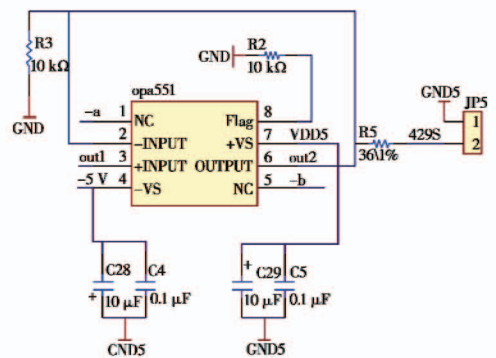


图6 信号放大电路  
Fig. 6 Signal amplifying circuit

#### 2.3 协议层故障注入

协议层故障注入的实现基于 ARINC429 总线协议,



通过判断 ADC 采样数据的持续时间和大小来实现。依据标志码、源/目标标识符、数据区、符号状态矩阵及奇偶校验位的不同占位特征,判断出传输信息的类型,从而实现 ARINC429 总线上传输数据的解析。对解析出的数据进行故障注入,经 DAC 产生注入故障后波形。

### 3 实验验证

通过故障类型及注入方法的研究,设计了故障注入标准结构图,如图 7 所示,当注入某一层故障时其余单元不工作,信号跨过其他单元直接进入所对应层次的故障注入单元<sup>[7]</sup>。

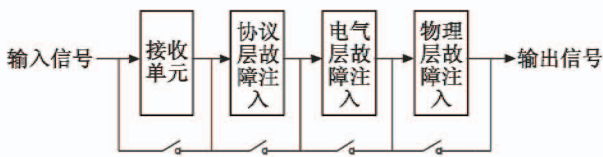


图 7 故障注入器结构示意图

Fig. 7 Fault injector structure

搭建了故障注入测试平台,执行相应的故障注入,用示波器测量注入器的输出端,可得到注入后信息;不加故障时,检测正常波形,如图 8 所示<sup>[8]</sup>。

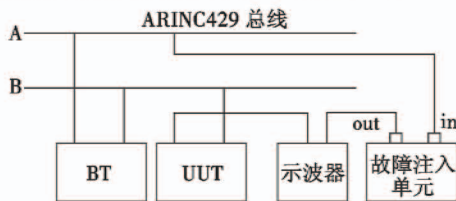


图 8 验证平台示意图

Fig. 8 Verification platform

#### 3.1 物理层故障注入验证举例

以并联阻抗为例进行注入。在物理层故障注入模式中选择正信号与 GND 并联电阻,负信号线不注入故障进行对比,阻值设置为 90 Ω,故障注入时间设置为 10 s。启动故障注入后,正信号线与 GND 间并联 90 Ω 电阻,可以观察到信号峰峰值减小到 3 V 左右,与未接入并联阻抗的负信号相比,信号峰峰值由 10 V 减小到 3 V,正信号通道波形质量变差,实现了物理层故障的注入,如图 9 所示。

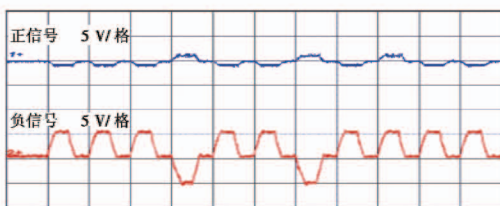


图 9 并行阻抗故障

Fig. 9 Parallel impedance fault

#### 3.2 电气层故障注入验证举例

以占空比调节、边沿斜率调节为例进行注入。设置占空比为 30%,故障注入开始后,使用示波器观察输出的信号波形,如图 10 所示。

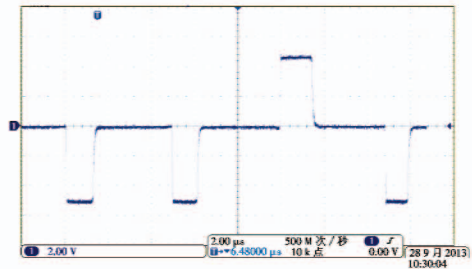


图 10 占空比调节故障

Fig. 10 Duty ratio adjusting fault

设置边沿斜率 125 mV/25 ns,故障注入开始后,使用示波器观察输出的信号波形计算可知,总线信号从 0 V 跃变至 5 V,约占用时间 1 μs,从图 11 中可以看出信号边沿符合要求。

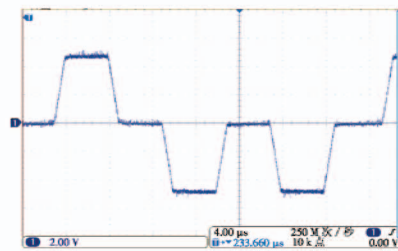


图 11 边沿斜率故障

Fig. 11 Edge of slope fault

#### 3.3 协议层故障注入验证举例

协议层故障注入以数据替换功能为例进行验证,首先在正常状态下发送两次目标俯仰角为 5°的数据字,消息内容见图 12。将其设置为定位消息字,启动故障注入后,故障注入器自动查找定位消息字,将数据位替换为 0x620,如图 13 所示。



图 12 发送数据



图 13 数据替换设置

Fig. 12 Sending data Fig. 13 Replacement data setting

实验结束后由回放消息可以看出,故障注入器对数据字进行了替换,将数据位 0x4C0 替换为 0x620,接收端显示原始数据目标俯仰角 5°替换为 7°,如图 14 所示,实现了协议层数据替换。





图 14 UUT 接收数据内容  
Fig. 14 Data received by UUT

## 4 结论

本文研究的 ARINC429 总线故障注入测试方法克服了传统总线测试覆盖性不全的缺陷,提升了测试的主动性。通过对故障注入原理、总线故障模式及故障实现方法的论述,实现了 ARINC429 总线典型故障的模拟,构建了故障注入单元、控制单元以及总线信号发生器的基本框架,通过实验验证了故障注入测试方法的有效性,达到了预期设定的目标。

基于本文提出的故障注入测试方法,可以实现大部分电气层、物理层、协议层的故障模拟,对于其他总线故障注入测试方法的研究有重要的参考价值。

### 参考文献

- [1] 冯金富,孙杰,胡俊华,等. 悬挂物管理系统[M]. 北京:国防工业出版社,2009:123-124.  
FENG J F, SUN J, HU J H, et al. Stores management system [M]. Beijing: National Defense Industry Press, 2009:123-124.
- [2] 李志宇,黄考利,连光耀. 基于半实物仿真的故障注入系统设计[J]. 计算机测量与控制,2013,21(3):570-571.

(上接第 79 页)

准设计,满足综合化嵌入式系统多任务实时处理的应用需求,作为一款通用的商用货架产品,可广泛应用于军事、通信、航空航天等嵌入式领域。

### 参考文献

- [1] MARTINEZ D R, BOND R A, VAI M M. High performance embedded computing handbook: A systems perspective [M]. Lexington: CRC Press, 2009.
- [2] FULLER S, GATHERER A, HILL C, et al. RapidIO: The embedded system interconnect [M]. Chichester: John Wiley & Sons Ltd, 2009.

LI Z Y, HUANG K L, LIAN G Y. Fault injection system based on HILS [J]. Computer Measurement and Control, 2013, 21(3):570-571.

- [3] 陈令仪. 故障注入技术在 CTCS-3 级列控系统仿真测试平台中的应用研究[D]. 北京:北京交通大学,2011.  
CHEN L Y. Research on fault injection technology in the CTCS-3 train control system simulation and testing platform [D]. Beijing: Beijing Jiaotong University, 2011.
- [4] 涂志均. 模拟电路故障仿真与诊断平台研制[D]. 哈尔滨:哈尔滨工业大学,2011.  
TU Z J. Development of fault simulation and diagnosis platform for analog circuit [D]. Harbin: Harbin Institute of Technology, 2011.
- [5] 刘梦玥. VME 总线故障注入设备控制单元的设计与实现[D]. 北京:北京航空航天大学,2010.  
LIU M Y. VME bus fault injection equipment design and realization of the control unit [D]. Beijing: Beijing University of Aeronautics and Astronautics, 2010.
- [6] 刘晓剑. ARINC429 总线数据收发装置研究[D]. 西安:西北工业大学,2004.  
LIU X J. The research of ARINC429 bus data transceiver [D]. Xi'an: Northwestern Polytechnical University, 2004.
- [7] 孙峻朝,王建莹,杨孝宗. 故障注入方法与工具的研究现状[J]. 宇航学报,2001(1):99-104.  
SUN J C, WANG J Y, YANG X Z. The current research status of fault injection methods and tools [J]. Journal of Aerospace, 2001(1):99-104.
- [8] 徐萍,康锐. 测试性试验验证中的故障注入系统框架研究[J]. 测控技术,2004,23(8):12-14.  
XU P, KANG R. Fault injection system framework of testability experimental validation study [J]. Measurement and Control Technology, 2004, 23(8):12-14.

- [3] BUDRUK R, ANDERSON D, SHANLEY T. PCI Express System Architecture [M]. New York: Addison-Wesley Educational Publishers Inc, 2010.
- [4] VME bus International Trade Association. ANSI/VITA Standards[S/OL]. [2012-11-16]. <http://www.vita.com>, 2011.
- [5] VAIDEHI M, NAIR T R G. Multicore applications in real time systems [J]. Journal of Research & Industry, 2008, 1(1):30-35.
- [6] Freescale Semiconductor Inc. MPC8641D integrated host processor family reference manual [EB/OL]. (2011-12-05) [2012-12-10]. <http://www.freescale.com>.