·信号与信息处理.

小卫星平台图像处理系统的可重构实现

陈朝亮,贾子尧

(中国电子科技集团公司光电研究院,天津 300308)

摘 要:随着小卫星技术的发展,对卫星载荷的质量体积要求日益苛刻,而功能使命却日益复杂,提出了以系统重构技术为基础,针对高功能密度、高性能的小卫星图像处理系统。设计了一种体积小、质量轻、响应速度快、功耗低、可靠性高的图像处理系统可重构平台,实现了针对不同任务阶段不同种类图像处理的快速切换,并通过冗余设计保证了系统的稳定运行,满足空间环境工作需要。

关键词:FPGA;DSP;动态加载;EEPROM;多模冗余

中图分类号:TP391.41

文献标识码:A

文章编号:1673-1255(2016)-03-0042-04

Reconfigurable Implementation of Image Processing System for Small Satellite Platform

CHEN Chao-liang, JIA Zi-yao

(Academy of Opto-Electronics, China Electronics Technology Group Corporation (AOE CETC), Tianjin 300308, China)

Abstract: With the development of small satellite technology, the requirements for satellite payload weight and volume increase stringently, and the functional mission is getting more and more complex. A small satellite image processing system for high function density and performance based on system reconfiguration technology is proposed. An image processing system reconfigurable platform with small size, light weight, fast response speed, low power consumption and high reliability is designed to realize fast switching among different images at different mission stages. And system stable operation is ensured through redundant design to meet the requirements of space operation environment.

Key words: field programmable gate array (FPGA); digital signal processor (DSP); dynamic load; EEPROM; multi-mode redundant

目前小卫星日益受到国际航天界的重视,需要在不增加卫星硬件资源的前提下拓展新的功能使命,在图像处理领域,小卫星体积、质量、成本不断缩减,而在不同阶段针对不同应用的图像处理功能却不断丰富增加,重构技术为小卫星上精简电子系统的复用提供了新的思路[1-3]。为此,提出基于FP-GA+DSP图像处理系统的重构技术,构建了高性能的小卫星图像处理系统,实现了在同一硬件平台上,基于遥控指令条件下,彩色图像处理和黑白图处理功能的快速切换。

1 星载可重构系统组成

星载可重构系统(如图1)负责星载平台图像处理系统的可重构实现,由FPGA内部逻辑与DSP及存储器单元组成。可重构单元的核心包括FPGA内部模块再分配及冗余设计,DSP程序通过动态加载的方式与FPGA配合实现系统重构,以实现小卫星图像处理平台在不同阶段不同功能使命的快速切换,达到兼顾小系统处理能力和长期可靠性的目的。FPGA内部模块再分配及冗余设计采用IP核的

形式,根据控制命令及自动仲裁机制实现。DSP基于FPGA逻辑配合,动态加载EEPROM中不同存储空间的程序。

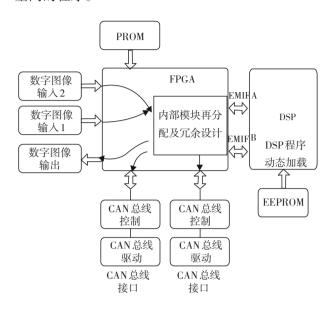


图1 星载可重构系统组成

2 DSP引导及复位设计

星载系统的电子器件容易发生单粒子翻转等错误[4-5],常常会使通讯数据解析错误,严重时会造成整个系统的崩溃[6]。因此系统选用不易发生单粒子翻转的EEPROM,此芯片为容量4 Mbits 的电可擦除只读存储器,其内部结构为4片1 Mbits 的存储颗粒并联而成。其内部结构如图2所示。

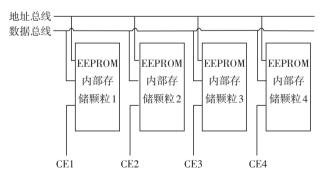


图 2 EEPROM 芯片内部结构图

本设计充分利用 EEPROM 的这个结构特点实现了 DSP 引导程序动态加载,在特殊要求时还可以实现程序的四重备份。程序加载电路框图如图 3 所示。

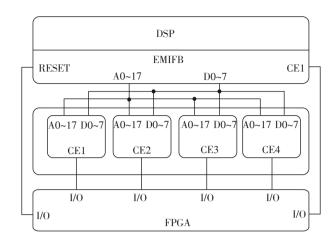


图3 DSP程序动态加载原理框图

在系统中DSP的复位信号及喂狗信号连接在FPGA的引脚上,FPGA内部包含3模冗余的喂狗监控模块,由FPGA的喂狗监控模块监控DSP的喂狗信号。系统上电后,FPGA首先引导,FPGA引导成功后,给DSP复位信号,DSP初次引导时FPGA将CE1连接到EEPROM的CE1上,从EEPROM中的第一片存储颗粒中读取引导程序,若引导不成功,FPGA收不到喂狗信号,则FPGA再次启动DSP引导过程,在需要DSP切换到其他功能状态时,可通过遥控指令启动FPGA内部再分配模块使FPGA给DSP发送复位信号,并将DSP的CE1信号连接到EEPROM的其他CE上。

3 DSP芯片选型

选用高性能定点 DSP 处理器,该芯片提供600 MHz 的主频,8 Mbits 的内部存储器,EMIF 总线可以达到133 M的访问速度。DSP芯片主要外围接口如图4所示。

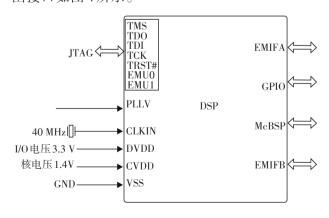


图4 DSP外围接口构成

4 DSP看门狗逻辑三模冗余设计(TMR)

TMR 认为是比较可靠的对付辐射效应的方法。TMR采用3个完全相同的模块,互为备份,以达到最佳的抗单粒子翻转效果。根据功能的重要程度及对单粒子的敏感度来综合考虑,设计时可以根据实际情况对关键部分使用部分三模冗余法^[7-8]。

三模冗余结构是由三个相同的工作模块与多数表决器组成,多数表决器的输出与三个输入的多数相一致,其表决原则是电路中有两个或两个以上的模块工作正常时,整体电路功能就正常,从而将单路模块故障消除。

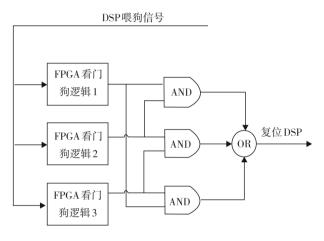


图 5 DSP 看门狗逻辑三模冗余设计

DSP看门狗逻辑在FPGA中实现,是DSP复位 重启及程序动态加载重构的关键组成部分,该部分 逻辑如果发生单粒子翻转等问题将严重影响图像 载荷的工作,因此在逻辑中采用三模冗余的结构。

上电后 FPGA 逻辑首先启动,启动成功后给DSP发送复位信号,DSP启动程序引导过程,DSP程序正常工作后,向 FPGA 看门狗逻辑发送喂狗信号。喂狗信号分为三路分别接到三模冗余结构的看门狗逻辑,进行喂狗操作,当某路看门狗逻辑发生逻辑错误,而其他两路正常时,多数表决器逻辑仍然判断喂狗信号有效,从而避免单粒子翻转引发误判断。当DSP发送的喂狗信号消失时,三个看门狗逻辑都会输出复位有效信号使 DSP复位。当需要 DSP部分程序动态加载时,只需控制 FPGA 的看门狗逻辑发送复位有效信号,同时根据任务需要加载 EEPROM 不同存储空间的程序,实现 DSP部分程序的重构。

5 FPGA可重构逻辑

FPGA 是用于可重构计算的主要可重构硬件,通过 FPGA 内部的配置端口可以对片内资源进行局部重构。可实现对彩色图像处理模式和黑白图像处理模式的快速切换,兼顾系统小型化和多功能化的目的。

图 6 为 FPGA 可重构逻辑框图。FPGA 可重构逻辑部分包括彩色图像处理逻辑、黑白图像处理逻辑,缓存切换控制逻辑、通信逻辑等部分组成。同时配合 DSP 可重构部分完成彩色图像处理和黑白图像处理模式的切换,切换时间不超过 15 ms。图像处理系统往往面临大分辨率图像处理时图像数据缓存空间匮乏的局面,小卫星有限的缓存作为系统的关键部分制约了图像处理系统的扩展,因此系统彩色图像处理逻辑、黑白图像处理逻辑通过缓存切换控制逻辑共享 FPGA 内部及外部存储空间,达到分时复用的目的。

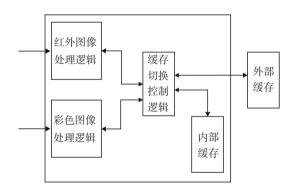


图 6 FPGA 可重构逻辑框图

6 系统可重构实现

系统重构架构通过 DSP程序动态加载部分及FPGA可重构逻辑部分配合实现,系统实现了黑白图像处理模式与彩色图像处理模式的转换,彩色图像处理模式与黑白图像处理模式共享内部存储空间及其他硬件资源实现资源共享。通讯逻辑接收遥控指令切换系统的工作模式,FPGA工作在黑白图像模式时,启动黑白图像处理逻辑并禁止彩色图像处理逻辑的操作,缓存切换控制逻辑切换缓存空间总线与黑白图像处理逻辑相连接,实现黑白图像处理逻辑对缓存空间的控制。同时 FPGA 控制看门物逻辑给 DSP 发送重启使能信号,并切换 EEPROM

的片选信号到所需加载程序存储空间部分,实现DSP程序的动态加载,并使系统工作在黑白图像处理模式。当控制系统工作在彩色图像处理模式时,FPGA接收遥控指令,将缓存空间总线与与彩色图像处理逻辑相连接,同时FPGA复位DSP并控制DSP加载彩色图像处理程序,完成黑白图像处理模式向彩色图像处理模式的转换。图7为系统可重构架构实现框图。

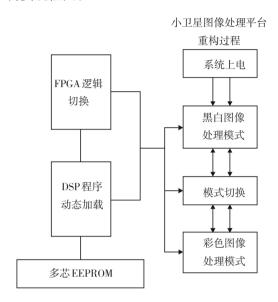


图7 系统可重构架构实现

7 系统测试与验证

本系统是为解决小卫星有限的处理资源而需要实现多种图像处理模式而设计的,基于小卫星图像处理平台进行了测试,模块软件工作正常。实现了黑白图像处理模式和彩色图像处理模式的快速切换,使电路面积缩小为原有处理电路的一半左右,如图8所示。

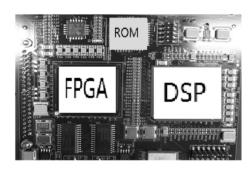


图 8 系统实现硬件电路

8 结 论

随着航空航天技术的不断进步,对集成电路设计提出了更高的要求。对小卫星平台图像处理系统进行了可重构设计,使系统在有限体积质量要求下实现不同功能使命的快速切换,并通过冗余设计保证了系统的稳定运行。此系统不仅可以实现不同图像处理功能使命的快速切换,还可以用于系统相同程序的多重备份,使星载平台具有更强的抗单粒子翻转特性。

参考文献

- [1] Forsberg H, Bjureus P, Soderquist I, et al. Next generation COTS-commercial IP blocks in avionics[C]//The 23rd Digital Avionics Systems Conference, Geneva, Switzerland, 2004:121-32.
- [2] 林来兴.小卫星技术的发展和应用前景[J]. 中国航天, 2006(11):43-47.
- [3] Shibayama N, Akaza Wa N, Koyama M, et al. Space verification of on-board-computer integrated with commercial IC[J]. Technical Review, 2005, 42 (5):1-5.
- [4] 孙慧,徐抒岩,孙守红,等.航天电子元器件抗辐照加固工艺[J]. 电子工艺技术,2013(1):48-50.
- [5] 周飞,李强,信太林,等.空间辐射环境引起在轨卫星故障分析与加固对策[J].航天器环境工程,2012(4):42-46.
- [6] 王忠明,吕敏,周辉.SRAM型FPGA的单粒子效应评估技术研究[D].北京:清华大学工程物理系,2011.
- [7] 陈州,倪明.三模冗余系统的可靠性与安全性分析[J]. 计算机工程,2012(14);245-247.
- [8] 桂江华,徐睿,卓琳.基于三模冗余架构的集成电路加固设计[J].中国电子科学研究院学报,2011.
- [9] 尚丽娜. FPGA 动态可重构研究[D]. 杭州:浙江大学, 2006.
- [10] 吴成和,卞春华,朱挺,等.基于数字图像处理的轨道板 裂纹缺陷检测[J]. 光电技术应用,2014,29(1):49-51.
- [11] 邓剑,陈峰,郭宝录. 基于区域特征合并的分水岭图像 分割[J]. 光电技术应用,2014,29(3):27-29.
- [12] 雷选华, 闫森, 马治国, 等. 基于 EMIF 接口的图像处理系统设计[J]. 光电技术应用, 2014, 29(3): 30-33.
- [13] 王培利,陈伟. 一种双路图像融合实时处理系统的设计[J]. 光电技术应用,2015,30(2):61-65.