

· 电路与控制 ·

基于FPGA的面阵CMOS图像传感器多模式采集系统

邹 坚, 王 超, 杨伟庆, 唐熙文, 何建龙

(华南师范大学 信息光电子科技学院, 广州 510006)

摘 要:设计了一种基于FPGA的CMOS传感器多模式采集系统,研究了普通模式、高速模式、TDI模式三种模式的开发及模式切换。在掌握CMOS面阵传感器的原理和特点的基础上,选用了合适的芯片及外围电路设计用于实现三种模式的CMOS面阵采集器。分析了三种模式下的CMOS面阵采集器的采集特点,采用以FPGA芯片为核心的硬件电路控制整个系统,用Verilog语言对FPGA芯片进行内部功能模块划分,包括模拟SCCB协议以完成对CMOS传感器内各寄存器的配置、开辟同步FIFO、RAM缓存等。最后对USB芯片固件及电脑驱动进行设计,并用VB与MATLAB混编的方式对图像数据进行处理并显示。

关键词: FPGA; COMS面阵传感器; 多模式采集

中图分类号: TP272

文献标识码: A

文章编号: 1673-1255(2015)-03-0049-05

FPGA Array CMOS Image Sensor Acquisition Multi-moded System

ZOU Jian, WANG Chao, YANG Wei-qing, TANG Xi-wen, HE Jian-long

(School for Information and Photoelectronic Science and Engineering, South China Normal University, Guangzhou 510006, China)

Abstract: A CMOS Image Sensor Acquisition Multi-Mode System development is designed based on a FPGA array. The development and mode-switching of three kinds of modes such as ordinary mode, speed mode and TDI mode are studied. Based on the principle and characteristics of CMOS array sensor, the design of chip and the external circuit are suitable for the realization of CMOS array acquisition of three modes selection. After analyzing characteristics of CMOS array acquisition under the three modes, the hardware circuit based on FPGA chip are used as the core control of the whole system, and the internal function modules of the FPGA chip are divided with the Verilog language, which including the simulation of the SCCB protocol to complete the register CMOS sensor configuration, open up the cache synchronization FIFO, RAM etc. The USB chip firmware and driver of computer are designed, the image data are processed and displayed with mixed VB and MATLAB.

Key words: FPGA; COMS array sensor; multi-mode acquisition

目前,视频采集技术正在朝着质量高清化、处理技术数字化、压缩方式智能化三个方面发展。随着图像采集技术的提高,采集帧频和分辨率的相应提高带来巨大的数据量,对数据的有效性要求也越来越高,单一化系统已无法满足需求。对此,一种多模式且可以进行模式切换的采集系统可以有效地减少数据的冗余性,而且可操作性更高,适用性更广,更符合时代发展的需求^[1-3]。文中提出了一种可行的多

模式的数据采集系统方案,结合了高速模式和TDI(time delayed and integration)模式,并在一块FPGA上实现模式切换。

1 整体系统设计

整体系统设计分为三个模块,分别为面阵CMOS图像传感器模块、图1为整体系统设计框图。FPGA核心模块、USB存设计及PC上位机处理^[4-5]。

收稿日期: 2015-04-27

作者简介: 邹坚(1994-),男,广东省肇庆人,本科,就读于华南师范大学信息光电子科技学院,目前主要研究FPGA及USB2.0开发。

面阵 CMOS 图像传感器模块实现三种采集模式:分别为正常采集模式,高速采集模式和 TDI 模式。正常采集模式:全帧输出达到最高分辨率和最好成像效果,用于拍摄静态图像。高速采集模式:以降低图像分辨率为代价来换取高帧频输出,达到高速捕捉的效果。TDI 模式:系统采用 TDI (time delayed and integration) 算法对采集的图像进行处理,提高传感器的灵敏度及成像质量,用于长时间跟踪动态目标的情况。

FPGA 核心模块是整个系统的控制核心,负责产生驱动 CMOS 图像传感器采集的驱动时序,同时作为数据传输的枢纽控制着 USB 模式的 USB 芯片。USB 缓存设计及 PC 上位机处理是图像数据的传输和处理模块,USB 模块实现图像数据传输,PC 上位机模块实现图像处理。

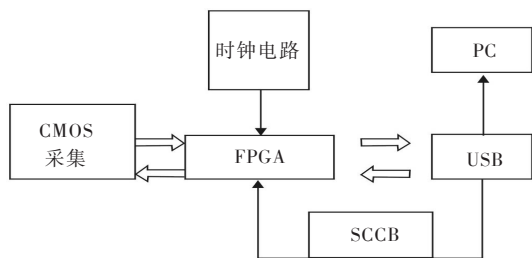


图1 整体系统设计

2 面阵 CMOS 图像传感器模块

采用了面阵 CMOS 图像传感器芯片 OV5620 进行研究。OV5620 芯片的图像阵列为 $2\ 592 \times 1\ 944$, 仅支持 RAW RGB 的图像视频数据,支持 D1MD (860×600), QVGA (320×240) 等图像分辨率,全分辨率工作时帧频为 7.5 fps, OV5620 允许用户根据需要自定义窗口的大小,在分辨率为 640×480 的情况下可以实现最大 120 帧频。系统的普通模式实现 7.5 帧频全像素输出,高速模式实现 120 帧频的最高帧频输出,TDI 模式实现动态追踪最合适的帧频及分辨率输出^[6]。

OV5620 的工作方式有两种:主模式和从模式。这里采用的是主模式,在该模式下 OV5620 作为主导设备,此时 XCLK 上的时钟输入经过内部分频后得到 PCLK 信号,当 OV5620 采集到图像后,在 PCLK 的下降沿到来时,系统将像素值输出至 FPGA。

该模块的设置过程为:在系统稳定工作之后,

通过 FPGA 模拟 SCCB 总线配置 OV5620 的寄存器,模拟 SCCB 总线的步骤分为读和写两部分,SCCB 总线在写寄存器时,先写设备地址,再写寄存器地址,最后写入寄存器的值,完成一个寄存器的配置,即 ID-Address + SUB-Address + W-Data 的流程。对于 SCCB 总线的写入时序而言,SCCB 总线的读取流程稍微复杂一点,步骤上需要写入两次设备 ID,既是 ID-Address + SUB-Address + ID-Address + R-Data。因为 OV5620 已经是高度集成的模块了,所以在硬件设计方面只要提供一些简单的滤波外设就可以了,而模式设置则是将对增益控制、曝光时间等的寄存器写入设置好的值就可以得到所需要的工作模式^[7]。图 2 为 CMOS 模块原理图。

3 FPGA 核心模块

采用的 FPGA 是 Altera 公司的 cycloneIV 系列芯片 EP4CE10E22C8N,该芯片资源丰富,有 10 000 个 LE,144 个 I/O,46 个嵌入式乘法器,25 K \times 16 位的存储器,2 个能级和具有动态配置功能的 PLL。

输入 24 MHz 基准时钟经过 FPGA 内部 PLL 模块产生 CMOS 传感器驱动时钟及内部各模块的计数时钟,系统上电后立即执行 FPGA 内部的延时程序 delay,其目的是使系统处于稳定状态,然后通过 SCCB 协议配置 CMOS 图像传感器的寄存器,使 CMOS sensor 处于对应的工作模式。

普通模式下数据量不大可直接把数据送入 USB 芯片的 FIFO 缓存,再通过 USB 端口连接到上位机即实现普通模式下的视频采集。

高速模式下,采集前跟普通模式一样做好初始化并配置好寄存器,然后采用开窗操作 (Windowing) 实现 640×480 分辨率,注意开窗操作要保证行信号与所开窗口的行列信号一致,在此分辨率下配合 OV5620 的增强视频模式可实现 120 帧频输出,根据 OV5620 提供了四种方式变换帧频,在 FPGA 中用 Verilog 语言配置高速模式的功能模块,并在 FPGA 中设置 FIFO 缓存模块与 USB 中缓存搭配采集信号。

TDI 模式下,因为采用的是对同一景物进行多次曝光然后进行延时累加,所以此时系统除了应具有在高速模式下的各个功能模块外,还需要在 FPGA 内部开辟出 m 个 RAM 及延时相加模块,RAM 的个数取决于所采用的 m 级 TDI 算法,实现 TDI 算法

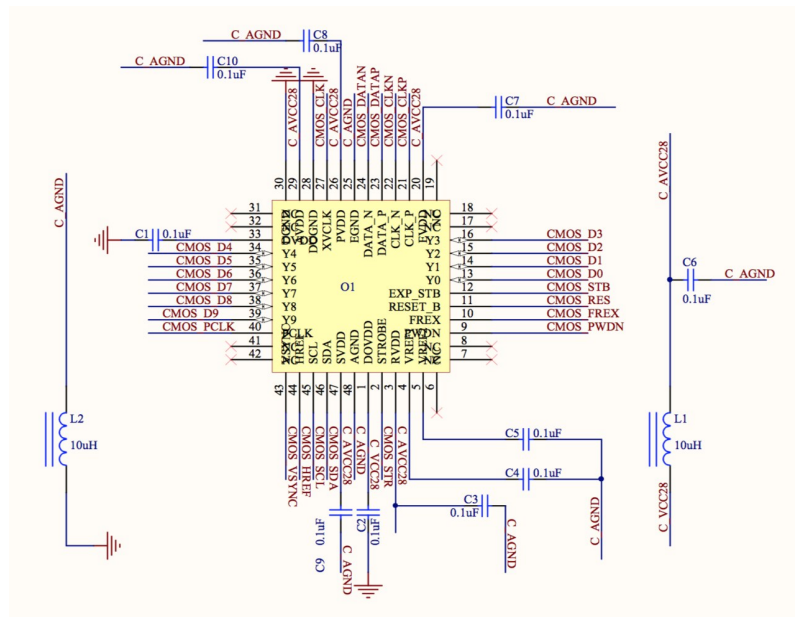


图2 COMS模块原理图设计

的关键是计算出 CMOS 行转移时间与帧频之间的关系,它们必须满足 $F < m / (r \times fp)$ (式中, F 为行转移时间; m 为积分级数; fp 为帧频; r 为输出图像的分辨率的列值)^[8-10]

模式切换是将各种模式下的参数分别注入到 CMOS 芯片的寄存器中,三种配置的信息均写入 FPGA 的外部 Flash EP4CE 中存储起来以用于上电自动载入 FPGA 中,在 FPGA 芯片中设置三个功能键按钮,通过按钮切换配置信息的注入达到模式切换。

4 USB 缓存设计及 PC 上位机处理

USB 芯片采用了 Cypress 公司的 68013 芯片, cypress 公司提供了 FxZ 系列 USB 芯片的 Firmware 库。Firmware 库提供了用户的一些常用资源,极大地简化了固件程序的开发。

固件的实现过程:首先系统上电后 USB 芯片通过执行函数 void TD_Init(void)进行 USB 芯片复用引脚 PA0、PD5 等的功能设置、配置 EP2 为 512 Bytes 的 4 缓冲 8 bit 输入模式等初始化操作。因为该系统采用的是 USB 的 Slave_fifo^[11]传输方式,故无需 FPGA 提供复杂的控制过程,而是简单的通过 FPGA 控制 USB 芯片相应端口的拉低和拉高来实现数据的传输。实现过程如下:首先因为 USB 芯片 68013A 的 PA0 中断触发引脚接收的是来自于图像传感器的帧同步信号输出脚 VSYNC 的信号,所以当一帧图像输

出后,USB 芯片会接收到该中断信号,而触发中断程序进行清空 FIFO 及关标志位的操作,然后待 USB 芯片完成清空 fifo 标志位的操作后,数据使能引脚 PD5 被拉高,此时 FPGA 把数据流写入 USB 的 slavefifo 中。68013A 芯片通过处理主机发送的厂商请求信号完成对主机的应答,当厂商请求为 START_CAPTURE 时设置帧标志位有效开始发送数据至上位机,若为 STOP_CAPTURE 则设置帧标志位无效,停止数据发送。

USB 驱动程序的开发,使用的是 Microsoft 公司提供的 Windows 驱动程序的开发工具 WDK 中的 Driverworks 模块,打开驱动框架生成向导 Driverwizard,按照向导提示,输入设备的驱动程序的名称、驱动的类型、设备 PID 的 ID、产品 ID、USB 设备的管道信息、inf 文件信息、驱动适用的总线、厂商 ID、设备端点信息,构建出驱动程序整体框架,并稍作修改生成设备驱动程序^[12]。

PC 上位机用 VB 语言搭建数据处理显示平台,设置接口对应到 USB 端口,接收 USB 缓存传送上来的数据。在 MATLAB 上写好数据处理算法并通过 MATLAB 与 C++ 的接口把 M 文件编译成可供 VB 语言调用的 .DLL 动态链接库文件,然后在 VB 平台上直接调用该 .DLL 文件即可实现混合编程。MATLAB 算法实现基本图像处理,如灰度数据、边缘检测等^[13-15]。

5 结果及分析

在 QuartusII 软件下,使用 Signal Tap 2 获取数据传输时序如图 4。

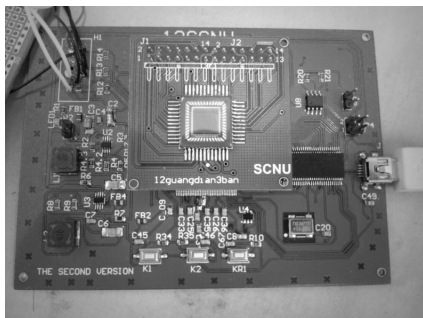


图 3 实物图

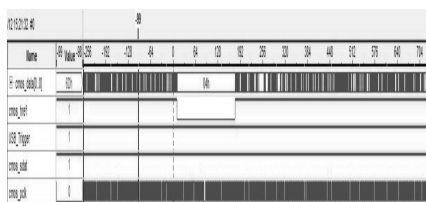


图 4 数据传输时序

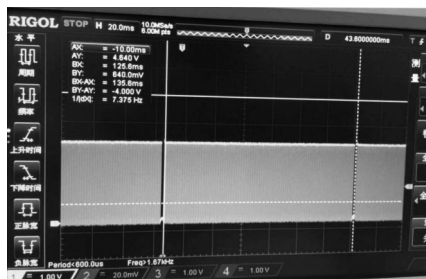


图 5 一帧中的行同步信号

由所读取的波形图可以知道,在每个行同步信号 CMOS_HREF 高电平期间 ov5620 采集的数据输出,与 OV5620 的数据手册给出的时序要求符合,再用示波器抓图,得到图 6 和图 7。

图 6、图 7 均是在全普通模式(2 592×1 944)下所得到波形。由图 6 可以知道,一帧图像波形时长为 135.6 ms 而行同步信号周期为 80 μs,由此可以计算出采集到的图像一共有 135.6×1 000/80=1 695 行。此模式下像素输出时钟 PCLK 为 48 MHz。又因为数据仅在行同步信号的高电平期间输出,所以在图 7 的采集的行同步信号的高电平时间-55 μs 内输出的像素个数为 55×48 =2 640 个。由上面的计算可以得出结论:实现了所需要的输出模式,其中计算值偏

小有一部分是因为有些数据的丢失,如图 5 显示的那样的数据长度不等。

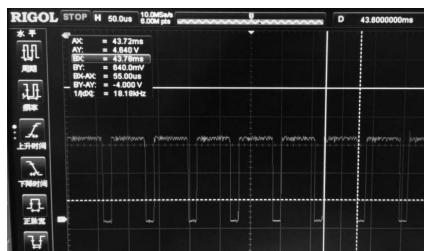


图 6 行同步信号高电平时间

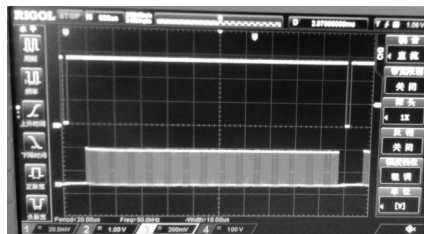


图 7 示波器捕捉行及帧同步信号关系

6 结论

提出了一种多模式集成系统的设计,并采用 FPGA 这种高性能研发芯片揉合制作出一个多模式系统。该系统增加了 CMOS 图像采集系统的工作模式的同时实现了模式切换。根据面阵 CMOS 传感器的工作原理及功能,初步实现系统中三种模式的图像数据采集,并通过实验检测分析了系统的输出时序,并把实际输出信号与理论信号进行对比,验证了这种观点的可行性。这种多模式的集成系统使 CMOS 图像采集器的功能得到更好的利用,而且减少了采集数据的冗余性。该系统设计对以后的智能化相机设计具有很好的参考和实际应用价值,具有广泛的应用前景。

参考文献

- [1] 陶明慧,张星祥,张宇,等. KAI_2093 型面阵 CCD 多模式驱动时序设计[J]. 液晶与显示,2011,26(1).
- [2] 刘美莹. FPGA 的大面阵 CMOS 相机系统的设计[J]. 红外与激光工程,2013(2).
- [3] 苏宛新.一种高帧频 CMOS 图像传感器系统设计[J]. 液晶与显示,2013(6).
- [4] 李国宁,张然峰,王文华,等.视频面阵 CCD 相机多模式成像技术[J]. 半导体光电,2012,33(16).

- [5] 辛光泽.高帧频CMOS相机数据存储与显示技术研究[D].西安:西安工业大学,2014.
- [6] 王蓉.基于FPGA的高帧频CMOS相机数据采集系统设计[D].西安:西安工业大学,2011.
- [7] 吴越,严济鸿,何子述.多模式高速数据采集系统设计与实现[J].仪表技术与传感器,2013(3).
- [8] 曲宏松,张叶,金光.基于数字域TDI算法改进面阵CMOS图像传感器功能[J].光学精密工程,2010,18(8).
- [9] 陶淑苹,金光,曲宏松,等.采用卷帘数字域TDI技术的CMOS成像系统设计[J].红外与激光工程,2012,41(9).
- [10] 李林,姚素英,徐江涛.TDI_CMOS图像传感器多次采样叠加调制传输函数模型研究[J].光学学报,2014(2).
- [11] 王海滨,刘宝华,解传军,等.模拟器中基于SlaveFIFO模式USB数传系统设计[J].2015,23(1).
- [12] 张君怡.USB数据传输技术研究及其应用[D].太原:中北大学,2010.
- [13] 李欢.数字图像处理系统上位机系统设计[D].大连:大连海事大学,2012.
- [14] 张聪慧,郑正奇.基于Matlab的USB数据采集卡上位机处理系统[J].电子设计工程,2011,19(22).
- [15] 隗燕琳,陈进明.基于VB与Matlab的混合编程方法[J].计算机与数字工程,2013(8).

(上接第24页)

$$R_{th} = \frac{(\lambda_2 - \lambda_1)/0.236}{40 \times V - P} \quad (3)$$

通过实验测得的热阻为0.46℃/W。

4 结 论

文中采用无氧铜作为微通道热沉材料,水作为冷却液,通过ANSYS软件模拟优化微通道的宽度、叶片的宽度、微通道的深度三个结构参数设计一无氧铜微通道热沉水冷散热装置,用以冷却大功率半导体激光器连续工作时温升,制作了微通道热沉载体样本应用到大功率半导体激光器阵列上,利用半导体激光器的波长会随温度变化特性,实验测得了连续工作中的大功率半导体激光器阵列热阻,基本达到了设计目的。

参考文献

- [1] 王立军,宁永强,秦莉,等.大功率半导体激光器研究进展[J].发光学报,2015,36(1):1-19.
- [2] 李江,李超,徐昊,等.高功率半导体巴条激光器的热特性分析[J].发光学报,2014,35(12):1474-1479.
- [3] 王文,高欣,周泽鹏,等.百瓦级多芯片半导体激光器稳态热分析[J].红外与激光工程,2014,43(5):1438-1443.
- [4] 张志军,刘云,付喜宏,等.百瓦级半导体激光器模块的风冷散热系统分析[J].发光学报,2012,33(2):187-191.
- [5] 张志军,刘云,付喜宏,等.激光二极管合束模块整体散热热阻分析[J].中国激光,2012,39(4):1239-1243.
- [6] 裘利平,郭伟玲,罗丹,等.大功率980nm InGaAs/InGaAsP/InGaP激光器热特性[J].中国激光,2009,36(6):1356-1359.
- [7] 姜晓光,赵英杰,吴志全.基于ANSYS半导体激光器热特性模拟与分析[J].长春理工大学学报(自然科学版),2010,33(1):41-43.
- [8] 乔彦彬,冯士维,马骁宇,等.GaAs基半导体激光器热特性[J].红外与激光工程,2011,40(11):2134-2137.
- [9] 江剑平.半导体激光器[M].北京:电子工业出版社,2001.
- [10] 曹志峰,唐裕霞,刘景和,等.微通道热冷却大功率半导体激光器[J].长春理工大学学报,2003,26(4):33-36.
- [11] 尧舜,丁鹏,刘江,等.高光数质量大功率半导体激光器阵列的微通道热沉[J].中国激光,2009,36(9):2286-2289.
- [12] 刘云,廖新胜,秦丽,等.大功率半导体激光器叠层无氧铜微通道热沉[J].发光学报,2005,26(1):109-114.
- [13] 杜伟华,杨宏伟,陈国鹰,等.808nm半导体激光器的腔面反射率设计[J].光电工程,2008,35(9):41-44.
- [14] 王媛媛,孙娜,常慧曾,等.复合型微通道热沉设计与制作技术研究[J].微纳电子技术,2012,49(10):688-692.
- [15] 刘刚,唐晓军,王超,等.高功率半导体激光器微通道热沉的方案设计[J].强激光与粒子束,2011,23(8):2057-2061.
- [16] 岳帅旗,刘志辉,徐洋,等.基于LTCC的微通道散热设计[J].电子元件与材料,2011,30(12):45-47.