

· 电路与控制 ·

## 基于FPGA实现的IRFPA探测器驱动电路的设计

刘万成, 唐树威

(光电信息控制和安全技术重点实验室, 河北 三河 065201)

**摘要:**介绍了IRFPA(infrared focal plane arrays)探测器驱动电路的系统组成及工作原理,设计采用单片FPGA芯片实现探测器控制及红外图像的预处理,减小了整个系统的设计尺寸,提高了设计的集成度。详细介绍了核心器件FPGA的算法实现,给出了关键模块的设计方法、流程。通过应用于640×512红外焦平面阵列探测器,验证了方法的可行性,成像效果清晰、对比度高,满足后期图像处理的要求。

**关键词:** FPGA; IRFPA; 驱动电路

中图分类号: TN702

文献标识码: A

文章编号: 1673-1255(2014)-01-0065-03

## Design of Drive Circuit of Infrared Focal Plane Array Detector Based on Field-programmable Gate Array

LIU Wan-cheng, TANG Shu-wei

(Key Laboratory of Electro-optical Information Control and Security Technology, Sanhe 065201, China)

**Abstract:** System composition and operation principles of the drive circuit of an infrared focal plane array (IRFPA) detector are introduced. Single field-programmable gate array (FPGA) chip is used to control the detector and pre-process infrared images so as to reduce the design size of the whole system and increase design integrated level. The algorithm implementation of FPGA is introduced in detail. The design method and process of key module are given. The feasibility of the method is verified with a detector of 640×512 IRFPA. The images are clear with high contrast and the image post processing requirements are met.

**Key words:** field-programmable gate array (FPGA); infrared focal plane array (IRFPA); drive circuit

红外探测技术的广泛应用,促进了各种基于红外探测器信号采集处理技术的快速发展。在目前的文献中,介绍可见光CCD信号处理电路以及红外图像非均匀性校正的较多,针对红外探测器结构和输出信号特点,详细研究红外探测器信号处理电路的文献较少,介绍红外探测器驱动电路的也多从总体设计角度分析<sup>[1-3]</sup>,而少有详细介绍其核心部分FPGA的算法实现。从IRFPA探测器驱动电路总体进行分析研究,给出设计思路、过程,重点介绍FPGA的实现过程。整板设计在高速FPGA的支撑下完全可以满足IRFPA探测器数据量大、实时性要求高的苛刻要求,在红外信号探测领域不失为一个很好的设计

方法。

### 1 系统组成及工作原理

设计主要包括:信号驱动电路、AD转换电路、FPGA、视频驱动电路,电源电路等几大部分组成<sup>[4-5]</sup>。系统工作过程为:CCD传感器的光敏元受光的激发将光信号转化为电信号,并在FPGA产生的控制驱动信号的作用下分4路依次输出所有数据信号;CCD输出信号经过运算放大器及差分放大器进行驱动进入A/D转换芯片,通过FPGA产生控制信号AD转换芯片将模拟信号转换成为14位数字信号。FPGA采集

所有探测器输出信号后,在芯片内实现探测器数据的整理,并完成图像的预处理工作,最终输出数字视频信号。整个系统还可通过串口422和外界进行通讯。系统组成工作原理框图如图1。

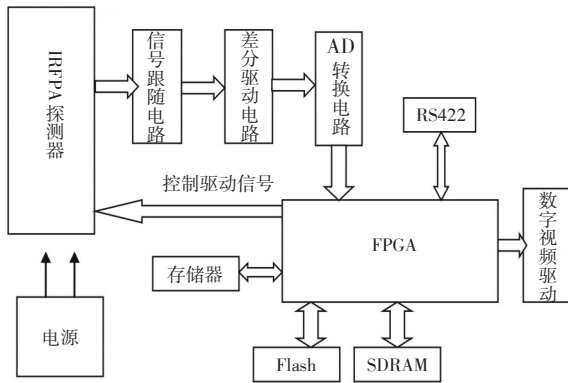


图1 系统组成原理框图

## 2 系统设计实现

### 2.1 驱动电路部分设计

探测器在主时钟MC及积分时间INT控制下,分为4路输出,每帧每路输出为 $640 \times 512 / 4 = 81\ 920$ 个MC周期,时序图见图2。

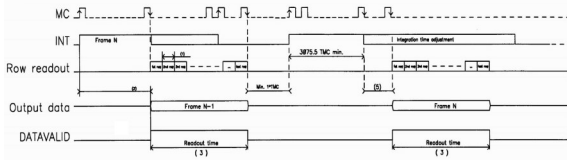


图2 探测器输出时序图

探测器输出4路位置关系如图3,其中R为行,C为列,表中每一行代表为一个MC时刻输出的4路信号。

OUT0	OUT1	OUT2	OUT3
* R1C1	* R1C2	* R1C3	* R1C4
R1C5	R1C6	R1C7	R1C8
R1C9	R1C10	R1C11	R1C12
...	...	...	...
...	...	...	...
R1C637	R1C638	R1C639	R1C640
R2C1	R2C2	R2C3	R2C4
R2C5	R2C6	R2C7	R2C8
...	...	...	...
...	...	...	...
R2C637	R2C638	R2C639	R2C640
R3C1	R3C2	R3C3	R3C4
R3C5	R3C6	R3C7	R3C8
...	...	...	...
...	...	...	...
R512C637	R512C638	R512C639	R512C640

图3 探测器输出对应关系图

### 2.2 FPGA的功能设计与实现

FPGA完成整个系统的中心控制、预处理、对外接口等功能<sup>[6]</sup>,见图4。

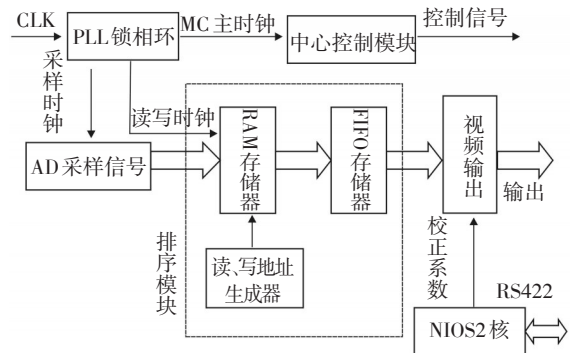


图4 FPGA功能模块设计框图

#### (1)中心控制模块

FPGA主要完成整个系统的逻辑控制,产生各种红外探测器所需信号如主控时钟MC、积分时间INT、以及探测器的配置信号如SIZE-A、SIZE-B、ITR等,AD采样控制信号CLK。

#### (2)信号缓存整理排序模块

由于探测器输出信号分4路按一定顺序依次输出,见图3,可以用4倍的MC时钟进行流水线方式排序整理以利于后面处理。设计中, $MC=1.25\text{ MHz}$ ,则4倍时钟 $CLK_{4x}=5\text{ MHz}$ ,当MC有效时,4路数据同时送达FPGA数据接口,在每个 $CLK_{4x}$ 时钟驱动下,依次分别读取4路数据,然后判断生成行列地址,最终按次序排列存储在SDRAM内。排序RAM地址生成如图5。

#### (3)非均匀校正

由于制作器件的半导体材料的不均匀性、掩模误差、缺陷、工艺等因素影响,使得探测器的输出会出现不均匀性而导致红外图像的不均匀性,严重影响了系统的成像质量,必须设法进行校正。尽管世界范围内对焦平面的非均匀性校正提出了多种方法,但目前简单实用且能够满足实时性要求的还是两点校正算法<sup>[7-8]</sup>。其基本原理如下:如果焦平面探测器各单元响应特性在所关注的温度范围内成线性变化,在时间上是稳定的,并且其随机噪声的影响较小,则非均匀性引入固定模式的乘性和加性噪声,通过调整其增益和偏移量可有效改善整个焦平面的非均匀性。本设计即采用两点校正算法,其偏移系数和增益系数通过FPGA自带的NIOS2核进行计算,可通过通用串口输入相应命令进行

高低温的两点校正。

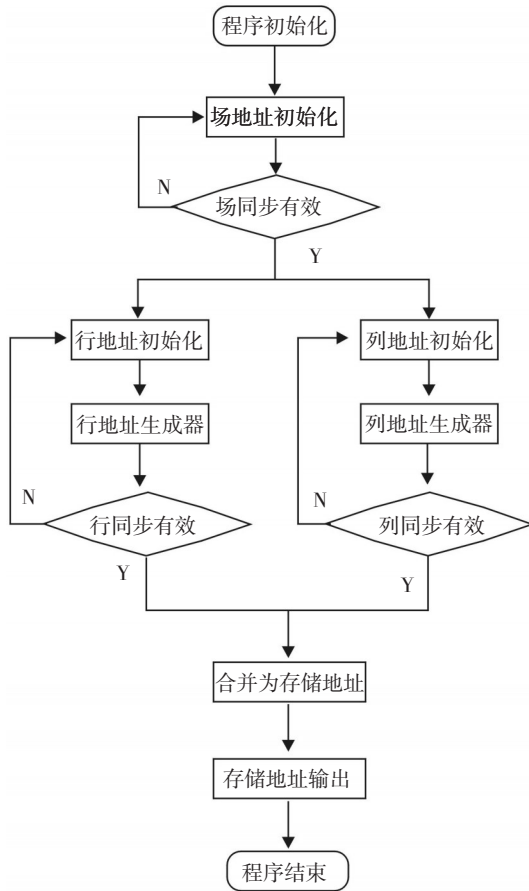


图5 排序RAM地址生成流程图

### 2.3 视频输出模块

设计采用640×512红外焦平面探测器进行成像。由于FPGA本身存储空间无法满足整幅640×512图像的存储要求,所以外扩SDRAM进行图像数据的存储,直接调用FPGA中NIO2的SDRAM控制器模块对其控制。设计中采用ADI公司的视频编码芯片ADV7123,ADV7123是高速、高精度的视频数模转换芯片,内部集成有三路视频DA转换器,互补输出高阻抗模拟视频源。由于ADV7123需要两个附加的视频控制信号:复合同步信号(/SYNC)和复合消隐控制信号(/BLANK),这两个信号需要在FPGA上编程来产生信号。

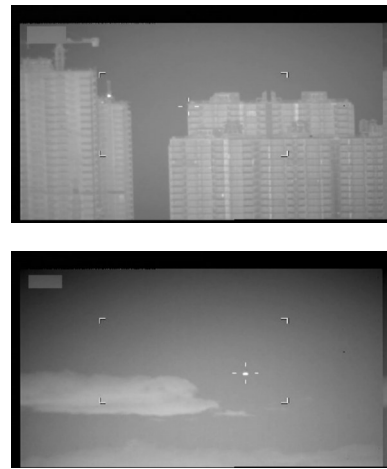


图6 实验过程成像截图

### 3 结束语

文中的设计方法通过应用于640×512红外焦平面探测器,得到成像图像清晰、对比度好,达到了设计要求,在实验过程中截取红外图像见图6。整板设计小巧紧凑、集成度高、功能完善、易于控制、可靠性好,且有很好的可移植型,软件算法升级方便等特点,适合各种红外成像的应用。

### 参考文献

- [1] 谢宝蓉. 320×256长波红外探测器低噪声采集系统设计[J]. 红外技术, 2010, 32.
- [2] 祝红彬, 李伟. 一种低噪声红外焦平面器件采集电路的设计[J]. 红外技术, 2010, 32.
- [3] 黄张成, 黄松. 垒边积分边读出低噪声红外焦平面读出电路研究[J]. 红外与毫米波学报, 2011, 30.
- [4] 王庆有. CCD应用技术[M]. 天津: 天津大学出版社, 2000.
- [5] 常本康, 蔡毅. 红外成像阵列与系统[M]. 北京: 科学出版社, 2006.
- [6] Altera Corporation, Cyclone4 FPGA Family DataSheet. 2008.
- [7] 蔡海蛟. 基于InGaAS短波红外阵列探测器的成像技术研究[D]. 上海: 中国科学院上海技术物理研究所, 2009, 2: 30-31.
- [8] 唐遵烈, 祁琳. 焦平面红外图像的非均匀性校正技术[J]. 光电技术应用, 2002.