

·光电系统·

## 基于CPLD的C8051F单片机高速数据采集系统设计

陈宇<sup>1</sup>, 张跃飞<sup>2</sup>, 陈保立<sup>2</sup>

(1. 中北大学机电工程学院, 山西 太原 030051; 2. 中北大学信息与通信工程学院, 山西 太原 030051)

**摘要:** 设计了以CPLD为采集控制单元的高速数据采集系统。此系统采用CPLD对串行AD和串行铁电存储器进行时序控制, 协助芯片单片机C8051F020进行逻辑控制和时序协调。系统可实现采样频率2 MHz、采样精度12-bits、体积小和功耗低。该设计已经成功应用在测试中, 其性能和指标均优于应用要求。

**关键词:** 数据采集; 串行; CPLD; 时序; 控制

中图分类号: TP273

文献标识码: A

文章编号: 1673-1255(2012)05-0005-05

## Design of C8051F High-speed Data Acquisition System Based on CPLD

CHEN Yu<sup>1</sup>, ZHANG Yue-fei<sup>2</sup>, CHEN Bao-li<sup>2</sup>

(1. *Mechanics and Electricity Engineering College, North University of China, Taiyuan 030051, China*; 2. *Information and Communication Engineering College, North University of China, Taiyuan 030051, China*)

**Abstract:** A high-speed data acquisition system using CPLD as an acquisition control unit is designed. CPLD is used to control the time sequence of serial AD and serial ferroelectric memory in the system. And CPLD is helpful to perform logic control and time sequence coordination on single chip C8051F020. The system has the characteristics of 2 MHz sampling frequency, 12-bits sampling precision, small volume and low power dissipation. The design is applied in experimental test successfully and its performance and indexes are both better than application requirements.

**Key words:** data acquisition; serial; CPLD; time sequence; control

C8051F020单片机是美国Silicon Lab公司推出的一款混合信号系统级单片机。具有64 kB片内Flash程序存储器, 4 352 B的RAM<sup>[1]</sup>。由于其端口数目, 内部定时器和中断数目有限, 作为串行AD和串行存储器组成的数据采集模块的控制单元时, 会占用很多芯片资源, 难以实现串行采集时序的高速运行和准确控制, 所以采用CPLD芯片作为数据采集的控制核心。利用CPLD控制电路的时序逻辑, 由单片机进行逻辑控制和时序状态转换, 这样的设计能够发挥CPLD和单片机的功能特点<sup>[2]</sup>, 而且提高了电路的稳定性。

系统选用CPLD芯片为XILINX公司的xc6k100xl<sup>[3]</sup>。该CPLD芯片具有64个宏单元, 4个功能模块, 1 500门可供使用。

### 1 系统总体设计

系统由C8051F单片机、CPLD芯片、铁电存储器、AD转换器和信号处理5部分组成。系统要实现的功能为: 单片机给存储器发送写命令、地址, 给CPLD发送采集控制信号, 再由CPLD控制串行AD将模拟输入转换为数字信号, 同时把信号存储到铁

收稿日期: 2012-07-23

基金项目: 山西省回国留学人员重点科研资助项目(2008003)

作者简介: 陈宇(1988-), 女, 北京人, 硕士研究生, 研究方向为机械电子防护技术。

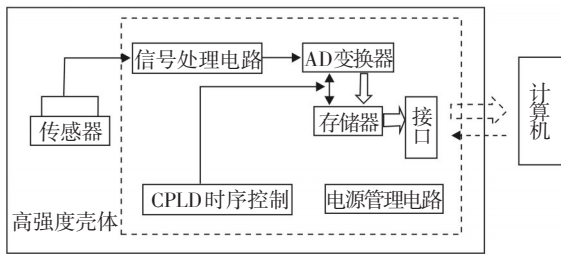


图1 系统总体框图

电存储器中。实验结束后,单片机给存储器发送读命令,地址,将数据读取到单片机中,同时单片机通过串口直接传输给上位机,数据的读取是通过单片

机与铁电存储器的SPI总线。

## 2 铁电存储器及系统应用

系统采用了串行铁电存储器FM25H20,其是美国 Ramton 公司的 2 MB 串行非易失性的 FRAM,与同类铁电存储器相比,其采用先进的 130 nm CMOS 工艺,8 引脚 TDFN 封装,体积更小,无限次读写和低工作电流,存储容量为 256 k×8 bits,总线读写速度高达 40 MHz,并且包含一个工业标准 SPI 总线接口<sup>[4]</sup>。

FM25H20 内部结构如图 2 所示。外部电路通

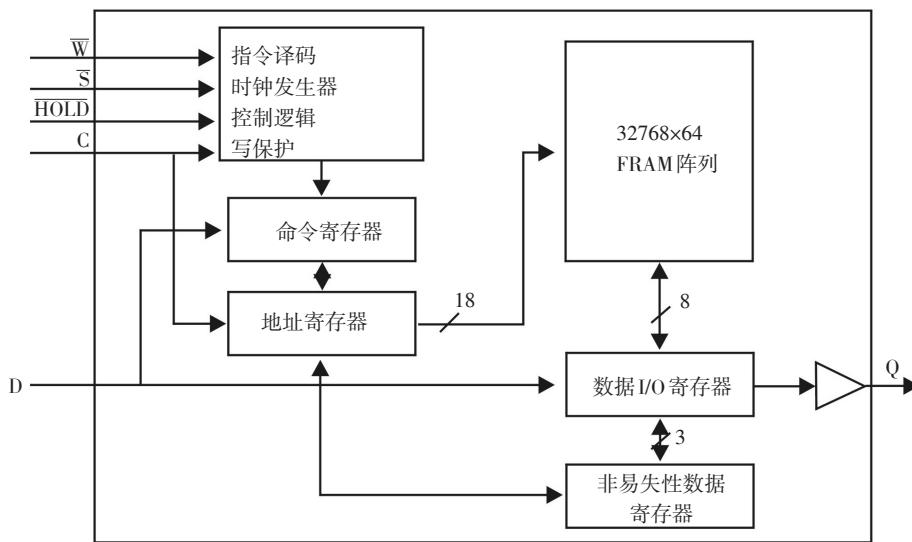


图2 FM25H20 内部结构框图

过 8 个 I/O 端口分时访问 FM25H20 的命令寄存器、地址寄存器和数据寄存器,完成对其内部存储器的操作,对于存储器的指令操作和地址操作都是通过 SPI 总线来实现。

### (1) 数据写入过程

数据写入的时序如图 3 所示。首先发送写数据指令 WRITE,再发送 3 个字节的地址位,地址为后面是要写入的数据。对于存储器的写入数据可以写

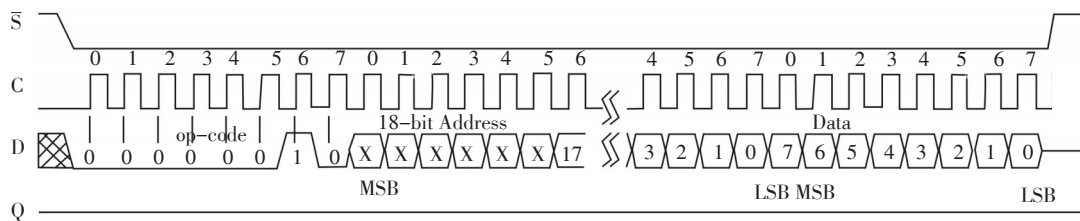


图3 FM25H20 数据写入时序图

入一个字节数据发送一个地址,也可以只发送一次地址后连续写入数据。后者只需要发送存储的首地址,数据就会依次写入,数据写入速度快。

### (2) 数据读取过程

数据读取的时序如图 4 所示。过程为首先发送读数据指令 READ,再发送 3 个字节的地址位,地址为后面是读取的数据。数据读取与数据相同,有两种读取方式。

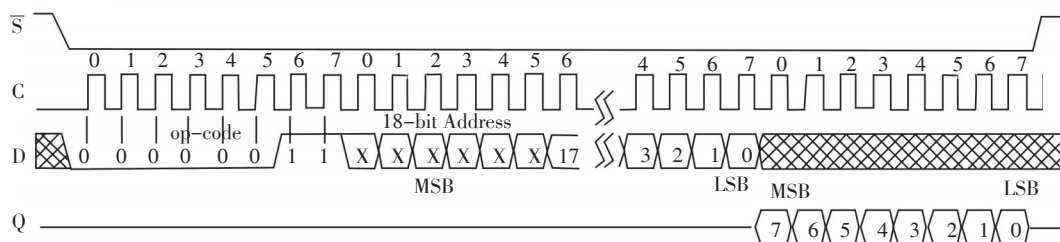


图4 FM25H20数据读取时序图

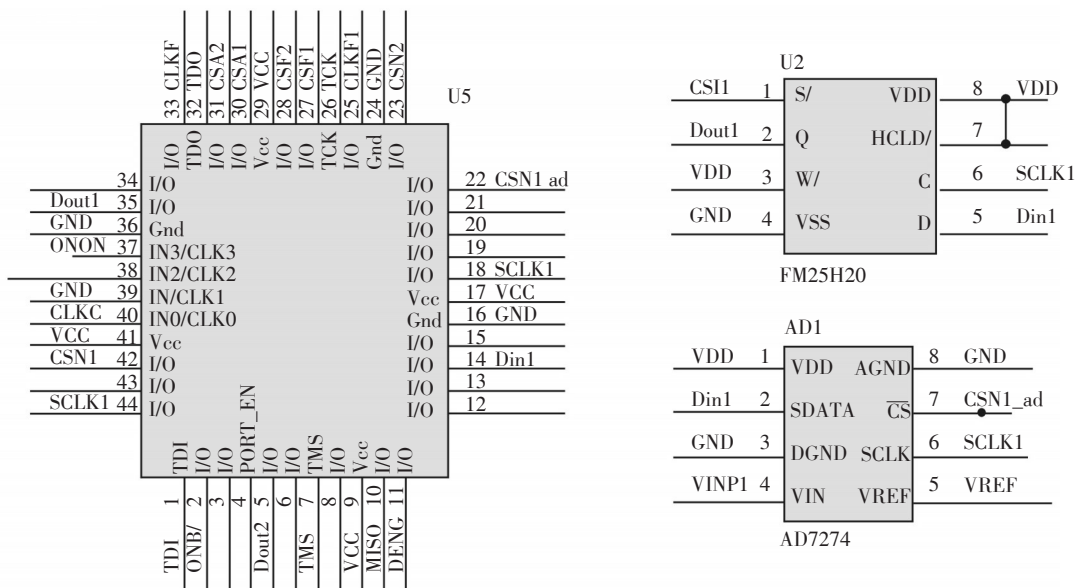


图5 CPLD硬件接口电路图

### 3 硬件电路接口设计

CPLD控制铁电存储器和AD协调工作的硬件接口如图5所示。系统采用AD转换器是美国模拟公司生产的单通道高速12位模数转换芯片AD7274。

主要控制管脚功能:

SCLK1:FM25H20和AD7274时钟控制信号。

Din1:AD7274输出信号,采集过程中将数字量输入到CPLD判断被测信号的到来,输入到FM25H20存储数据。

CSN1:FM25H20片选信号控制线,采集过程中一直处于低电平。

CSN1\_ad:AD7274片选信号控制线。

### 4 系统软件设计

#### 4.1 单片机程序设计

C8051F020单片机<sup>[6,7]</sup>的作用是进行逻辑控

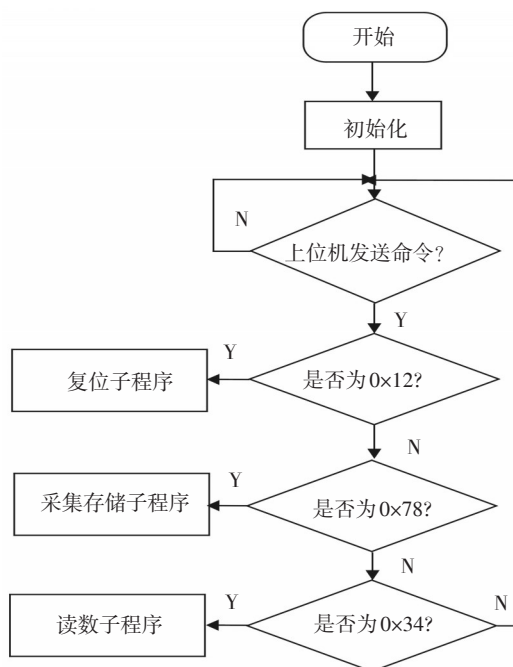


图6 单片机主程序流程图

制和时序协调,完成的主要功能有控制 CPLD 进行数据的采集存储、通过 SPI 总线读取铁电存储器数据,并用 UART 口发送给上位机。主程序流程图如图 6 所示,采集存储子程序是系统的关键,由 CPLD 程序完成。

#### 4.2 CPLD 程序设计及仿真

CPLD 程序在 Xilinx ise9.1 软件环境下调试,使用 VHDL 语言编写,主要的功能模块有采集控制模块、比较器模块、负延迟模块<sup>[8,9]</sup>。

##### (1) 数据采集过程及时序仿真

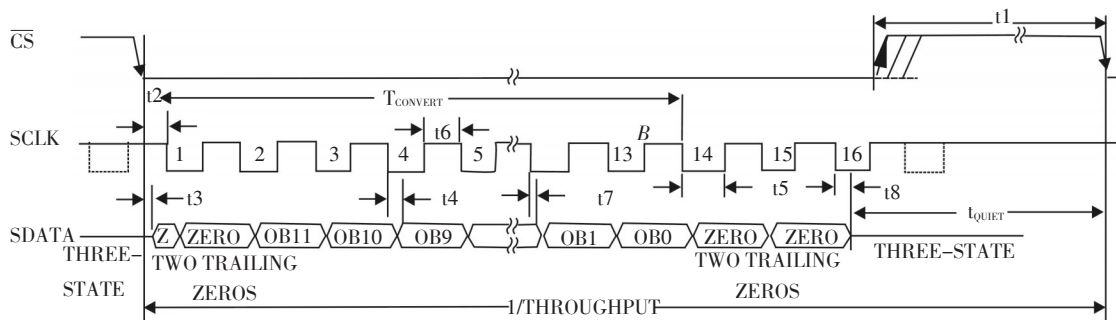


图7 AD7274 转换器 16 时钟周期时序图

CPLD 产生 SCLK1、Din1、CSN1\_ad 三个关键控制信号来完成数据的采集过程,输入时钟信号 CLK 由 50 M 晶振产生,一个采样周期有 25 个 CLK 时钟

采集控制模块产生使铁电存储器和 AD 协调工作的时序和逻辑信号。数据采集过程为:首先单片机通过 SPI 总线给存储器发写操作命令 WRITE,发送数据写入的首地址,存储器和 AD 的片选和时钟信号就会在 CPLD 的控制下协调工作,存储器循环存储数据,等待触发。

CPLD 控制的 FM25H20 和 AD7274<sup>[10]</sup>协调工作的接口电路见图 5。FM25H20 的数据写入过程采用第二种写入方式,写操作命令和写入的首地址发送后,只要有时钟信号就会将数据写入,它的时序控制简单。AD7274 时序控制是设计的关键,系统中它工作在 16 时钟周期的模式,如图 7 所示。

信号。一个转换周期内完成一次 12 位数据的采集和存储,实现 2 M 的采样频率, SCLK1、Din1、CSN1\_ad 时序如图 8 所示。

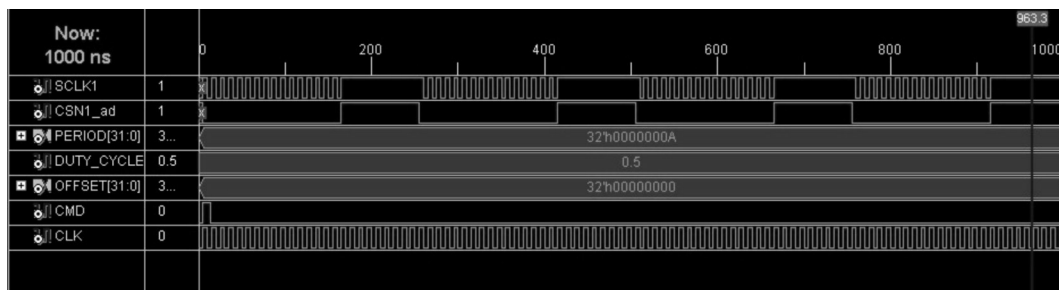


图8 CPLD 控制数据采集控制信号时序图

##### (2) 比较器模块

比较器模块比较测得信号 DIN1 与预设值来判断被测信号的到来,被测信号到来时触发负延迟模块,程序实现过程是把被测信号转换为并行信号与预设值进行比较。其 VHDL 语言描述可分为串并转换和比较两个过程。

串并转换过程 VHDL 语言描述如下<sup>[11]</sup>:

```
if CLK' event and CLK=' 1' then
count(15 downto 1)<=count(14 downto 0);
```

```
count(0)<=DIN1;
```

```
end if;
```

比较过程 VHDL 语言描述如下:

```
if CLK' event and CLK=' 1' then
```

```
if C(4 downto 0)>="01010" then
```

```
TRIG<=' 1' ;
```

```
end if;
```

```
end if;
```

##### (3) 负延迟模块

负延迟模块使得触发后电路采集过程还能持续一定的时间,存储器是循环存储,负延迟的设计保证了被测信号的完整,负延迟模块通过18位计数器来实现。

## 5 结 论

介绍了基于CPLD的C8051F单片机高速数据采集系统的设计方法,详细阐述了CPLD各模块的设计方法,通过时序仿真验证了系统设计的正确性与可行性。该系统在实践中应用于某项目的爆炸压力信号的测量中,实现了数据的采集存储与读取。试验结果证明,该系统能够满足空间狭小的测试环境和高速采集的要求,稳定可靠。

## 参考文献

[1] 万光毅,孙九安,蔡建平. SoC单片机实验、实践与应用设计—基于C8051F020系列[M]. 北京:北京航空航天大学出版社,2006.

[2] 周兴华.手把手教你CPLD/FPGA与单片机联合设计[M]. 北京:北京航空航天大学出版社,2010.

[3] 马佰振,原晓洁,范锦彪.基于CPLD的4通道存储测试系统设计[J]. 电子测试,2011(8):48-52.

[4] J E Scott.铁电存储器[M]. 北京:清华大学出版社出版,2004:46-54.

[5] 赵振华,赵小庆.串行FRAM FM25H20原理及应用[J]. 国外电子元器件,2008(10):41-45.

[6] 童长飞.C8051F系列单片机开发与C语言编程[M]. 北京:北京航空航天大学出版社,2005.

[7] 张迎新,雷文,姚静波.C8051F系列SOC单片机原理及应用[M]. 北京:国防工业出版社,2005.

[8] 薛小刚,葛毅敏. Xilinx ISE 9.X FPGA/CPLD设计指南[M]. 北京:人民邮电出版社,2007.

[9] 侯伯亨,刘凯,顾新.VHDL硬件描述语言与数字逻辑电路设计[M]. 西安:西安电子科技大学出版社,2009.

[10] Analog Device AD7274 Data Sheet 2005[S].

[11] 朱仕永,祖静,范锦彪. 基于CPLD的弹载加速度存储测试仪[J]. 探测与控制学报,2009(3):43-46.

[12] 巩林萍,张凯,祖静,等.基于CPLD的可变频采样存储测试系统的设计[J]. 计量与测试技术,2009(11):38-40.

(上接第4页)

下正常工作,在100 W最大激光功率输出时,温控器能够把温度能够控制在23.5℃,控温精度达到0.5℃,控温时间不超过3 min。驱动电流能够在0~50 A范围内连续可调,电流调整精度超过3%。

整个系统由于采用了模块化的结构设计,使其整体布局简洁,安装调试方便。恒流源驱动电路采用VICOR DC/DC电源模块和大功率MOSFET,使整个驱动电路得到了简化,并且有效地抑制了总电源输入的浪涌冲击,保证了半导体激光器不受外部供电电源的干扰。双向温度控制器采用PWM开关方式驱动TEC的方法,提高了驱动效率,同时减少了大功率MOSFET散热。目前该系统已经用作DPSSL的泵浦源,通过近半年的使用,系统工作正常,表明该系统设计合理,性能稳定可靠。

## 参考文献

[1] 马晓宇,王俊,刘素平. 国内大功率半导体激光器研究及

应用现状[J]. 红外与激光工程,2008(4):189-194.

[2] DILAS Operating instructions for DL-modules M1F-IS9.2, www.dilas.com, 2007-07-30.

[3] VICOR. 24V input maxi family DC-DC converter module, www.vicorpower.com, 2012-10-01.

[4] Wavelength Electronics. Optimizing thermoelectric temperature control systems, www.teamwavelength.com, 2012-09-14.

[5] Marlow Industries, Inc. Thermoelectric cooling systems design guide, www.marlow.com, 2008-08-02.

[6] ILX Lightwave corp. Selecting and using thermistors for temperature control, www.ilxlightwave.com, 2012-07-04.

[7] FERROTEC. 热电技术指南, www.ferrotec.com.cn, 2010-07-25.

[8] Analogy Devices, Inc. ADuC841/842 datasheet. www.analog.com,2012-10-05.

[9] 范珩,田小建. 半导体激光器驱动器安全保护电的设计[J]. 微计算机信息,2008,24:299-300.

[10] ILX Lightwave corp. Protecting your laser diode, www.ilx-lightwave.com, 2010-10-03.