

· 电路与控制 ·

高速编码半导体激光器控制电路设计

宋毅恒¹, 汪高勇¹, 华振斌², 孙 乐³

(1. 光电系统信息控制技术国家级实验室, 河北 三河 065201; 2. 东北电子技术研究所, 辽宁 锦州 121000;
3. 国家铁路罐车客计量站锦州分站, 辽宁 锦州 121000)

摘要: 基于单片机和高速复杂可编程逻辑器件(CPLD)技术, 介绍了单片机模块、CPLD 处理模块和驱动电路模块的基本设计方法. 重点阐述了通过 CPLD 硬件电路对外围 RAM 进行寻址的设计思想, 同时给出 RAM 寻址电路的读写时序关系图. 通过示波器(TDS5104B)观测, 证明控制电路产生的脉冲序列编码具有精度高、速度快、间隔可变等优点.

关键词: 单片机(SCM); CPLD; 半导体激光器

中图分类号: TN248.4; TN79

文献标识码: A

文章编号: 1673-1255(2009)01-0054-04

Design of Control Circuit for High Speed Coded Semiconductor Laser

SONG Yi-heng¹, WANG Gao-yong¹, HUA Zhen-bin¹, SUN Le²

(1. National Laboratory of Electro-Optic System Technology, Sanhe 065201, China;

2. Northeast Research Institute of Electronics Technology, Jinzhou 121000, China;

3. Jinzhou Station of National Railway Tank Car Guest Metrological Station, Jinzhou 121000, China)

Abstract: Based on the SCM and the complex programmable logic device (CPLD) technique, the basic design methods of SCM module, CPLD management module and the drive circuit module are introduced. The design way of addressing the peripheral RAM by the hardware circuit of the CPLD is explained, the diagram of time sequence of the addressing RAM circuit is given out at the same time. The pulse sequence code generated by the control circuit is proved to have the virtue of high precision, high speed and the changable interval through observing the oscilloscope (TDS5104B).

Key words: SCM; CPLD; semiconductor laser

激光脉冲序列编码大致分为脉冲调制码(PCM)、精确频率码和变间隔码 3 种. 脉冲调制码是对一定重复频率的脉冲激光信号进行调制的编码; 精确频率码是精度较高的激光编码信号; 变间隔码是脉冲间隔不固定, 根据实际需要可以进行任意设置的激光编码信号. 现有的激光脉冲产生设备的功能往往比较单一, 不能同时满足产生上述 3 种信号的要求. 结合单片机技术, 采用高速复杂可编程逻辑器件(CPLD)替代常规中小规模的集成芯片^[1], 通过硬件电路对外围 RAM 寻址, 产生的脉冲编码信号经驱动电路后, 触发半导体激光器工作, 最终产

生脉冲调制码(PCM)、精确频率码和变间隔码 3 种激光脉冲序列编码信息.

在单片机软件设计上, 采用简单易懂的 C 语言编程. C 语言具有良好的模块化功能, 便于程序的编写、扩展和阅读^[2]. 将硬件电路尽可能的放在高速复杂可编程逻辑器件(CPLD)内编写, 即可以节省大量的外围空间, 又可以提高电路的稳定性、移植性和扩展性.

1 总体结构及工作原理

图 1 是高速编码半导体激光器控制电路的总体

设计框图.主要包括:(1)单片机模块;(2)CPLD 处理模块;(3)液晶模块;(4)键盘;(5)RAM 存储电路;(6)驱动电路;(7)半导体激光器.

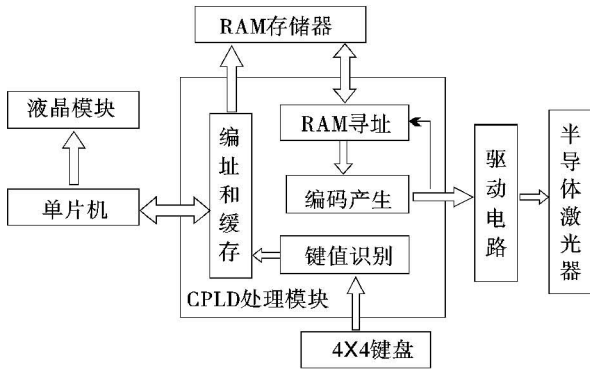


图 1 总体框图

电路的工作原理:用户通过 4×4 键盘输入的数值信息,经过键值识别电路后送到单片机中,通过软件处理,将送来的数值信息合成脉冲编码(脉宽和周期)信息.合成的脉冲编码信息经编址和缓存电路后,按一定的次序存储在外部 RAM 中.等所有的编码信息设置完毕后,单片机控制编码产生电路工作.当一个编码脉冲信号产生时,RAM 寻址电路将被启动.通过对 RAM 的寻址,下一个编码周期值被读入到编码产生电路中.产生的编码脉冲信号经驱动电路后,触发半导体激光器产生激光脉冲序列编码.液晶模块负责对操作菜单和相关信息的显示.

2 主要模块设计

高速编码半导体激光器控制电路主要由 3 个模块组成:单片机模块、CPLD 处理模块和驱动电路模块.

2.1 单片机模块

单片机模块包括硬件部分和软件部分,其中硬件部分包括复位电路和时钟电路^[1].

软件部分通过高级 C 语言编写,主要有 2 个软件模块组成:编码设置模块和液晶信息显示模块.主程序流程图如图 2.

编码设置模块:单片机根据 CPLD 处理电路送来的键值信息,完成对编码码值信息的合成,形成最后要在 RAM 中存储的编码周期值,编码周期值最

小单位是 $1 \mu\text{s}$.

液晶信息显示模块:通过液晶显示屏,可以将大量的数据信息显示出来.并且可以根据用户的需要,编写友善而美观的显示界面.设计中,使用了 1 s 定时中断,当编码产生电路工作后,每隔 1 s 依次循环显示各输出编码的周期值.

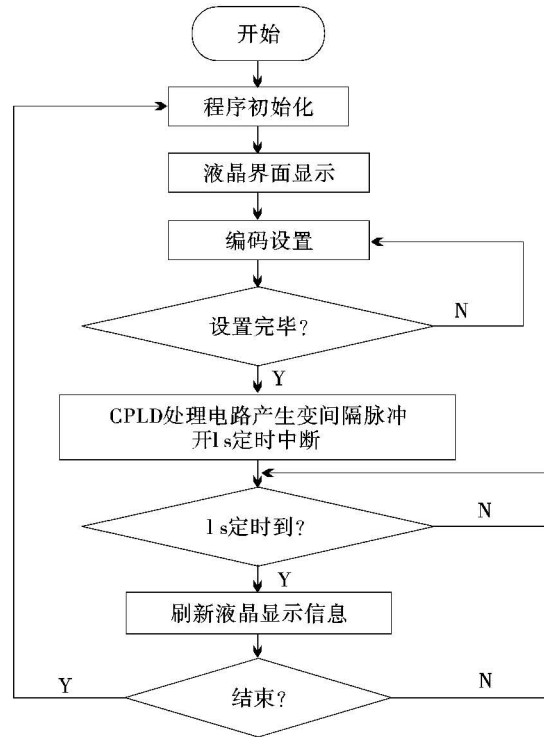


图 2 主程序流程图

2.2 CPLD 处理模块

CPLD 处理模块,是设计的核心部分.由图 1 可以看出,处理模块的主要组成部分是编址和缓存接口电路、键值识别电路、RAM 寻址电路和编码产生电路.将这 4 个电路集成在同一片 CPLD 内,不但节省了大量的外部硬件资源,更增强了整个处理电路的抗干扰能力,使得电路工作更加快速、稳定与可靠^[3].

2.2.1 编址和缓存接口电路

编址和缓存电路是连接单片机模块和 CPLD 处理模块的纽带.主要由译码器、8 位数据锁存器和数据选通器组成.单片机到 CPLD 方向:单片机生成的编码码值信息,经此电路选通后按序存储到外部存储器 RAM 中;单片机对 CPLD 处理模块的相关命令,经编址后传达到处理电路内. CPLD 到单片

机方向:经此电路的选通,将键值识别电路识别出的键值传给单片机.

2.2.2 键值识别电路

键值识别电路,负责识别外围 4×4 键盘的按键信息.电路的工作流程如图 3.

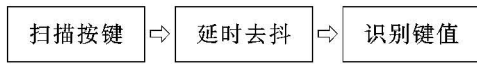


图 3 键值识别电路

4×4 矩阵式键盘,接口由 4 根行线和 4 根列线组成,行线做输出、列线做输入.按键扫描电路每隔一定时间向某一行输出一个低电平信号,如果此时有按键按下,马上启动延时去抖电路,对按键进行 8 ms 的防抖处理.之后,对码值进行识别和锁存,同时产生一个低电平信号,该信号引到单片机的中断输入端引起单片机中断,单片机对此按键信息进行读取.

2.2.3 RAM 寻址电路

RAM 寻址电路工作框图如图 4,此电路为纯硬件寻址电路,码值的读取完全由硬件寻址完成.当脉冲编码产生电路生成一个编码脉冲时,触发读指令电路产生 3 次(每个编码周期值由 3 个字节组成)读 RAM 数据指令.经过编址电路的编址,计算出每次读取 RAM 单元的具体地址,将该地址单元中的数据按序写入码值合成电路,最后将合成的编码码值赋给脉冲编码产生电路.硬件读取速度很快,读取一个完整的编码值(读取 RAM 内的 3 个字节),所需的时间 < 100 ns.而如果利用单片机先中断后寻址的方式进行读取,所需的时间至少在 10 μs 以上.因此通过硬件寻址电路,可以产生频率高达 1 MHz 的频率信号.

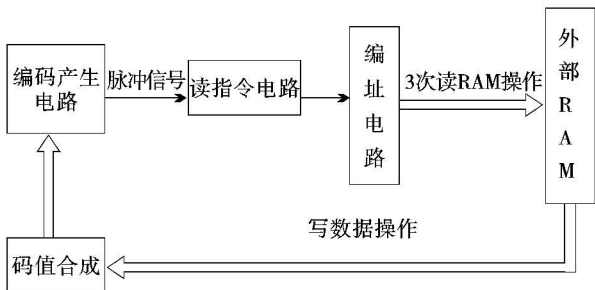


图 4 RAM 寻址电路

硬件对 RAM 寻址的时序如图 5 所示.

2.2.4 编码产生电路

编码产生电路,主要由 24 位计数器和 24 位比较器组成.计数器选用 50 MHz 外部时钟,从 RAM 寻址电路选取的编码周期值作为 24 位比较器的基准数据,由计数器产生的数值作为输入数据,当计数器产生的数据和比较器的基准数据相等时,计数器将产生一个高电平信号,此信号即为脉冲编码信号.此信号的脉宽可以通过脉宽调整电路调整,以便得到所需的脉宽.

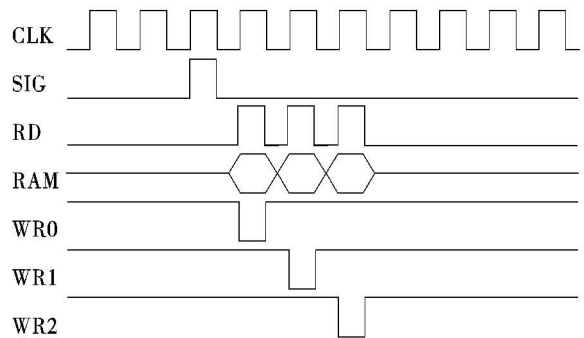


图 5 寻址时序图

此编码脉冲电路,可以产生 1-1 MHz 的周期编码信号.由于外部 RAM 的容量为 64 KB,所以通过键盘输入,可以设置的编码个数大于 2 000 个.

2.3 驱动电路模块

图 6 是半导体激光器的信号驱动电路.图 6 中 V1、V2、V3 和 T1 组成自激式直流升压电路,V1 和 V2 为 NPN 三极管,V3 为 PNP 型三极管,T1 为磁罐变压器.接通电源后,由于三极管的 β 值存在差异,三极管 V1 和 V2 的导通速度不同.假如 V1 导通较快,那么它的集电极电流上升较快,经过

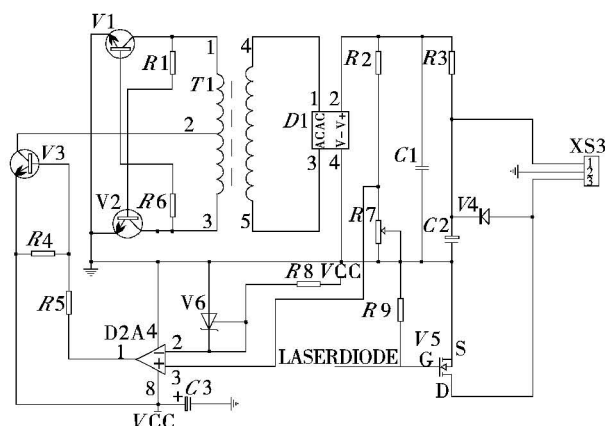


图 6 驱动电路

一个正反馈过程, V1 迅速饱和导通, 而 V2 截止, 此时变压器内的磁通量近似线性增加. 当磁通量接近饱和时, 磁通量的变化接近于零, 因而感应电势将反极性, 使 V1 截止而 V2 迅速饱和导通. 如此周而复始, 在 T1 的输出端输出较高的交流电压. 交流电压经整流桥 D1 整流后, 最高可获得 8 倍于输入电压的直流电压. V6 和 D2A 组成基准电压参考电路, 给比较器提供阈值. 采样电路电压如不等于该阈值, 比较器将给出信号直流升压电路的电源供给, 这是一个负反馈过程, 起到保持输出电压稳定的作用, V6 为精密电压基准, TL431, D2A 为电压比较器 LM293. V5 使用低栅压 N 型增强型场效应管 IRLU110, 便于在 5 V 电压下控制, 通过 CPLD 处理电路产生的正极性脉冲信号, 控制 V5 的导通和截止, 从而为半导体激光器提供工作所需的电流和电压^[4].

3 实验结果

基于单片机和 CPLD 技术成功地设计出高速精确的脉冲序列编码, 编码经驱动电路后触发半导体激光器工作. 设置脉冲宽度为 60 ns, 周期为 {1, 2, 3, 4, 5, 6, 7, 8} μs 的编码信号, 通过示波器 (TDS5104B) 对产生的信号进行观测, 编码波形如图 7 所示. 通道 1 所示波形为 CPLD 处理电路产生的

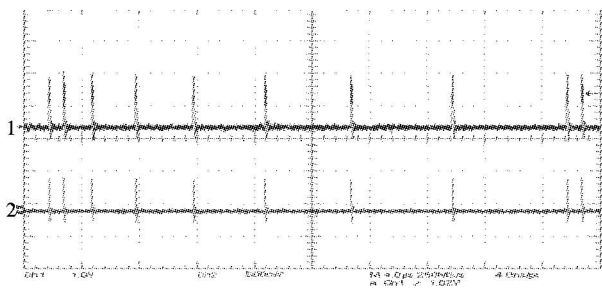


图 7 周期间隔为 8 的编码信号

编码信号; 通道 2 所示波形为激光探测器探测到的激光编码信号. 选择第一通道中周期间隔为 1.0 μs 的信号进行放大测量, 由示波器测得的数值如图 8 所示. 由此可知, 控制电路产生的编码信号精度高、速度快、间隔可变, 设计达到预期要求.

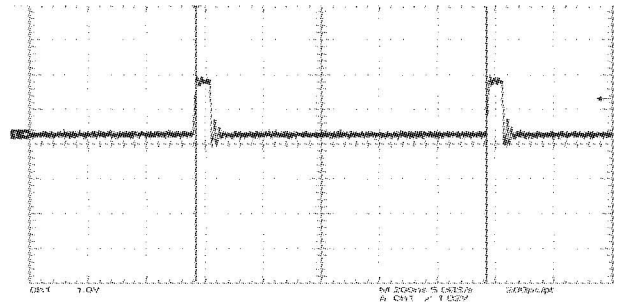


图 8 放大的编码信号

4 结束语

高速编码半导体激光器控制电路, 基于纯硬件电路寻址理念设计, 可产生频率高达 1 MHz 的精确变间隔码信息. 电路同时具有集成度高、工作性能稳定和可扩展性强等优点.

参考文献

- [1] 周强, 李世成, 耿晓蕾, 等. 一种新型任意波形发生器的设计[J]. 光电技术应用, 2006, 21(6): 42-44.
- [2] 赵亮, 侯国锐. 单片机 C 语言编程与实例[M]. 北京: 人民邮电出版社, 2005: 1-21.
- [3] 刘宝琴, 张芳兰, 田立生. ALTEA 可编程逻辑器件及其应用[M]. 北京: 清华大学出版社, 1995: 283-295.
- [4] 黄德修, 刘雪峰. 半导体激光器及其应用[M]. 北京: 国防工业出版社, 1999: 255-260.

简讯

美国陆军授予 CACI 国际公司夜视建模和仿真合同

CACI 国际公司宣布收到 3600 万美元的合同为美国陆军夜视和电子传感器建模和仿真分部研制在部队训练中使用的与关键指挥、控制、通信、计算机、情报、监视和识别系统相关的软件仿真. 这是美国陆军 NVSED 自 2007 年 11 月起第 6 次授予 CACI 国际公司合同, 总额超过 12900 万美元.

CACI 国际公司提供先进的高分辨率 3D 图形、地面和空中平台仿真、地形绘制等支持. 公司也支持改进当前建模和仿真软件并为概念和系统研究、系统综合和测试提供技术支持.

(张洁提供)