

文章编号: 1005-5630(2022)05-0053-08

DOI: 10.3969/j.issn.1005-5630.2022.005.007

# 基于 FPGA 图像处理的内窥镜焊点检测系统

贾晨鑫, 张荣福, 任梦圆, 徐朝辉, 龚姬央丹, 刘翰林

(上海理工大学 光电信息与计算机工程学院, 上海 200093)

**摘要:** 电子内窥镜作为现代医疗仪器中的重要设备, 随着产量的不断增加, 实现内窥镜信号线自动化焊接已成为一个必然趋势。为精确高效采集内窥镜镜头模组的焊点坐标, 设计了一种基于现场可编程逻辑门阵列 (field programmable gate array, FPGA) 图像处理的内窥镜焊点检测系统。整个系统以 OV5640 作为图像采集器件对目标板的图像数据进行采集, 通过 Verilog HDL 硬件描述语言进行图像处理, 实现焊点检测和瑕疵判别算法的设计。硬件测试结果表明, 该系统能实时采集焊点坐标并检测焊点之间的瑕疵, 采集到的焊点坐标最大误差小于 0.1 mm, 检测精度高, 实时性强, 具有广泛的应用前景。

**关键词:** 可编程逻辑门阵列 (FPGA); 图像处理; 焊点检测

**中图分类号:** TP 391 **文献标志码:** A

## An endoscope welding spot detection system based on FPGA image processing

JIA Chenxin, ZHANG Rongfu, REN Mengyuan, XU Zhaozhui, GONGJI Yangdan, LIU Hanlin

(School of Optical-Electrical and Computer Engineering, University of  
Shanghai for Science and Technology, Shanghai 200093, China)

**Abstract:** Electronic endoscope is an important equipment in the modern medical instruments. With the increase of production, automatic welding of endoscope signal line has become an inevitable trend. A field programmable gate array (FPGA) image processing system for welding spot detection of endoscope lens module was designed to accurately and efficiently capture the welding spot coordinates of endoscope lens module. In the whole system, OV5640 is used as the image acquisition device to collect the image data of the target board. Image processing is carried out by Verilog HDL hardware description language for welding spot detection and defect discrimination algorithm. The hardware test results show that the system can collect the coordinates of solder joints in real time and detect the defects between solder joints. The maximum error of the collected coordinates is less than 0.1mm. the detection accuracy is high, and the real-time performance is high. The system has a wide application prospect.

收稿日期: 2021-12-30

基金项目: 国家自然科学基金青年基金 (62005167)

作者简介: 贾晨鑫 (1998—), 男, 硕士研究生, 研究方向为 FPGA 开发、设计与实现。

E-mail: jiachen\_xin@163.com

通信作者: 张荣福 (1971—), 男, 教授, 研究方向为图像处理、工程光学。E-mail: zrf@usst.edu.cn

**Keywords:** field programmable gate array; image processing; solder joint inspection

## 引 言

内窥镜作为现代医学的重要设备,随着制造业的不断发展,实现内窥镜信号线的自动焊接已成为一个必然的趋势。在生产制造过程中,焊点检测系统作为自动焊接平台的前端系统起着重要作用,通过检测到的焊点坐标配合三轴移动平台完成自动化焊接,可以极大地提高生产效率,减小生产成本。

近年来,国内外学者针对焊点检测做了许多分析与研究。Bunyak 等提出一种 PCB 有效层检测算法,对焊点的圆心、半径和形状有较高的检测效率<sup>[1]</sup>。Mar 等设计出一种基于机器视觉的 PCB 焊点自动检测系统,通过光照归一化减小光源影响,将图像从 RGB 颜色空间转换为 YIQ 颜色空间,从而提高焊点检测精度<sup>[2]</sup>。王梅梅以机器视觉技术为核心,通过对 PCB 板图像进行分割,将感兴趣区域(ROI)从图像中分离出来,提高了焊点定位的精度,同时减小计算量<sup>[3]</sup>。但基于机器视觉的焊点检测技术需要使用图像采集卡和 PC 端,从而达不到实时检测的目标,同时成本高且不利于携带。此外也有基于 DSP<sup>[4-5]</sup>的焊点坐标检测技术,这种方法可以利用 DSP 将图像信号采集和图像处理两个模块连接起来,但由于 DSP 内部程序的执行方式是串行的,这使得该系统在图像采集速度以及处理速度等方面存在劣势。

针对上述问题,本文设计了一种基于 FPGA 图像处理的内窥镜焊点检测系统。该系统以 FPGA 作为主控器控制图像信号的采集、图像处理、焊点检测以及图像信号的传输,利用 FPGA 并行执行的优势实现对目标板焊点坐标的提取,具备检测效率高,成本低,易携带,实时性强等特点。

## 1 系统总体概述

基于 FPGA 图像处理<sup>[6]</sup>的内窥镜焊点检测系统的整体设计如图 1 所示。整个系统主要由图

像采集模块、图像处理模块、焊点坐标提取模块、瑕疵检测模块、SDRAM 控制模块和 VGA 显示模块组成。FPGA 芯片作为主控制器通过 SCCB 总线协议对 OV5640 进行初始化的配置。图像采集模块在 FPGA 的控制下对 OV5640 输出的图像信号进行采集,以单通道灰度图像形式输出采集结果。图像处理模块将采集到的图像进行中值滤波去噪,并采用 Sobel 边缘检测算法提取图像中的边缘信息。焊点坐标提取模块的功能是构建像素坐标系,根据检测到的边缘信息对焊点坐标进行采集,并对采集到的坐标进行校验。瑕疵检测模块主要利用采集到的焊点坐标进行检测区域分割,在分割的区域内进行瑕疵的判别。图像数据经过处理后将传送到 SDRAM<sup>[7]</sup>中存储,由于系统时钟快和数据吞吐量大的特点,这里使用 16 bit 宽和 1GB 容量的 DDR2 SDRAM 进行图像的存储和处理,大大提高了视频显示的流畅性和实时性。最终通过 VGA 实时的显示检测结果,极大地提高了调试效率。

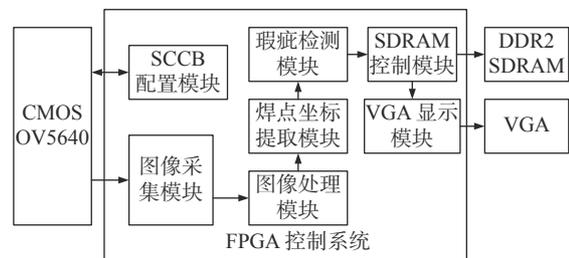


图 1 系统整体框图

Fig. 1 Overall block diagram of the system

## 2 图像采集与处理的 FPGA 实现

### 2.1 图像采集模块设计

图像采集模块主要是由两部分组成,包括 OV5640 图像传感器的初始化模块和图像信号采集模块。初始化模块在系统上电复位稳定后,根据预先存放在寄存器中的参数,通过 SCCB 通信协议<sup>[8]</sup>对控制 OV5640 输出图像大小和输出图像模式的寄存器进行配置,使 OV5640 图像传感器输出的图像分辨率为 1280×720,图像信号模

式为 RGB565。在正常工作模式下, 图像采集模块根据 OV5640 输出的行同步信号采集图像数据, 得到三通道彩色图像。为了在后续高速信息处理下减小数据量, 提高数据处理的速率, 系统将三通道彩色图像转换成单通道的灰度图像作为输出并传到下一模块进行进一步处理。

### 2.2 滑动窗口设计

在一些经典的图像处理如 Sobel 边缘检测、中值滤波、高斯滤波以及模糊滤波等, 都需要窗处理方式以便运算操作。系统采用硬件描述语言生成 3×3 图像滑动窗口, 不仅可以实现算法的加速, 同时满足对整幅图像的处理。

FPGA 硬件实现结构如图 2 所示。FPGA 使用两个 fifo 实现 3×3 的滑动窗口, 设定每个 fifo 的深度为 1280(图像一行像素的个数), 数据位宽为 8 bit。当 fifo0 和 fifo1 全部写满时, 下一时钟上升沿输出的 data\_in、fifo0\_out 和 fifo1\_out 就是图像连续三行的数据, 同时保持列对齐。将 data\_in、fifo0\_out 和 fifo1\_out 分别利用移位寄存器经过两个周期的延时得到 3×3 窗口。

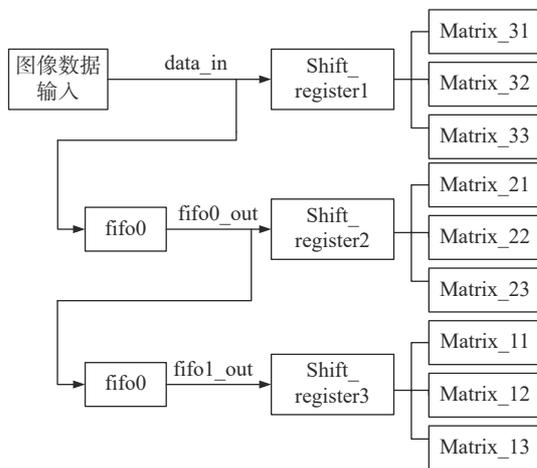


图 2 3×3 滑动窗口生成图

Fig. 2 3×3 slide window to generate graph

### 2.3 中值滤波算法的硬件设计

中值滤波<sup>[9]</sup>是一种能有效抑制噪声的非线性信号处理技术, 在图像处理中对保护边缘信息具有良好的效果, 实现原理是将某一像素点值用其领域内的中值所代替。

得到 3×3 滑动窗口后, 以流水线思想为理

论基础进行中值滤波算法的硬件设计。在一级流水线处理中内设 3 个 sort(三输入排序模块), 分别对 3×3 窗口的每一行数据进行排序, 得到每行的最大值、最小值和中值。在二级流水线处理中, 将 3 个最大值、3 个最小值和 3 个中值分别通过 sort 模块排序处理, 找出 3 个最大值中的最小值, 3 个最小值中的最大值和 3 个中值中的中间值。最后, 三级流水线将上级输出的 3 个值通过 sort 模块再次排序处理, 得到中值。

### 2.4 边缘检测算法的硬件设计

系统采用 Sobel 边缘检测算法<sup>[10-11]</sup>, 该算法可以良好的保留检测焊点的轮廓信息并剔除目标板的背景颜色。为保证整个系统的实时性, 算法的 FPGA 硬件实现首先需要使用 3×3 滑动窗口对滤波后的图像进行存储, 利用内部设定的横向与纵向卷积因子模板分别与滑动窗口进行卷积, 得到横向与纵向的图像灰度值, 即  $G_x$  与  $G_y$ 。Sobel 算子模板如下。

$$h = \begin{bmatrix} -1 & 0 & 1 \\ -2 & 0 & 2 \\ -1 & 0 & 1 \end{bmatrix}, v = \begin{bmatrix} -1 & -2 & -1 \\ 0 & 0 & 0 \\ 1 & 2 & 1 \end{bmatrix} \quad (1)$$

梯度幅值  $G_r$  的硬件设计则是利用 FPGA 开发板内部的开平方根 IP 核来实现运算过程。将得到的梯度幅值与特定的阈值相比较判断是否为边缘信号。

图像处理效果如图 3 所示。



(a) 中值滤波效果图



(b) Sobel 边缘检测效果图

图 3 图像处理效果图

Fig. 3 Effect of image acquisition

### 3 焊点检测算法的 FPGA 实现

焊点检测算法主要包括焊点坐标提取、焊点坐标效验以及目标板瑕疵检测。为实现焊点检测，需要先对焊点的坐标进行采集。由于目标板在经过图像处理模块后可以良好的保留焊点边缘，因此可以利用边缘坐标比较法对焊点坐标提取，其原理是根据每个焊点的位置关系，通过边缘信号搜索和边缘坐标位置的实时比较来提取焊点坐标。

#### 3.1 焊点坐标提取

实现焊点坐标的提取需构建像素坐标系，在一级流水线处理中系统根据像素同步信号对每个输入的像素点赋予坐标信息，像素坐标系模块的硬件设计结构如图 4 所示。

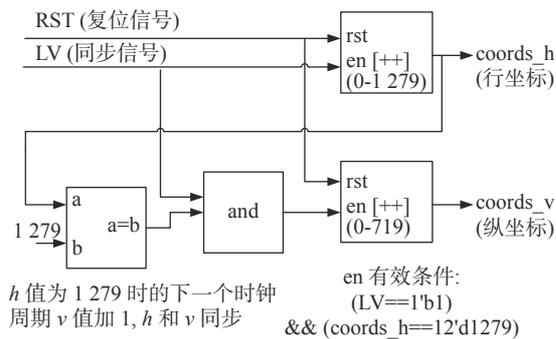


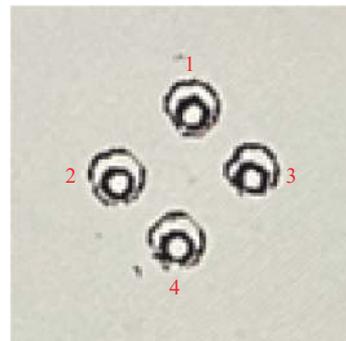
图 4 像素坐标系实现结构图  
Fig. 4 Structure of pixel coordinate system

边缘信号采集模块利用自定义位宽的移位寄存器进行设计，移位寄存器的位宽可根据采集情况进行调整，以 6 位宽的移位寄存器为例，该模块根据同步信号对当前输入的图像信号进行判断。由于处理过后的图像为二值图像，当输入的图像信号为黑色点像素，移位寄存器向左移一位，最低位赋 1，否则最低位赋 0。

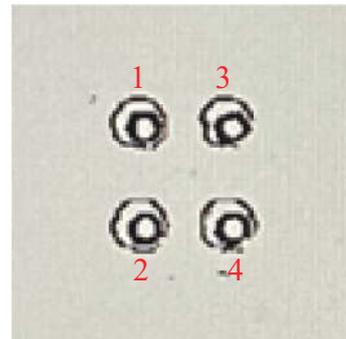
移位寄存器<sup>[12]</sup>的值作为边缘信号采集的重要条件。当移位寄存器内部全为 0 时，表示检测到了背景区域；当移位寄存器内部不全为 1 时，表示检测到了噪声信号或即将检测到焊点边缘；当移位寄存器内部全为 1 时，表示检测到了焊点的边缘信息。由于 FPGA 内部并行处理的特性，此时像素坐标系模块输出的坐标可以作为焊

点边缘的坐标进行存储。

在 FPGA 内部设计的边缘坐标采集模块从每帧图像的第一个像素点开始依次遍历每个像素点。在边缘信号采集过程中，系统会检测到很多的焊点边缘，通过利用各焊点的位置特征对边缘坐标进行比较，可以精确提取各个焊点的坐标。在实际的检测过程中，目标板随机摆放时，焊点的位置特征存在不同情况如图 5 所示。



(a) 摆放情况一



(b) 摆放情况二

图 5 目标板随机摆放图

Fig. 5 Random placement of the target board

在对 1 号焊点坐标提取前，通过观察目标板随机摆放情况可以看出，1 号焊点的纵坐标最小，但在图 (b) 中纵坐标最小的焊点包括 3 号焊点。因此，在边缘信号采集过程中，通过边缘坐标比较，找出纵坐标最小的边缘坐标，若存在多个则将行坐标最小的边缘坐标作为 1 号焊点的边缘坐标，经效正后得到焊点的中心坐标，其余焊点坐标的提取与之类似，硬件设计逻辑流程图如图 6 所示。

FPGA 内设 8 个寄存器用来对每帧图像的检测区域内 4 个焊点的坐标进行存储。在三级流水线处理中，坐标效验是根据采集到的焊点坐标计

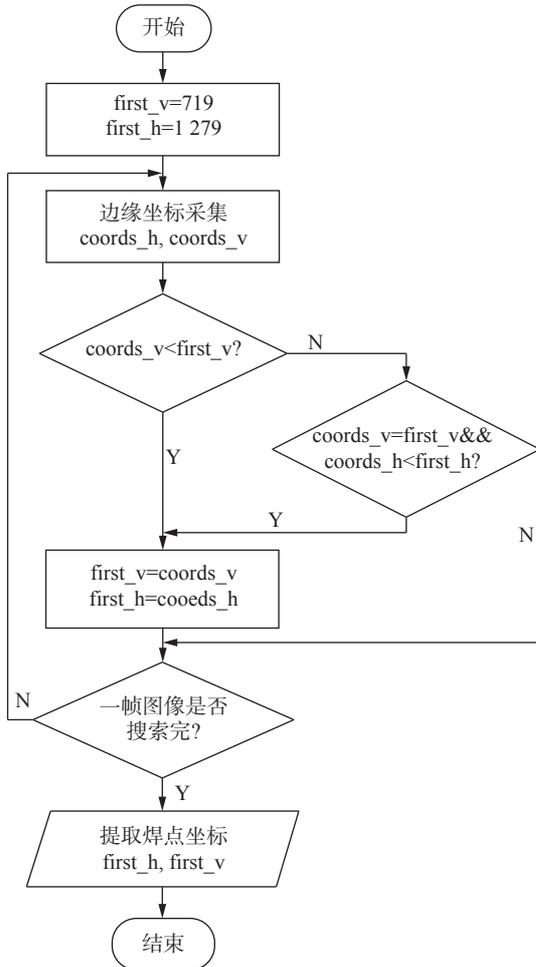


图 6 焊点坐标采集流程图

Fig. 6 Flow chart of welding point coordinate acquisition

算出相邻两焊点坐标之间的距离, 并与特定的阈值相比较进行判断。阈值由目标板各点之间的固定间距转换到像素坐标系下进行设定。如果两坐标之间的距离超出阈值范围, 则判定目标板不合格, FPGA 内设的 flag 信号将会拉高, 产生的 flag 信号用来控制蜂鸣器发出警报或者控制分拣装置。

### 3.2 瑕疵检测

在使用检测合格的焊点坐标进行自动化焊接前, 对目标板进行瑕疵检测, 即判别各个焊点间无短路和余铜现象, 有利于产品质量的进一步提升。

瑕疵检测区域的边界分割函数为

$$X = \frac{(Y - Y_0)}{(Y_1 - Y_0)} (X_1 - X_0) + X_0 \quad (2)$$

式中:  $(X_0, Y_0)$  和  $(X_1, Y_1)$  为连续两个焊点的坐

标;  $(X, Y)$  为线性区域分割的边界坐标。该模块的硬件设计是将采集到的合格焊点坐标利用式 (2) 进行线性区域分割。根据 4 个焊点的坐标位置构建线性区域分割模型如图 7 所示。



图 7 线性区域分割模型

Fig. 7 Linear region segmentation model

系统通过在线性分割的区域内采集边缘信号来实现瑕疵检测。对瑕疵边缘的采集利用边缘信号采集模块, 通过适当调整模块内部移位寄存器的位宽, 可以提高对瑕疵边缘的采集精度。将采集到边缘信号的数值与设定的阈值相比较, 若超出设定的阈值范围系统将发出警报, 同时将检测区域内的瑕疵用红色像素点显示, 有利于工作人员更直观地发现目标板上的瑕疵所在。

## 4 实验结果与总结

本系统的硬件测试平台如图 8 所示, 焊点检测系统采用 Altera Cyclone IV E FPGA 系列的 EP4CE30F23C8 作为主控芯片, 驱动 OV5640 图像传感器进行焊点图像的采集与处理工作。在 Altera 公司的 Quartus II 13.0 开发环境中, 以 Verilog HDL 硬件描述语言完成图像信号采集模

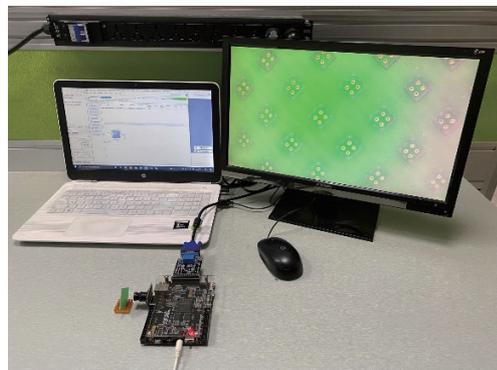


图 8 测试平台

Fig. 8 Test platform

块、图像处理模块、焊点检测算法、瑕疵判别算法和 VGA 驱动模块的硬件设计。将设计好的硬件电路配置文件下载到 FPGA 中，在系统上电复位后显示器上显示出清晰的焊点画面。

#### 4.1 焊点坐标检测测试

系统设置绿框标记的区域作为检测区域，对

区域内部的目标板进行检测。为了直观地显示检测到的焊点坐标，采用十字光标法对坐标进行标记，焊点坐标提取效果图如图 9 所示。可以看出十字光标的中心位置位于焊点上，当目标板在检测区域内移动时，十字光标也跟随焊点位置移动，具有实时性。

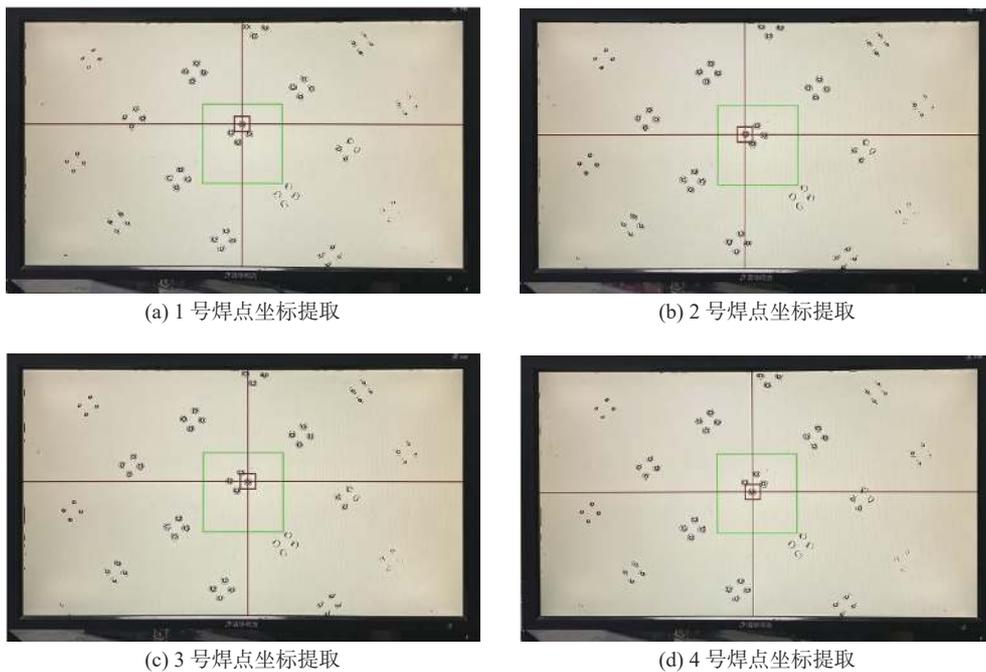


图 9 焊点坐标提取图

Fig. 9 Extraction of coordinates of solder joint

#### 4.2 坐标检测误差分析

为验证系统检测坐标的精确性和可靠性，将系统自动检测到的像素坐标经过坐标转换后与人工标定得到的实际坐标进行比较，根据获取的数据计算坐标残差。由于 1 个目标板共有 4 个焊点，这里对 5 个目标板进行检测，共得到 20 个焊点的坐标信息，经过计算和分析后，对比结果如表 1 所示。

对系统检测的焊点坐标进行统计分析，结果如表 2 所示。

系统要求所测得的坐标误差不超过 0.1 mm，由表 2 可以看出系统检测到的坐标与实际坐标误差范围在 0~0.07 mm 以内，在 X 轴和 Y 轴上坐标误差范围在 0~0.06 mm 以内，最大误差都小于 0.1 mm。实验表明，经系统检测得到的焊点坐标在精度上达到了设计要求，可以运用到自动

化焊接系统中。

#### 4.3 瑕疵检测测试

目标板瑕疵检测效果图如图 10 所示，图 (a) 中的两个目标板在 4 个焊点之间均存在约 0.04 mm<sup>2</sup> 的余铜。对图 (a) 中两块目标板的瑕疵检测结果如图 (b)、图 (c) 所示，系统设置屏幕中心绿框所标记的 240×240 像素区域作为检测区域，对区域内部的目标板进行瑕疵检测，存在瑕疵的目标板将被红色方框所标记并以红色像素点显示检测到的瑕疵边缘。

### 5 结 论

本文在分析内窥镜信号线自动焊接的需求后，设计了一种基于 FPGA 的内窥镜焊点检测

表 1 检测坐标与实际坐标对比  
Tab. 1 Comparison between the detected coordinates and the actual coordinates

样本点	像素坐标/pixel	实际坐标/mm	计算坐标/mm	X坐标残差/mm	Y坐标残差/mm	焊点坐标残差/mm
1	(621,355)	(6.660,3.794)	(6.713,3.838)	0.053	0.044	0.069
2	(620,294)	(6.691,3.189)	(6.702,3.178)	0.011	0.011	0.016
3	(590,328)	(6.367,3.502)	(6.378,3.546)	0.011	0.044	0.045
4	(645,321)	(6.951,3.438)	(6.972,3.470)	0.021	0.032	0.038
5	(647,408)	(6.951,4.378)	(6.994,4.410)	0.043	0.032	0.054
6	(648,346)	(6.983,3.762)	(7.005,3.740)	0.022	0.022	0.031
7	(618,381)	(6.681,4.086)	(6.681,4.119)	0.000	0.033	0.033
8	(675,370)	(7.254,4.021)	(7.297,4.000)	0.043	0.021	0.048
9	(635,343)	(6.854,3.675)	(6.864,3.704)	0.010	0.029	0.030
10	(644,278)	(6.929,3.059)	(6.962,3.005)	0.033	0.054	0.063
11	(609,310)	(6.593,3.329)	(6.583,3.349)	0.010	0.020	0.022
12	(670,309)	(7.243,3.329)	(7.243,3.340)	0.000	0.011	0.011
13	(636,355)	(6.843,3.838)	(6.875,3.838)	0.032	0.000	0.032
14	(655,298)	(7.059,3.254)	(7.081,3.221)	0.022	0.033	0.040
15	(618,324)	(6.648,3.492)	(6.681,3.502)	0.033	0.010	0.035
16	(676,333)	(7.254,3.611)	(7.263,3.603)	0.009	0.008	0.012
17	(681,315)	(7.351,3.373)	(7.362,3.405)	0.011	0.032	0.034
18	(643,274)	(6.918,2.994)	(6.944,2.971)	0.026	0.023	0.035
19	(640,314)	(6.940,3.384)	(6.922,3.394)	0.018	0.010	0.020
20	(684,277)	(7.351,2.994)	(7.384,2.994)	0.033	0.000	0.033

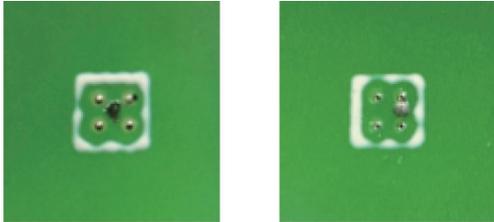
表 2 焊点检测实验结果分析  
Tab. 2 Analysis of experimental results of welding spot detection

坐标数据分析类型	均值/mm	极大值/mm	极小值/mm	极差/mm	样本数
焊点X轴坐标残差	0.022	0.053	0	0.053	20
焊点Y轴坐标残差	0.021	0.054	0	0.054	20
焊点坐标残差	0.035	0.069	0.011	0.058	20

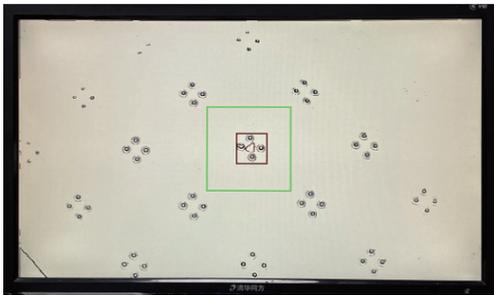
系统。主要介绍系统以 FPGA 为核心, 与外围硬件实现图像采集、图像处理、焊点检测和瑕疵判别算法, 将检测到的焊点像素坐标进行标记,

通过 VGA 实时显示处理结果。实验结果表明, 本文设计的内窥镜焊点检测系统具有实时性, 对焊点的检测精度 $\leq 0.1$  mm, 工作稳定, 体积小

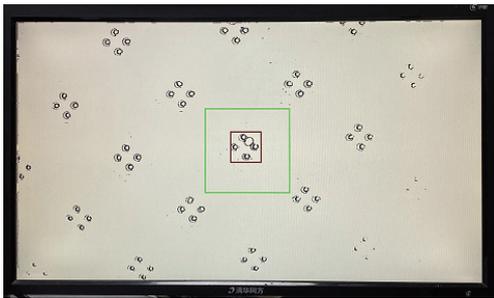
便于携带，满足系统设计的技术指标，具有实际使用价值。



(a) 目标板瑕疵图



(b) 余铜瑕疵检测



(c) 短路瑕疵检测

图 10 目标板瑕疵图

Fig. 10 Defect of target plate

参考文献:

[ 1 ] BUNYAK F, ERCAL F. Inspection of power and

ground layers in PCB images[C]//Proceedings of SPIE 3521, Machine Vision Systems for Inspection and Metrology VII. Boston, United States: SPIE, 1998: 190-197.

[ 2 ] MAR N S S, YARLAGADDA P K D V, FOOKES C. Design and development of automatic visual inspection system for PCB manufacturing[J]. *Robotics and Computer-Integrated Manufacturing*, 2011, 27(5): 949 – 962.

[ 3 ] 王梅梅. 基于机器视觉技术的自动微点焊系统 [D]. 广州: 广东工业大学, 2015.

[ 4 ] 刘党辉, 沈兰荪. DSP 芯片及其在图像技术中的应用 [J]. *测控技术*, 2001, 20(5): 16 – 19,23.

[ 5 ] 孙东雷. 基于 DSP 的点焊信号采集与 FFT 分析系统 [D]. 西安: 西北工业大学, 2005.

[ 6 ] 付昱强. 基于 FPGA 的图像处理算法的研究与硬件设计 [D]. 南昌: 南昌大学, 2006.

[ 7 ] 杨朋飞, 聂亮. 基于 FPGA 和 DDR3 的图像采集系统设计及实现 [J]. *自动化与仪表*, 2019, 34(9): 37 – 40,51.

[ 8 ] 高强, 王炜, 刘建, 等. SCCB 总线配置的 FPGA 视频采集与显示系统设计 [J]. *单片机与嵌入式系统应用*, 2014, 14(1): 73 – 75,79.

[ 9 ] 万丰丰, 周国民, 周晓. 一种去除椒盐噪声的自适应模糊中值滤波算法 [J]. *浙江大学学报:理学版*, 2019, 46(4): 445 – 453.

[ 10 ] 张棋, 贾方秀, 殷婷婷. 基于改进 Sobel 算法的实时图像边缘检测系统设计 [J]. *仪表技术与传感器*, 2018 (2): 101 – 104,108.

[ 11 ] 乔磊. 基于 FPGA 的图像边缘检测系统研究与设计 [D]. 淮南: 安徽理工大学, 2017.

[ 12 ] 夏宇闻. Verilog 数字系统设计教程 [M]. 北京: 北京航空航天大学出版社, 2003.

(编辑: 张 磊)