DOI: 10.3969/j.issn.1007-5461.2023.03.008

# 基于肖特基二极管单片集成芯片的 340 GHz 收发链路

# 张明浩1, 董亚洲2, 梁士雄3\*

(1河北省产品质量监督检验研究院,河北 石家庄 050000;
2电子科技大学,四川 成都 610000;
3中国电子科技集团公司第十三研究所,专用集成电路国家级重点实验室,河北 石家庄 050000)

摘要:针对太赫兹通信及成像等系统对高集成度射频收发链路的需求,在自主研制的太赫兹肖特基二极管的基础上,建立了器件的精确模型,设计并制备出基于二极管的倍频/混频单片集成芯片,解决了传统二极管装配难度大、一致性差的难题,提高了器件的性能。成功研制出 170 GHz、340 GHz 倍频器和 340 GHz 混频器模块,并且开发出集成化的 340 GHz 发射与接收链路。发射端一体化模块实现了 342 GHz 功率为 22 mW 的输出,接收端一体化模块实现了 330~350 GHz 单边带变频损耗在 10 dB 上下。该模块的开发为未来太赫兹通信及成像技术的应用奠定基础。
关键词:半导体器件;太赫兹肖特基二极管;倍频器;混频器;收发链路
中图分类号:TN837 文献标识码:A 文章编号:1007-5461(2023)03-00369-07

# 340 GHz transceiver link based on Schottky diode monolithic integrated chip

ZHANG Minghao<sup>1</sup>, DONG Yazhou<sup>2</sup>, LIANG Shixiong<sup>3\*</sup>

(1 Hebei Academy of Product Quality Supervision and Inspection, Shijiazhuang 050000, China;2 University of Electronic Science and Technology of China, Chengdu 610000, China;

3 National Key Laboratory of ASIC, The 13th Research Institute of China Electronics Technology Group Corporation, Shijiazhuang 050000, China )

**Abstract:** In order to meet the demand of highly integrated RF transceiver link in terahertz communication and imaging systems, a precise model of the device is established on the basis of the self-developed terahertz Schottky diode, and then a frequency doubling/mixing monolithic integrated chip based on diode is designed and fabricated, which solves the problems of difficult assembly and poor consistency of traditional diode, and improves the performance of the device. The 170 GHz, 340 GHz frequency multiplier and 340 GHz mixer modules are successfully developed, and then the integrated 340 GHz transmitting and receiving links are further developed. The integrated module of the transmitter realizes the output of 342 GHz with a power of 22 mW, and the integrated module of the receiving end

收稿日期: 2022-11-16; 修改日期: 2023-02-27

基金项目: 国家重点研发计划 (2018YFB1801503), 中央高校经费 (ZYGX2020ZB011)

作者简介: 张明浩 (1982 - ), 河北辛集人, 研究生, 高级工程师, 主要从事检验检测方面的研究。E-mail: 370068226@qq.com

<sup>\*</sup>通信作者。 E-mail: liangsx@cetc13.cn

realizes a frequency conversion loss of 10 dB up or down at 330-350 GHz single sideband. The development of the module lays the foundation for the future application of terahertz communication and imaging technology.

Key words: semiconductor device; terahertz Schottky diode; frequency multiplier; mixer; transceiver link

0 引 言

太赫兹 (THz) 频率是对特定波段 100 GHz~10 THz 电磁频率的统称,其在电磁波谱中位于微波和红外 辐射之间,是微波毫米波频率向上延伸进入光波前最后的频率区间。太赫兹频率与微波毫米波相比具有带 宽宽、安全性好、穿透性好等特点,同时,自然界中这一频率区间包含了丰富的频谱信息,因此太赫兹在通 信、成像、物质探测和射电天文等领域有着广泛的应用<sup>[1-3]</sup>。340 GHz 是太赫兹频段内的大气窗口之一,自 由空间传输损耗较小,因此在未来高速太赫兹通信中具有重大应用潜力<sup>[4]</sup>。

太赫兹成像系统离不开发射端与接收端,由于太赫兹在空气中传播损耗大,且缺少太赫兹功率放大器及低噪声放大器,因此高功率的发射源与低变频损耗的接收机成为当前研究重点。近年来各研究机构报道了 很多倍频及混频的器件。Treuttel 等阿报道了一种宽带型三倍频器,其采用可限制二次谐波信号的反向平行 二极管、均匀阻抗匹配的薄衬底传输线,以及直流偏置的压敏电阻,在 300~520 GHz 的效率为5%,输出功 率范围为0.5~1 mW。卢瑟福阿普尔顿实验室的Liu等阿介绍了一款 360 GHz 大功率肖特基二极管倍频链,级联倍频器在 180 GHz 和 354 GHz 时的峰值效率分别为 35% 和 23%; 180 GHz 倍频器在 300 mW 输入时产 生 69 mW 的最大功率,而第二级倍频器在 360 GHz 时提供 12 mW 的输出。2020年, Yang 等四基于 GaAs 单 片集成芯片设计了一款谐波混频器,在 185~255 GHz 其器件单边带变频损耗的变频损耗优于 –10.5 dB,固 定射频在 185~255 GHz 整体变频损耗优于 –10.7 dB.

目前,国内外对于倍频及混频链路的研究主要采用二极管芯片倒装的混合集成电路的方式,在340 GHz 频段尚未有对基于二极管单片集成芯片的倍频及混频链路的报道。在太赫兹频段,肖特基二极管的尺寸非常小,宽度一般为头发丝的一半,因此装配难度很大,装配的一致性也难以保证,混合集成的倍频及混频模块的性能很难进一步提高,不适合大规模应用。针对以上问题,本文基于自主研制的太赫兹肖特基二极管系列芯片及单片集成电路<sup>[8,9]</sup>,建立了二极管芯片的三维电磁场模型和等效电路模型,并采用单片集成工艺,在同一个衬底上制备了二极管与匹配电路,同时利用贴片机优化了装配精度,保证了仿真与实验的一致性。成功研制了170 GHz 二倍频器、340 GHz 二倍频器和340 GHz 二次谐波混频器,并据此完成了收发链路一体化设计,对于340 GHz 收发系统的研究具有重要意义。

## 1 倍频/混频电路仿真设计

基于自主研发的二极管[如图1(a)]建立三维电磁场模型,提取寄生参数,并与阳极结的SPICE参数相结合,最终提取出阻抗,以便进行倍频及混频电路的设计。倍频器和混频器电路的谐波仿真在仿真软件 Advance Design System 中完成。以倍频电路为例,输入信号由信号源仿真器提供,源阻抗设为波导的电压阻抗,输入信号通过一个低通滤波结构以后作用于肖特基二极管,产生的谐波信号经过匹配滤波结构和波导带 线过度到达输出波导输出。在建立倍频器整体电路原理图过程中,采用了HFSS软件仿真波导-微带过度探针以及二极管三维电磁场模型,并通过单片工艺可制备出单片集成倍频芯片如图1(b)。



图1 太赫兹肖特基二极管芯片 (a) 及其单片电路 (b)

Fig. 1 Photo of terahertz Schottky diode chip (a) and monolithic circuit (b)

采用熔融石英基片作为340 GHz分谐波混频器的电路基片材料,石英基片介电常数较低,具有更小的损耗,且加工精度高于 RT/duroid 5880基片。340 GHz分谐波混频器采用的整体电路拓扑如图2 所示。



图2 340 GHz 混频器整体电路拓扑示意图



图 3 是混频器仿真结果。从仿真结果可以看出,该混频器有较好的性能表现,在 310~370 GHz 的频带内 变频损耗基本小于 10 dB,其中在 340 GHz 处变频损耗约为7 dB,同时给出了本振和射频端口的 S<sub>1</sub>参数。

采用平衡式二次倍频方式分别实现 170 GHz 和 340 GHz 倍频模块。其中 170 GHz 倍频器的电路基片改用氮化铝材料,以提高散热能力、增加输出功率; 340 GHz 倍频器采用悬置带线降低损耗,其整体设计结构示意图如图4 所示。

图 5 为 170 GHz 和 340 GHz 倍频器的仿真结果。当输入功率为 400 mW, 170 GHz 倍频器在 160~180 GHz 频带内的倍频效率大于 15%,最大倍频效率为 26%; 340 GHz 倍频器在 320~360 GHz 频带内的倍频效率 大于 10%,最大倍频效率为 25%。

#### 2 340 GHz 发射链路研究

在太赫兹信号发射端,太赫兹源尤为重要,决定着成像或者通信系统的工作距离,当前由于器件的限制,固态太赫兹源多由低频固态源经过放大倍频获得。此处主要通过设计太赫兹发射链路、级联各个倍频模块的方式,利用功率合成增大输出功率,通过频率的倍增实现输出所需要频段的频率源。所设计的340 GHz发射链路的原理框图如图6所示,其由信号源、六倍频器、85 GHz功率放大器、170 GHz二倍频器、340 GHz

二倍频器和偏置电路组成,通过多级倍频将基频信号倍增至340 GHz,其中偏置电路为以上各模块提供所需的偏置电压。



图 3 340 GHz 混频器仿真结果。 (a) 变频损耗仿真结果; (b) 本振输入端口 S<sub>11</sub> 参数; (c) 射频输入端口 S<sub>22</sub>参数

Fig. 3 The 340 GHz mixer simulation result. (a) Simulation result of frequency conversion loss; (b)  $S_{11}$  parameter of local oscillator input port; (c)  $S_{22}$  parameter of RF input port



图4 倍频器整体电路图。(a) 三维电磁场仿真模型; (b) 倍频器中的 ADS 电路模型

Fig. 4 Overall circuit diagram of frequency doubler. (a) Simulation model of three-dimensional electromagnetic field;

(b) ADS circuit model in frequency doubler

信号源为整个链路提供13.75~14.58 GHz、功率3 mW的基频信号,其进入六倍频器,经过倍频放大后输出82.5~87.5 GHz、功率20 mW的信号用于驱动85 GHz功率放大器,得到82.5~87.5 GHz、功率700 mW的信号,其进入170 GHz二倍频器,可输出170 GHz下功率100 mW的信号,用于驱动340 GHz二倍频器,最终在340 GHz的输出功率为10 mW。

为了实现以上方案,基于自主开发的GaAs肖特基二极管工艺技术研制了170 GHz二倍频器和340 GHz 二倍频器,其中340 GHz二倍频器输出功率如图7 所示,在342 GHz最高输出功率达到22 mW。











### 3 340 GHz 接收链路研究

在太赫兹信号接收端,受制于国内器件的发展水平,缺乏高频的低噪声放大器和检波器,只能采用混频 模块的接收体系。传统的基波混频虽然变频损耗低,但是其对信号源要求高且存在本振泄露及直流偏移等 问题,同时基波混频需要多级倍频支撑其运行工作,系统的复杂度进一步增加,故而此处采用谐波混频设计, 所设计的340 GHz接收链路的原理框图如图 8 所示。

170 GHz本振倍频链是由信号源、六倍频器、85 GHz功率放大器、170 GHz二倍频器组合而成,由于 340 GHz谐波混频器所能承受的功率低,故而没有使用功率合成模块,以上链路为340 GHz谐波混频器提供 了165~175 GHz、功率5 mW的本振驱动信号。340 GHz次谐波混频器在本振驱动信号的激励下,将射频端 接收到的340 GHz信号下变频至10 GHz左右的中频信号,并输出中频。偏置电路为以上各模块馈电。

为了实现以上方案,基于自主研发的 GaAs 肖特基二极管工艺技术研制了 340 GHz 次谐波混频器,测试

结果如图9所示。由图9(a)可以看到较为明显的驻波,由于测试的是上变频结果,因此驻波主要是由本振端口引起的。虽然仿真中本振端口的*S*<sub>11</sub>参数较好,但是本振采用170 GHz的低功率倍频器输出驻波也影响到了混频器,将在后续工作中进一步优化。



图7 340 GHz 倍频链路。(a) 输出功率测试曲线及(b) 实物照片







Fig. 8 Schematic diagram of the 340 GHz receiving link



图 9 (a) 340 GHz 次谐波混频器变频损耗测试结果; (b) 340 GHz 混频链路实物照片 Fig. 9 (a) Conversion loss test result of 340 GHz sub-harmonic mixer; (b) Photos of 340 GHz mixer link

# 4 结 论

基于自主研发的GaAs肖特基二极管系列,研制了170GHz二倍频器和340GHz二倍频器,并实现了集

成化的 340 GHz 发射链路, 其在 342 GHz 达到 22 mW 的输出功率; 同时研制了 340 GHz 二次谐波混频器, 并 实现了集成化的 340 GHz 接收链路, 其在 330~350 GHz 单边带混频损耗约为 10 dB。所研制的 340 GHz 收发 模块已经在国内太赫兹高速无线通信演示系统中得到验证, 并取得良好效果, 其在太赫兹雷达以及太赫兹无 损检测系统中有潜在的应用前景。

#### 参考文献:

- [1] Wu B, Liu Z M, Wang H F, et al. Terahertz generation and transmission in CaAs waveguide structure [J]. Infrared and Laser Engineering, 2014, 43(12): 3903-3906.
   吴斌,刘志明,王恒飞,等.太赫兹波在砷化镓波导中的产生与传输 [J]. 红外与激光工程, 2014, 43(12): 3903-3906.
- [2] Li F, Shi Y L, Zhao L S, et al. Simulation and calculation of I-V characteristics of GaAs MESFET in THz detection [J]. Infrared and Laser Engineering, 2011, 40(7): 1205-1208.
   李 凡, 史衍丽, 赵鲁生, 等. 太赫兹探测用 GaAs MESFET I-V 特性模拟计算 [J]. 红外与激光工程, 2011, 40(7): 1205-1208.
- [3] Siegel P H. Terahertz technology [J]. *IEEE Transactions on Microwave Theory and Techniques*, 2002, 50(3): 910-928.
- [4] Hosako I, Sekine N, Patrashin M, *et al.* At the dawn of a new era in terahertz technology [J]. *Proceedings of the IEEE*, 2007, 95 (8): 1611-1623.
- [5] Treuttel J, Lee C, Kooi J, et al. A novel 300-520 GHz TripIer with 50 % bandwidth for multi-pixel heterodyne SIS array local oscillator signal generation [C]. 43rd International Conference on Infrared, Millimeter, and Terahertz Waves (IRMMW-THz), 2018: 1-2.
- [6] Liu H R, Viegas C, Powell J, et al. A high-power Schottky diode frequency multiplier chain at 360 GHz for Gyro-TWA applications [C]. 10th UK-Europe-China Workshop on Millimetre Waves and Terahertz Technologies (UCMMT), Liverpool, UK, 2017: 1-2.
- [7] Yang Y L, Zhang B, Ji D F, et al. Development of a wideband 220-GHz subharmonic mixer based on GaAs monolithic integration technology [J]. IEEE Access, 2020, 8: 31214-31226.
- [8] Zhang B, Ji D F, Fang D, et al. A novel 220-GHz GaN diode on-chip tripler with high driven power [J]. IEEE Electron Device Letters, 2019, 40(5): 780-783.
- [9] Liang S X, Song X B, Zhang L S, et al. A 177-183 GHz high-power GaN-based frequency doubler with over 200 mW output power [J]. IEEE Electron Device Letters, 2020, 41(5): 669-672.