

# 基于 CMOS 的高响应度太赫兹探测器线阵

白雪<sup>1</sup>, 张子宇<sup>1</sup>, 徐雷钧<sup>1\*</sup>, 赵心可<sup>1</sup>, 范小龙<sup>2</sup>

(1. 江苏大学电气信息工程学院, 江苏 镇江 212013;  
2. 中国电子科技集团公司第五十五研究所, 江苏 南京 210016)

**摘要:** 本文提出了一种基于 CMOS 0.18  $\mu\text{m}$  工艺的改进型高响应度太赫兹探测器线阵, 各探测像素单元由高增益片上天线、高耦合度差分自混频功率探测电路和集成电压放大器组成。其中, 差分探测电路利用源极差分驱动场效应管的交叉耦合电容, 将太赫兹差分信号耦合至场效应管的栅极与源极, 增强场效应管沟道内自混频太赫兹信号的强度, 实现高响应度。其次, 该探测器配备高增益片上环形差分天线与集成电压放大器, 可有效放大混频后的信号, 进而提高系统信噪比, 最终达到增强探测器响应度的目的。探测器  $1 \times 3$  线阵系统充分利用 CMOS 工艺多层结构的特点, 将电压放大器布置在天线地平面下方, 提高了芯片面积的利用率, 有效降低了制作成本, 整个系统的面积为  $0.5 \text{ mm}^2$ 。测试结果表明, 当场效应管的栅极偏置为  $0.42 \text{ V}$  时, 该探测系统对  $0.3 \text{ THz}$  辐射信号的电压响应度 ( $R_v$ ) 最大可达到  $43.8 \text{ kV/W}$ , 对应的最小噪声等效功率 (NEP) 为  $20.5 \text{ pW/Hz}^{1/2}$ 。动态测试结果显示该探测器可对不同材质的隔挡物进行区分。

**关键词:** 互补金属氧化物半导体; 太赫兹; 探测器; 宽带天线; 高响应度  
**中图分类号:** TN432 **文献标识码:** A

## High responsivity Terahertz detector linear array based on CMOS

BAI Xue<sup>1</sup>, ZHANG Zi-Yu<sup>1</sup>, XU Lei-Jun<sup>1\*</sup>, ZHAO Xin-Ke<sup>1</sup>, FAN Xiao-Long<sup>2</sup>

(1. School of Electrical and Information Engineering, Jiangsu University, Zhenjiang 212013, China;  
2. China Electronics Technology Group Corporation 55th Research Institute, Nanjing 210016, China)

**Abstract:** This paper presents an improved  $0.18 \mu\text{m}$  CMOS detector linear array with high voltage responsiveness. Each pixel consists of high-gain on-chip antenna, high-coupling self-mixing power detection circuit and integrated voltage amplifier. The differential detection circuit uses the cross-coupling capacitance of the source differential driven FET, coupling the terahertz differential signal to the gate and the source of the FET, and enhancing the strength of the self-mixing terahertz signal in the channel to achieve high responsiveness. Additionally, the detector is equipped with a high-gain differential annular antenna and an integrated voltage amplifier, which can effectively amplify the mixing signals, thus improving the signal-to-noise ratio of the system, and ultimately enhancing the detector's responsiveness. The  $1 \times 3$  detector linear array system composed of three pixels makes full use of the characteristics of the multi-layer structure of CMOS. The voltage amplifier is arranged below the antenna ground plane, which improves the utilization of the chip area and effectively reduces the production cost. The area of the detector system is  $0.5 \text{ mm}^2$ . When the gate is biased at  $0.42 \text{ V}$ , the measurement results show that, the maximum voltage responsiveness ( $R_v$ ) can reach  $43.8 \text{ kV/W}$  under the radiation of  $0.3 \text{ THz}$  signal, and the corresponding minimum noise equivalent power (NEP) is  $20.5 \text{ pW/Hz}^{1/2}$ . The dynamic measurement results show that the detector can distinguish different material blocks.

**Key words:** CMOS, THz, detector, broadband antenna, high responsiveness

## 引言

太赫兹 (Terahertz, 简称 THz) 波为频率介于  $0.1 \sim 10 \text{ THz}$  的电磁波, 直至 19 世纪末才被正式命

名。其在频谱上位于微波与红外线两大电磁波之间, 兼具两者的性能, 具有重大研究意义和广泛应用前景。太赫兹技术被众多国家的高校以及科研

收稿日期: 2023-04-08, 修回日期: 2023-07-04

基金项目: 国家自然科学基金项目 (61874050)

Foundation items: Supported by National Natural Science Foundation of China (61874050)

作者简介 (Biography): 白雪 (1975-) 女, 辽宁北票人, 副教授, 博士。主要研究领域为微波、毫米波太赫兹电路与器件设计研究, 射频电磁波能量收集与传输技术研究。Email: Baixue@ujs.edu.cn

\* 通讯作者 (Corresponding author): Email: xlking@ujs.edu.cn

Received date: 2023-04-08, Revised date: 2023-07-04



声与频率成反比,在太赫兹频段可忽略不计,则沟道热噪声成为噪声的主要来源,其噪声功率谱密度为

$$S_{v,T} = 4k_B T \gamma g_m r_o^2 \quad (4)$$

$k_B$ 为玻尔兹曼常数, $T$ 为开尔文温度, $\gamma$ 是由工艺决定的常数, $r_o$ 为MOSFET沟道电阻。将式(4)代入到式(3)中,得到噪声等效功率的具体表达式为

$$NEP = \frac{\sqrt{S_v}}{R_v} = \frac{\sqrt{4k_B T \gamma g_m r_o^2}}{R_{in}/4(V_{gs} - V_{th})} \quad (5)$$

同样由表达式可知,当MOSFET工作在亚阈值状态下时可取得最小的噪声等效功率。

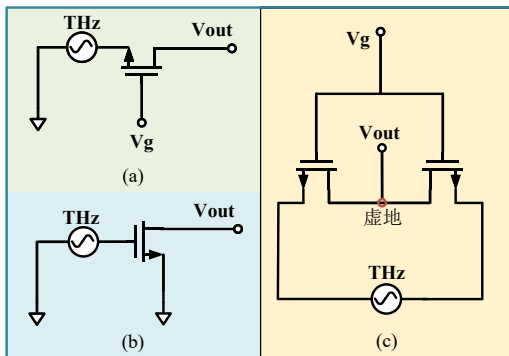


图2 自混频功率探测器电路结构(a)源极驱动;(b)栅极驱动;(c)源极差分驱动

Fig. 2 The structure of self-mixing power detector circuit (a) source driven; (b) gate driven; (c) differential source driven

目前,最受追捧的三种自混频功率探测电路结构主要包括:源极驱动电路<sup>[10]</sup>(a),栅极驱动电路<sup>[11][12]</sup>(b)和源极差分驱动电路<sup>[13][14]</sup>(c)。电路(b)原理图中的栅极驱动省略了栅极的偏置电压。其中,源极驱动电路和栅极驱动电路都是从MOSFET的单端输入,在沟道内发生自混频后在漏极输出混频信号。而源极差分驱动电路则在两个MOSFET的源极输入差分信号,漏极作为交流地,不仅可以保证晶体管的差分特性,而且能够传递电路的混频信号。此外,源极差分驱动结构可避免大的栅极与源极间寄生电容和负载阻抗的影响<sup>[15]</sup>。其良好的宽带性基本只依赖于天线信号耦合的效率以及天线与探测电路之间的阻抗匹配。三种电路结构的响应度仿真对比如图3所示,从仿真结果可知源极差分驱动的配置在同等的条件下获得的电压响应度最高。

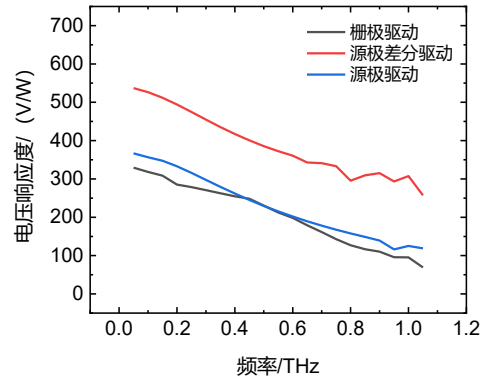


图3 三种自混频探测电路结构的响应度仿真对比

Fig. 3 Response simulation comparison of three kinds of self-mixing detection circuit

## 2 探测器阵列实现

### 2.1 电路整体结构

探测器阵列由3个太赫兹像素线性排列,每个像素由带交叉耦合电容的源极差分驱动自混频功率探测电路、高增益片上环形差分天线和集成电压放大器组成。各像素单元的输出相互独立,阵列规模的设计提高探测器中的像素点个数,实现高效率和高精度成像。3个太赫兹像素以 $80 \mu\text{m}$ 的间距等间隔排列成行,共享同一栅极偏置电压和电源电压。像素之间通过地平面隔离减少像素之间天线的相互耦合。此外,差分环形天线的轴心位置需要进行接地处理,为差分MOSFET提供直流回路。

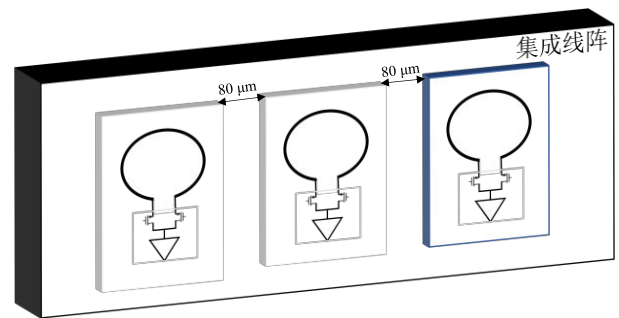


图4 太赫兹探测器线阵布局结构

Fig. 4 Terahertz detector linear array layout structure

### 2.2 片上天线设计

片上天线是探测器中的关键模块,需要高增益的天线接收微弱的太赫兹辐射信号<sup>[16]</sup>。图5所示为基于 $0.18 \mu\text{m}$  CMOS工艺的片上天线模型。CMOS工艺包含金属层、介质层和硅衬底等物理层结构,其中金属层嵌入在介质层中。利用HFSS软件对双

圆环差分结构的天线进行建模、仿真、优化。天线的辐射面选用顶层厚金属层(M6),开窗处理后的顶层金属有更好的辐射效率,其次,顶层与硅衬底距离最远,可减少信号在衬底中损耗。第四层金属(M4)为天线的地平面层,将衬底与天线辐射面进行隔离,减小能量在衬底中的损耗<sup>[17]</sup>,同时能够改善辐射方向性,实现定向辐射。天线的高效率与高定向性会提升天线本身的增益,本天线最内环独立的弧形金属段可作为引向器形成对波束的聚集引导,增强天线的方向性。另外,利用曲流技术在天线辐射面上引入弧形开槽以及嵌入式的矩形开槽,拓宽了天线的工作带宽。在HFSS中优化后的天线具有高增益和高宽带的性能及良好的定向性。

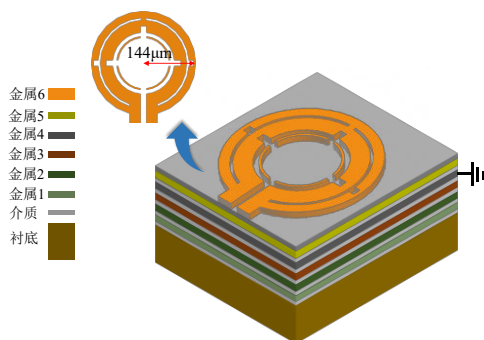


图5 0.18  $\mu\text{m}$  CMOS 工艺物理结构和天线模型

Fig. 5 Physical structure and antenna model of 0.18  $\mu\text{m}$  CMOS process

图6为天线反射系数仿真结果,在集总端口的差分激励输入下,反射系数S11的仿真结果曲线表明天线的-10 dB带宽在0.25 THz至0.34 THz范围内。图7为天线在0.3 THz的3D辐射方向图,顶向辐射的最大增益为3.9 dBi。天线的高增益性能可以为探测器的高响应度提供有力保障。1 $\times$ 3的天线阵列模型也被建立并在HFSS中进行了阵列仿真,采用等间距排布并用地堆叠进行隔离,同时激励3个天线阵元,阵列的合成波束依旧沿着法线方向,仿真所得到的天线性能与单天线性能基本一致,表明天线阵列中各天线之间具有良好的隔离。

### 2.3 电路设计

本文采用的探测器像素单元电路如图8所示,改进的源极差分驱动结构作为太赫兹自混频的核心结构<sup>[18]</sup>。太赫兹信号在NMOS晶体管沟道内呈指数衰减混频,即使在最小的栅极长度的沟道中,诱导电子密度振荡的整流也只发生在沟道的开始处,剩余的通道长度仅作为寄生电阻和电容,会降低探

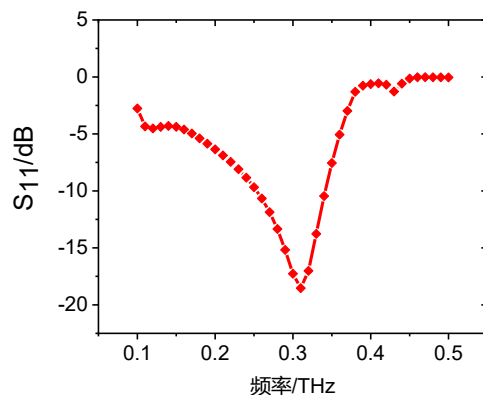


图6 天线的S11仿真结果

Fig. 6 Simulation results of S11 of antenna

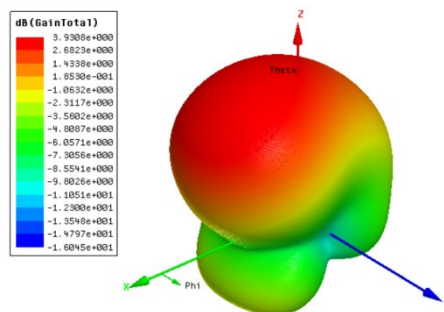


图7 天线的3D辐射方向仿真结果

Fig. 7 3D radiation direction simulation results of antenna

测器的响应。同时,沟道热噪声限制NEP理论上受益于较小的栅极宽度,但最小的晶体管尺寸会导致高频下阻抗变大,不容易匹配<sup>[15]</sup>。综合考虑晶体管长度和宽度的影响,本文中自混频MOSFET使用工艺所能达到的最小长度0.18  $\mu\text{m}$ 。而晶体管的宽度则在噪声和阻抗匹配可行性之间进行权衡选择,最终根据仿真结果将宽度设置为3  $\mu\text{m}$ 。本文提出的改进型结构利用交叉耦合电容C1、C2,使太赫兹差分信号作用在晶体管M1与M2的源极和栅极,因此晶体管沟道内源极端的太赫兹信号幅值理论上将翻倍。此结构充分利用太赫兹辐射信号的耦合来增强自混频功率探测的效率,从而提高探测器的响应度。电感L1、L2的存在阻止了太赫兹信号在栅极偏置端的泄露。电路的阻抗仿真结果如图9所示,在0.3 THz时阻抗为(125~11.83 j)  $\Omega$ ,可实现天线与电路之间的阻抗匹配。

当栅极偏置在0.41 V时,在没有片上放大器的情况下,在目标频点0.3 THz处获得的最大响应度为550 V/W,最小噪声等效功率为9.8  $\text{pW}/\text{Hz}^{1/2}$ ,仿真结果如图10所示。

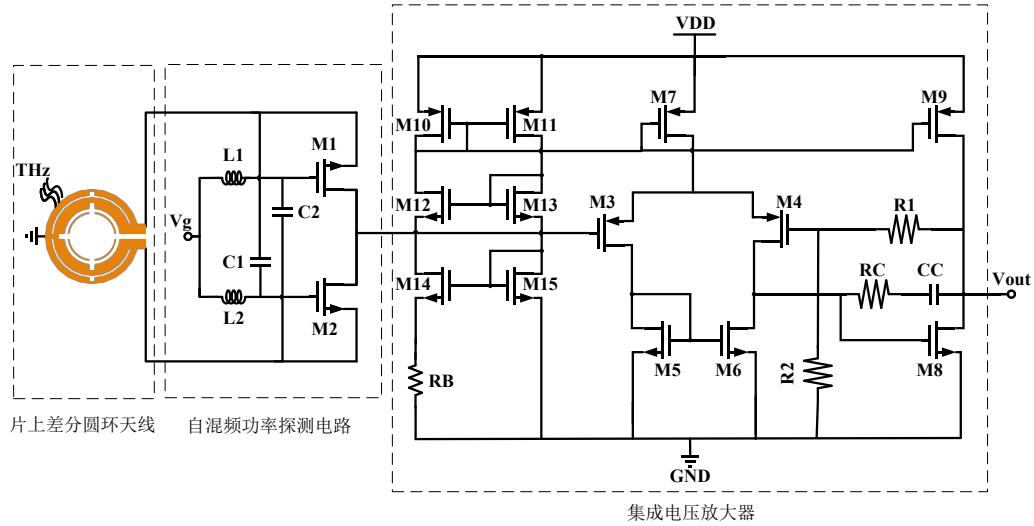


图 8 单像素电路原理图

Fig. 8 Schematic diagram of the single pixel circuit

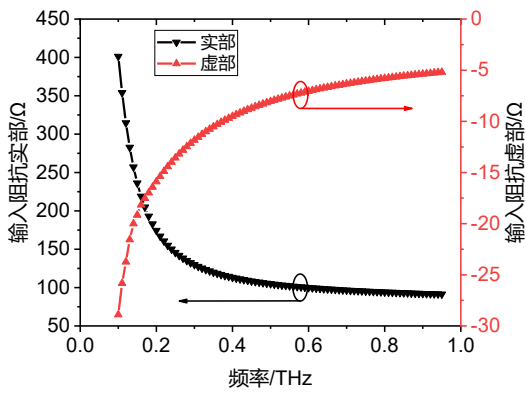


图 9 自混频功率探测电路的输入阻抗仿真结果

Fig. 9 The input impedance simulation results of self-mixing power detector

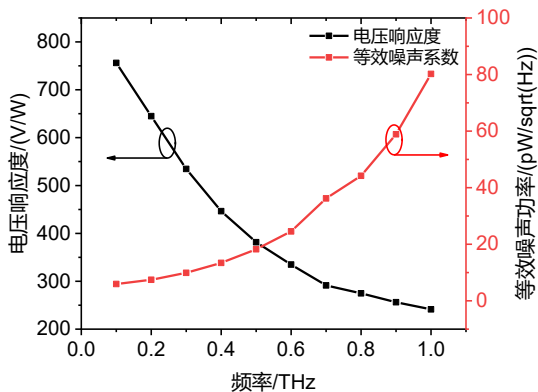


图 10 探测电路响应度与噪声等效功率仿真结果

Fig. 10 Simulation results of detector responsiveness and equivalent noise power

集成电压放大器对自混频探测电路的输出信号进行放大处理,提高探测系统的响应度,增强系统的驱动能力。低噪声、高输入阻抗是集成电压放大器要具备的性能,因为自混频功率探测电路的输出是微弱的直流信号,低噪声和高输入阻抗才能保证精确捕获输出的电压响应信号。本文采用如图 8 中所示的两级电压放大器结构,开环增益和相位仿真结果如图 11 所示,输入噪声仿真结果如图 12 所示。仿真的开环增益为 78 dB,相位裕度满足电路的稳定性要求。在完整的探测器系统中,电压放大器将以反馈的形式进行使用,设置适当的电阻 R1 与 R2 的比值,将闭环电压增益设定为 40 dB。

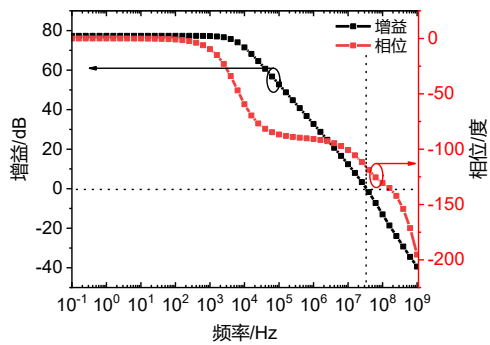


图 11 集成电压放大器的性能仿真结果

Fig. 11 Performance simulation results of integrated voltage amplifier

图 13 所示为基于 0.18  $\mu\text{m}$  工艺的探测器芯片显微照片,图中显示了阵列的整体布局,对各模块

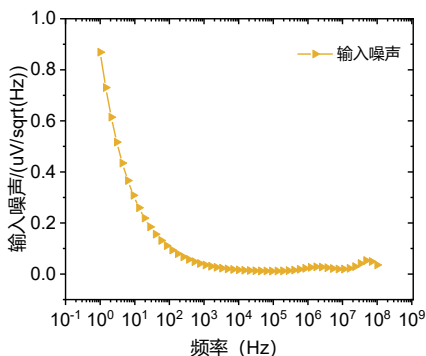


图 12 集成电压放大器的噪声仿真结果  
Fig. 12 Noise simulation results of integrated voltage amplifier

进行了标注。放大器的版图采用 M1-M3 层的金属走线,位置在天线地平面下方,图示中用蓝色区域标识出其相应物理位置。整个线阵包括焊盘在内的面积为  $0.5 \text{ mm}^2$ 。像素间距设计为  $80 \mu\text{m}$ ,以减轻衍射效应<sup>[19]</sup>。地平面采用“十字-回型”金属模块进行通铺,各像素天线之间也铺设地平面进行隔离,减少相互间的电磁干扰。橙色圆框内的金属小块是为了满足 CMOS 工艺中关于设计规则检查(DRC)中关于金属密度检查的要求所铺设的,不参与环形差分天线的辐射。

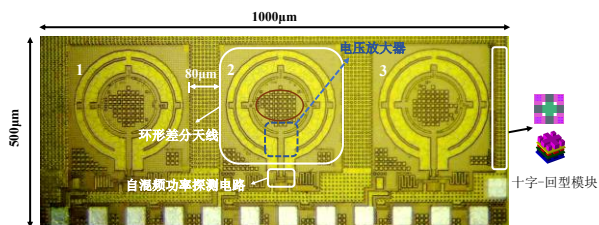


图 13 太赫兹探测器阵列版图  
Fig. 13 terahertz detector array layout

### 3 实验测试结果

首先将探测器芯片绑定到芯片外围扩展电路板上,然后利用斩波-锁相技术测量探测器阵列。由太赫兹信号源、斩波器、锁相放大器和计算机搭建如图 14 所示的太赫兹探测器测试环境。测试内容分为静态测试和动态测试。静态测试为寻找自混频功率探测电路的最佳栅极偏置点,保证探测器工作在最大效率状态。然后在最佳状态下进行响应度和噪声等效功率的测试,对探测器的性能进行表征。动态测试为测试探测器对不同材质物体隔挡时的输出响应变化。测试中所使用的太赫兹信

号源为某公司所设计的 300 GHz 的集成太赫兹源。在测试之前使用以色列的手持式 Ophir NOVA II 功率计结合 3A-P-THz 探头进行对太赫兹源的功率测试,测试环境如图 15 所示,测试结果显示功率为 0.241 mW。通过调整移动平台使信号源和探测器芯片相距 27 mm,完成太赫兹辐射的聚焦,获取最大的太赫兹辐射能量。在信号源和探测器芯片中间放置斩波片,以 50 Hz 的频率转动,同时 50 Hz 信号作为锁相放大器的同步信号,使锁相放大器能准确读取探测器的输出。

对于静态测试,首先将太赫兹信号源频率和功率进行固定,使其保持聚焦状态。固定太赫兹信号

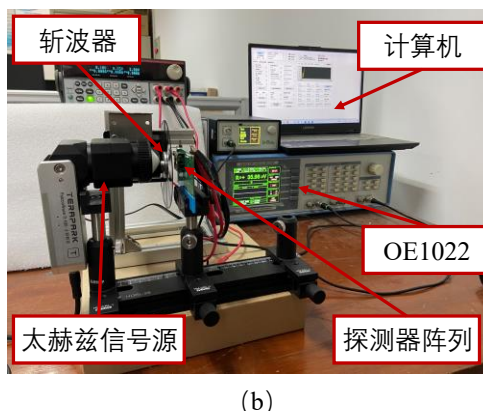
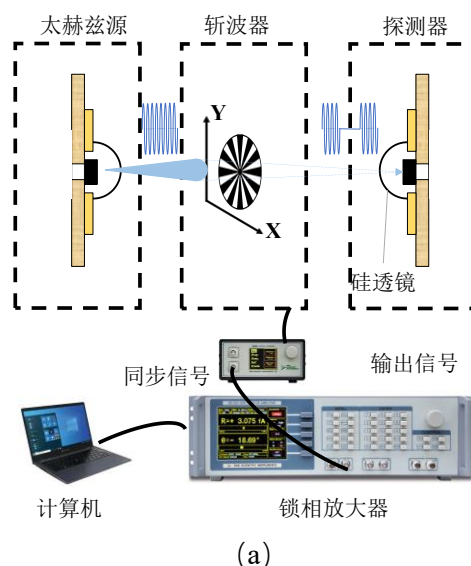


图 14 测试平台的搭建(a)测试系统的框图;(b)测试平台的实际环境  
Fig. 14 Test platform construction (a) block diagram of the test system; (b) The actual environment of the test platform



图 15 太赫兹信号源的功率测定

Fig. 15 Terahertz source power measurement

源与探测器的相对物理位置后,关闭太赫兹信号源的电源,给探测器阵列芯片上电,在锁相放大器上可观察到0.18 V左右的电压输出。此现象可能为芯片内部或PCB板级电路导致的输出直流偏移。为了继续验证探测器是否存在响应,打开太赫兹信号源,为探测器提供信号辐射,锁相放大器的输出电压会增加,表明探测器是有响应的。后续的实验测量和测量结果均以输出电压的相对值作为探测器的响应输出。将探测器栅极偏压引脚连接到直流电压源,从0.1 V到1 V,以0.05 V为步进进行调整,观察锁相放大器的测试结果并进行记录。记录的实验数据经过计算表示为响应度描绘在图16中,从曲线可知各端口最大响应栅极偏置电压为0.42 V,与仿真结果基本一致。但线阵中各端口的最大响应度出现了不同程度的降低,最大响应度为第二端口的43.8 kV/W。噪声等效功率的测试在频谱仪上进行噪声的测试,记录数据经过将噪声功率谱数据转化成噪声等效功率,绘制在图17中。

对于出现不一致,以及响应度降低原因分析认为,可能是受到测试环境和芯片本身的限制,测试过程中会有信号损失以及干扰带来的测试误差。其中误差来源包括但不限于1)无法准确识别探测器接收的太赫兹功率,2)测量系统中驻波引起的响应度测量与距离和频率的纹波,3)阵列中各像素点周围环境的不一致,以及4)由于有限地平面尺寸引起的天线纹波。这些因素的叠加可以对测量的响应度和NEP贡献高达2 dB的误差<sup>[20]</sup>。受限于实验的测试环境和实验设备,具体的误差无法补偿,所以测试结果的计算中太赫兹入射功率的值均以衰减3 dB为实际上太赫兹接收到的功率。

对于动态测试,保证测试平台维持电压响应度的测试配置,在太赫兹信号源和太赫兹探测器之间

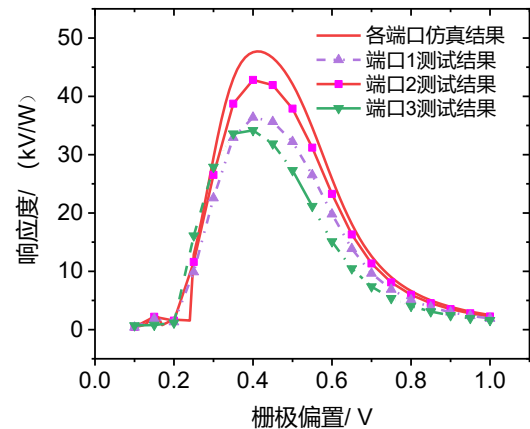


图 16 探测器各端口的仿真与测试响应度

Fig. 16 Simulation and measurement responsiveness of each port

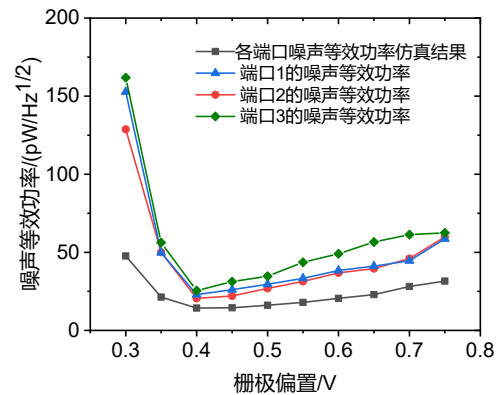


图 17 噪声等效功率的仿真与测试结果

Fig. 17 Simulation and measurement results of noise equivalent power

加入阻挡物,例如金属薄板、A4纸等,观察输出电压的变化。动态实验选用响应度最大的端口2进行测试,且选择自混频功率探测电路的直接输出端口,未经过像素单元中的片上放大器,在上位机中可观察到电压信号波动的图像。如图18所示,当放置阻挡物之后由于探测器接收的太赫兹功率降低,所以输出电压会降低,图示清晰的反映了这一过程。

通过更换不同的阻挡物,可发现探测器对不同阻挡物的响应程度不同。图19反应了动态测试的结果,红色框内为两张A4纸叠加阻挡时的探测器响应,绿色框内为薄铜板进行阻挡时的探测器响应。太赫兹信号穿透纸张时会对信号产生衰减,所以响应电压会降低。铜板对太赫兹的衰减程度更甚,会导致响应度电压降低的更多。通过测试可以发现,1×3的线阵可以实现对太赫兹的响应,具备成像的



图 18 锁相放大器显示的太赫兹探测响应波形  
Fig. 18 Terahertz detection waveform displayed by a phase-locked amplifier

基础,如果完备后端的数据处理电路将可能实现太赫兹探测成像目标。



图 19 对不同隔挡物(A4纸和铜板)的透射结果  
Fig. 19 Transmission results for different barriers (A4 paper and copper sheet)

表 1 对比了近年来太赫兹探测器的研究成果,通过对比结果可知,探测器阵列具有较为优良的响应度和噪声等效系数。

### 4 结论

本文采用 0.18 μm CMOS 工艺完成高响应度探测器线阵的制备。通过分析对比了几种常用的自混频功率探测结构的性能,选择源极差分驱动结构作为自混频功率探测结构,改进后的带交叉耦合电容的结构增强太赫兹信号在小尺寸晶体管沟道内

的强度,提高晶体管漏极和源极间的输出电压,从而提高探测器的响应度。通过结合电磁仿真与电路仿真,完成高增益片上环形差分天线、源极差分驱动自混频功率探测电路和集成低噪声电压放大器的联合仿真,优化模块间的级联使探测器系统整体性能达到最优。不修改制造工艺情况下,在 0.5 mm × 1 mm 的面积上实现 1 × 3 线阵的制备,其中包括焊盘和片上天线。在室温条件下搭建测试平台对探测器阵列芯片进行测试,当栅极偏置电压为 0.42 V,晶体管工作在亚阈值区,此时该探测器的最大响应度可达 43.8 kV/W,最小 NEP 为 20.5 pW/Hz<sup>1/2</sup>。探测器阵列芯片的动态测试表明该探测器阵列可区分不同材质的物体。实验测试表明本文提出的探测器可进一步应用到太赫兹探测成像系统中,待完善探测器响应信号数据处理电路和成像算法后,可实现太赫兹探测成像。值得注意的是,采用的多像素探测方法在于提高检测速度,但由于缺少通道间的相位信息,相较于包含响应相位信息的外差混频探测方式,其灵敏度主要依赖于单个天线单元的增益,响应信号中也只包含幅值信息。

### References

[1] ZHANG Yu-Ping, TANG Li-Bin, LIU Yu-Fei, et al. The research progress and application of novel terahertz detectors [J]. Journal of Infrared and Millimeter Waves, 2020, 39(2):191-210.(张玉平,唐利斌,刘玉菲,等.太赫兹新型探测器的研究进展及应用[J].红外与毫米波学报), 2020, 39(2):191-210.

[2] ZHOU Zhi-Wei. Review of terahertz technology development (Part I) [J]. Dual Use Technologies & Products, 2020, 435(1):40-44.(周智伟.太赫兹技术发展综述(上)[J].军民两用技术与产品), 2020, 435(1):40-44.

[3] YANG Jing, QIU Jie-Fu, JIANG Hui, et al. The application of terahertz technology in paintings [J]. Journal of Infrared and Millimeter Waves, 2022, 41(01):218-229.(杨静,邱杰夫,姜辉,等.太赫兹技术在绘画类文物上的应用与展望[J].红外与毫米波学报), 2022, 41(01):

表 1 性能总结对比

Table 1 Performance summary and comparison

文献	工艺	频率(THz)	最大响应度(kV/W)	噪声等效功率(pW/Hz <sup>1/2</sup> )
本文	0.18 μm CMOS	0.3	43.8*	20.5*
[12]	0.13 μm CMOS	0.29	5	10
[17]	65 nm CMOS	0.32	2	3.5
[20]	0.18 μm SiGe BiCMOS	0.32	18	34
[21]	0.25 μm CMOS	0.3	2.3	320
[22]	45 nm CMOS	0.3	1.8	100
[23]	0.13 μm SiGe	0.315	6.1	21.2

\*因未对测试系统进行标定,以环境对太赫兹信号辐射功率损失 3 dB 来衡量测试误差。



- 218–229.
- [4] Hillger, Philipp, Grzyb, et al. Terahertz imaging and sensing applications with silicon-based technologies [J]. *IEEE Transactions on Terahertz Science and Technology*, 2019, **9**(1):1–19.
- [5] LIU Hong-Xiang, YAO Jian-Quan, WANG Yu-Ye, et al. Review of THz near-field imaging [J]. *Journal of Infrared and Millimeter Waves*, 2016, **35**(03):300–309+376. (刘宏翔, 姚建铨, 王与焯, 等. 太赫兹波近场成像综述 [J]. *红外与毫米波学报*), 2016, **35**(03):300–309+376.
- [6] Dyakonov M, Shur M. Detection, mixing, and frequency multiplication of terahertz radiation by two-dimensional electronic fluid [J]. *IEEE Transactions on Electron Devices*, 1996, **43**(3):380–387.
- [7] Boppel S, Lisauskas A, Mundt M, et al. CMOS integrated antenna-coupled field-effect transistors for the detection of radiation from 0.2 to 4.3 THz [J]. *IEEE Transactions on Microwave Theory and Techniques*, 2012, **60**(12): pp:3834–3843.
- [8] Yang Qi-Xuan, Ji Xiao-Li, Xu Yue, et al. Improved performance of CMOS terahertz detectors by reducing MOS-FET Parasitic Capacitance [J]. *IEEE Access*, 2019, **7**:9783–9789.
- [9] Ojefors E, Pfeiffer U R, Lisauskas A, et al. A 0.65 THz focal-plane array in a quarter-micron CMOS process technology [J]. *IEEE Journal of Solid-State Circuits*, 2009, **44**(7):1968–1976.
- [10] Liu Zhao-Yang, Liu Li-Yuan, Yang Jie, et al. A CMOS fully integrated 860-GHz terahertz sensor [J]. *IEEE Transactions on Terahertz Science & Technology*, 2017, **7**(4):455–465.
- [11] Moustafa K, Matteo P. Response Optimization of antenna-coupled FET detectors for 0.85-to-1-THz imaging [J]. *IEEE Microwave & Wireless Components Letters*, 2018, **28**(10):903–905.
- [12] Schuster F, Coquillat D, Videlier H, et al. Broadband terahertz imaging with highly sensitive silicon CMOS detectors [J]. *Opt. Express*, 2011, **19**(8):7827–7832.
- [13] Al, Hadi, Richard, et al. A 1 k-pixel video camera for 0.7 – 1.1 terahertz imaging applications in 65-nm CMOS [J]. *IEEE Journal of Solid-State Circuits*, 2012, **47**(12):2999–3012.
- [14] Al, Hadi, Richard, et al. A terahertz detector array in a SiGe HBT technology [J]. *IEEE Journal of Solid-State Circuits*, 2013, **48**(9):2002–2010.
- [15] Ferrerasmayo M, Cibiraite-Lukenskiene D, Lisauskas A, et al. Broadband sensing around 1 THz via a novel biquad-antenna-coupled low-NEP detector in CMOS [J]. *IEEE Transactions on Terahertz Science and Technology*, 2020, **11**(1):16–27.
- [16] He Ye-Jun, Chen Ya-Ling, Zhang Long, et al. An overview of terahertz antennas [J]. *China Communications*, 2020, **17**(7):124–165.
- [17] Shaulov E, Jameson S, Socher E. A zero bias J-band antenna-coupled detector in 65-nm CMOS [J]. *IEEE Transactions on Terahertz Science and Technology*, 2021, **11**(1):62–69.
- [18] Xu Lei-Jun, Guan Jia-Ning, Bai Xue, et al. A novel CMOS multi-band THz detector with embedded ring antenna [J]. *Journal of Infrared and Millimeter Waves*, 2017, **38**(10):1189–1205.
- [19] Kim D Y, Park S, Han R, et al. Design and demonstration of 820-GHz array using diode-connected NMOS transistors in 130-nm CMOS for active imaging [J]. *IEEE Transactions on Terahertz Science and Technology*, 2016, **6**(2):306–317.
- [20] Uzunkol M, Gurbuz O D, Golcuk F, et al. A 0.32 THz SiGe 4 x 4 imaging array using high-efficiency on-chip antennas [J]. *IEEE Journal of Solid-State Circuits*, 2013, **48**(9):2056–2066.
- [21] Pleterek A, Janez Trontelj. A self-mixing NMOS channel-detector optimized for mm-wave and THZ signals [J]. *Journal of Infrared and Millimeter Waves*, 2012, **33**(6):615–626.
- [22] Uzunkol M, Edwards J M, Rebeiz G M. A 0.3 THz 4 x 4 cold-FET imaging array in 45 nm CMOS SOI [C] USA: Microwave Symposium. IEEE, 2014:1–4.
- [23] Yoon D, Kim J, Yun J, et al. 300-GHz direct and heterodyne active imagers based on 0.13- $\mu\text{m}$  SiGe HBT technology [J]. *IEEE Transactions on Terahertz Science and Technology*, 2017, **7**(5):536–545.