

(100)与(111)晶面硅基金属整片键合后 选择性去衬底技术*

杜佳怡^{1*}, 聂君扬⁴, 孙捷^{1,3}, 林畅², 吴大磊²,
杨天溪², 黄忠航¹, 严群²

(1. 福州大学, 平板显示技术国家地方联合工程实验室, 中国福建光电信息科学与技术创新实验室, 福州 350100;
2. 中国福建光电信息科学与技术创新实验室, 福州 350100;
3. 瑞典查尔摩斯理工大学, 量子器件物理实验室, 哥德堡 41296; 4. 西安交通大学, 电信学部, 西安 710049)

摘 要: 采用硅基金属整片键合后选择性去衬底技术, 通过热压键合技术将(100)晶面硅与(111)晶面硅高温键合, 利用聚二甲基硅氧烷保护(100)晶面硅衬底, 再粗化(111)晶面硅衬底加快其刻蚀速率, 后通过湿法选择性刻蚀去除(111)晶面硅衬底。此技术在不损伤硅基驱动芯片的前提下实现了选择性去除硅基氮化镓外延衬底, 是一种材料混合集成的新技术, 有望应用于自对准硅基 Micro-LED 微显示器件制程和光电子器件集成领域。

关键词: 硅基微米级发光二极管; 巨量转移; 硅基互补金属氧化物半导体; 热压键合; 选择性刻蚀
中图分类号: TN305; O711 **文献标志码:** A **文章编号:** 1005-488X(2023)01-0001-06

(100) and (111) Selective De-substrate Technology after Whole-sheet Bonding of Silicon-based Metals

DU Jiayi, NIE Junyang, SUN Jie, LIN Chang, WU Dalei, YANG Tianxi,
HUANG Zhonghang, YAN Qun

(1. National and Local United Engineering Laboratory of Flat Panel Display Technology, Fuzhou University, and Fujian Science and Technology Innovation Laboratory for Optoelectronic Information of China, Fuzhou 350100, CHN; 2. Fujian Science and Technology Innovation Laboratory for Optoelectronic Information of China, Fuzhou 350100, CHN; 3. Quantum Device Physics Laboratory, Chalmers University of Technology, Göteborg 41296, Sweden; 4. Faculty of Electronic and Information Engineering, Xi'an Jiaotong University, Xi'an 710049, CHN)

收稿日期: 2022-09-08

* 基金项目: 福建省科技厅项目(2021HZ0114, 2021J01583, 2021L3004); 中国福建光电信息科学与技术创新实验室项目(2021ZZ122)

作者简介: 杜佳怡(1997—), 女, 硕士研究生, 主要研究方向为晶面键合、化学湿法刻蚀以及氮化镓 μ LED 集成信息显示; (E-mail: 13309207233@163.com)

聂君扬(1990—), 男, 博士研究生, 研究方向为半导体技术、Micro-LED 显示技术;

孙捷(1977—), 男, 博士生导师, 主要研究方向为氮化镓 μ LED 集成信息显示、二维半导体材料生长及其在纳米电子学中应用的研究。

** 通讯作者

Abstract: In this paper, the selective substrate removal technology after the silicon-based metal monolithic bonding was used. The (100) crystalline silicon was bonded to (111) crystalline silicon at high temperature by hot-pressure bonding technology. The (100) crystalline silicon substrate was protected by polydimethylsiloxane (PDMS). Then, the (111) crystalline silicon substrate was roughened to accelerate the etching rate. Finally, the (111) crystalline silicon substrate was removed by the wet selective etching. The (111) crystalline silicon substrate of GaN epitaxial substrates was selectively removed with saving the Si-based driver chip. It is a new technology for the mixing and integration of material. It is expected to be applied in the manufacturing process of self-aligned silicon-based micro-LED microdisplay devices and optoelectronic device integration.

Key words: silicon-based micro-LED; mass transfer; silicon-based CMOS hot press bonding; selective etching

引 言

Ⅲ族氮化物特有的带隙范围,优良的光电性质使得基于氮化物材料的光电子器件有着广泛的应用前景^[1-3],尤其是基于氮化镓材料的Micro-LED显示技术备受学术界和产业界的瞩目。一般来说,需要将数目庞大、微米级尺寸(通常 $\leq 50 \mu\text{m}$)的Micro-LED芯片从原基板上转移至目标基板(即驱动背板)上,这需要高精度的转移、键合设备,并涉及基板剥离和芯片取放等诸多步骤。该技术路线即巨量转移技术,是限制Micro-LED显示产业化的瓶颈之一。针对微显示和高密度显示,可以直接将衬底上的氮化镓Micro-LED芯片与硅基CMOS显示驱动芯片键合互联,能够规避过程繁复的巨量转移技术^[4-5]。相关技术研究、样机开发在国内外已有多个团队展开^[6-7]。然而,这些研究普遍基于蓝宝石衬底的氮化镓^[8-9],需要高精度的倒装键合设备,制备的微显示模块亦需要将蓝宝石衬底剥离或减薄。较大的热失配以及较高的硬度使得基于蓝宝石衬底的氮化镓器件面临许多工艺挑战。而同样结构的硅基Micro-LED微显示芯片则需要通过多次临时衬底的转移以实现硅衬底的剥离以及与驱动芯片的键合。

因此,先将氮化镓外延片与驱动芯片进行键合,后开展芯片工艺的制程方案在近些年陆续被多个团队提出^[10-11]。对于硅基氮化镓器件,需要将作为氮化镓外延衬底的(111)晶面硅衬底去除以便芯片出光。然而,如何实现硅衬底的选择性去除是一大难点。通常用于微显示器件的驱动芯片基于(100)晶面硅制程,而硅基氮化镓外延片则采用

(111)晶面硅作为外延衬底。常用的碱性溶液对硅的刻蚀具有各向异性,(100)晶面硅的刻蚀速率要远大于(111)晶面硅^[12-14],这对于硅基Micro-LED微显示芯片的制备是极其不利的。

文章提出了一种硅衬底去除工艺,对于(111)晶面硅与(100)晶面硅的键合结构,利用PDMS对(100)晶面硅进行保护,并对(111)晶面硅进行表面粗化,能够选择性地去除(111)晶面硅。实验结果表明,利用该工艺,氢氧化钾(KOH)刻蚀上述键合结构的(111)晶面硅与(100)晶面硅的刻蚀选择性比约为0.088,经过粗化的(111)晶面硅的刻蚀速率从 $0.15 \mu\text{m}/\text{min}$ 提升到 $0.36 \mu\text{m}/\text{min}$,刻蚀时间从60 h减少到25 h。这种硅衬底选择性去除工艺应用在硅基Micro-LED微显示技术上,可极大地简化工艺制程,加速Micro-LED显示技术的产业化进程。

1 实 验

1.1 键合

文章使用的两个硅片单面抛光,尺寸均为 $10 \text{mm} \times 10 \text{mm}$,其中(100)晶面硅厚度为 $400 \mu\text{m}$, (111)晶面硅厚度为 $540 \mu\text{m}$ 。硅片表面蒸镀溅射Cr/Al/Ti/Pt/Au,金属层总厚度为 $1.7 \mu\text{m}$ 。进行了两组对照实验(其中一组用氧等离子体轰击硅片表面),以研究氧等离子体表面处理(RIE)对键合效果的影响。采用热压的方法将(100)和(111)晶面硅基金属进行键合,具体实验工艺步骤如下:

(1)对硅片表面清洗,先用丙酮超声浸泡5 min,后用清洗溶液(去离子水:无水乙醇:丙酮=2:1:1)

处理 15 min,清除硅片表面的颗粒、金属离子、有机物、氧化物等杂质;

(2)采用氧等离子体表面处理对硅片表面活化,用氧等离子体轰击硅片表面,活化功率为 113.295 W(电流为 195 mA,电压为 581 V),氧气流量为 50 cm³/min,处理时间为 15 min,增加硅片的表面能,降低硅片表面的粗糙度,为键合做准备;

(3)去离子水冲洗硅片表面并用氮气吹干;

(4)(100)晶面硅与(111)晶面硅基金属整片键合,键合时间为 15 s,键合温度为 250 °C。

1.2 选择性刻蚀

首先,在(100)晶面硅的非键合面刮涂一层 1 mm 厚的 PDMS,之后抽真空去除气泡,随后在 80 °C 下进行 1 h 热烘使其固化。然后再对(111)晶面硅表面进行粗化以加快刻蚀速率,粗化溶液为配比为 NaOH:异丙醇:去离子水=2.891 g:15 ml:50 ml 的混合溶液,将玻璃烧杯置于 80 °C 恒温水浴中,刻蚀 30 min,同时用塑料薄膜将烧杯盖住防止异丙醇挥发。由于背面没有抛光,这种方法会优先攻击硅片背面刻蚀较快和相对缺陷较多的区域,使得(111)晶面硅片背面形成许多微小的金字塔形刻蚀坑结构,能够暴露出(100)等刻蚀速率更快的晶面,进而达到粗化表面的目的,进而大大缩短刻蚀(111)晶面硅衬底的时间。将粗化后的样片放入盛有浓度为 20% 的 KOH 溶液以及 8% 浓度的异丙醇的聚四氟乙烯烧杯中,并在 100 °C 带有温度传感器的油浴中恒温加热,刻蚀 25 h 后用去离子水冲洗干净。具体步骤如图 1 所示。

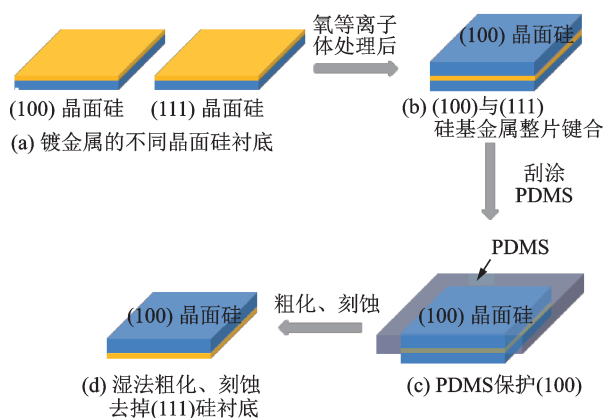


图1 硅基金属整片先键合后选择去衬底技术工艺步骤

Fig.1 Process steps for silicon-based metal wafer bonding followed by selective de-substrate technology

2 实验结果及分析

下文主要对键合过程中氧等离子体表面处理提高键合质量、粗化表面提升刻蚀速率、选择性去衬底进行分析。

2.1 氧等离子体处理提高键合质量

硅硅直接键合与其表面能密切相关。传统技术中,常通过提高硅片表面能,进而在键合中根据能量最低原理,使整个体系能量达到最低,实现硅硅高质量键合。现有工艺通常用湿法和干法活化技术来提高硅表面能,其中干法如氧等离子体活化技术污染少,能较好地提高键合质量^[15],因此在键合前先对硅表面进行氧等离子体处理,提高其表面能。虽然文中的工作并非硅硅直接键合,但依然可借用这种等离子体处理技术来提高硅和其上金属薄膜的吸附性,从而间接地增加后续硅基金属键合的强度和可靠性。

对氧等离子体表面处理后的二号硅片和未处理过的二号硅片进行了表面粗糙度的测试,结果如图 2(a)和图 2(b)所示,二维平面内选取的测试面积为 5 μm×5 μm,从原子力显微镜(AFM)的二维图像中可以看出,处理后的硅片表面高度差较小,表面颗粒感较弱,颗粒分布均匀性较好。表面粗糙度可以从 Sq (方均根高度)和 Ra (轮廓算术平均偏差)来分析。测试出处理后硅片的表面 Sq 值从 6.91 nm 降低到 5.26 nm,其表面 Ra 值从 4.65 nm 减小到 2.74 nm。 Sq 值定义区域中各点高度的方均根,相当于高度的标准偏差, Sq 值越小,表面粗糙度越低; Ra 值定义在取样长度内,沿测量方向(Y 方向)的轮廓线上的点与基准线之间距离绝对值的算术平均值, Ra 值越大,样品表面最低点到最高点之间的差值越大,表面粗糙度也就越大。图 2(c)和图 2(d)为使用聚焦离子束(FIB)切割得到的键合截面的 SEM 图像,可以看到未经过处理的键合截面有明显的缝隙和孔洞,而经过 RIE 处理后的截面缝隙有所改善,孔洞也有所减少,这就说明 RIE 处理可以提高键合的质量。因此,硅片表面经过氧等离子体处理后,粗糙度明显降低,键合界面得到明显改善,键合强度有所提高。表明基于氧等离子体活化的硅硅直接键合工艺是可行的,能较好地提高截面的键合质量。

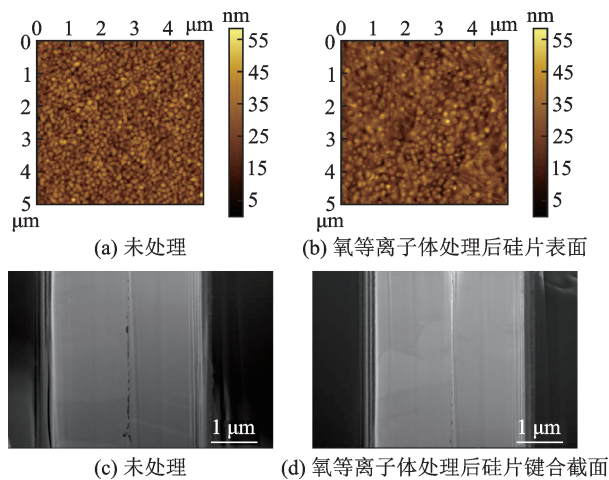


图2 硅片表面的AFM图像

Fig.2 AFM images of wafer surface

2.2 粗化表面提升刻蚀速率

目前刻蚀(111)晶面硅所采用的刻蚀液有碱性溶液(KOH、NaOH)、酸性溶液(HF、HNO₃)、TMAH等,其中酸性溶液为各向同性刻蚀,而TMAH作为各向异性刻蚀,对硅的刻蚀选择比过小^[16],碱性溶液作为最优选择,在粗化后能够达到最佳刻蚀选择比,这也是文中工艺的优势所在。

氢氧化钠与异丙醇组成的混合溶液中,OH⁻的刻蚀首先从(111)晶面开始,当刻蚀液接触到(100)晶面时达到刻蚀最大深度,形成金字塔形的微结构或平整的塔基底座状。基于不同晶向的硅表面原子密度和悬挂键数量不同,碱性溶液对硅的各向异性刻蚀,(111)晶面硅经碱法粗化表面形成了诸多散乱分布的倒金字塔形坑,如图4(a)所示。一方面,由于(111)晶面原子密度大于(100)晶面原子密度,原子密度越大原子结构越紧密,导致OH⁻离子与(111)晶面硅原子的化学反应速率较慢^[17]。另一方面,悬挂键的数量越少刻蚀速率越慢,(111)晶面每一个硅原子表面只有一个悬挂键,而(100)晶面每一个硅原子有两个悬挂键,故(111)晶面的刻蚀速率较(100)晶面慢很多^[18]。文中粗化是利用碱性刻蚀溶液对不同晶面的刻蚀速率不同,(111)单晶硅表面刻蚀形成散乱的金字塔形结构暴露出更易刻蚀的晶面,为后续提升刻蚀速率做准备^[19]。

文中设置(111)晶面硅粗化时间分别为20 min、30 min和40 min,如图4(b),4(c),4(d)。粗化时间为20 min时,硅片表面出现的微小金字塔形结构,但是金字塔结构的宽度与高度较小,尺寸为10 μm左右,暴露出的其他易刻蚀晶面较少。反应进行到30 min,微结构的尺寸逐渐增大到20 μm左右,结构

密度分布也较为均匀。40 min后,尺寸稍小的金字塔结构粗化,结构尺寸主要为大于20 μm的结构,且金字塔尖处被刻蚀掉。由于钻蚀作用^[20]限制了硅表面倒锥的深宽比(纵向刻蚀深度与横向刻蚀宽度之比),粗化时间20 min、30 min和40 min,分别对应欠粗化、标准粗化和过粗化三种情况^[21]。

为了理解粗化情况对刻蚀速率的影响,将粗化形成的金字塔形结构简化为梯台结构,刻蚀面为侧面的三个梯形和底面的一个三角形,如图3。假设上下面为等边三角形,侧面为梯形,通过公式(1)估算图3的表面积 S (除阴影外的面积和),见表1,这里由于图4(d)中与底面三角形最上方顶点相连的侧面已经由近似的梯形变成三角形,其面积按三角形面积计算,通过公式(2)估算其表面积。粗化时间为30 min的表面积最大,即暴露出更易刻蚀晶面

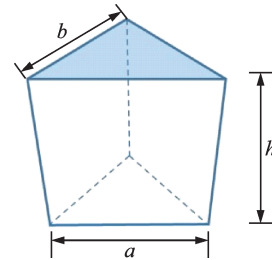


图3 粗化形成的金字塔形结构示意图

Fig.3 Schematic of the pyramidal structure formed by coarsening

表1 不同粗化时间形成的金字塔形结构表面积

Tab.1 Surface area of pyramidal structures formed at different roughening times

| 粗化时间/min | $a/\mu\text{m}$ | $b/\mu\text{m}$ | $h/\mu\text{m}$ | $S/\mu\text{m}^2$ |
|----------|-----------------|-----------------|-----------------|-------------------|
| 20 | ~10.4 | ~5.9 | ~2.5 | ~107.9 |
| 30 | ~36.9 | ~16.8 | ~7.6 | ~1 201.7 |
| 40 | ~32.9 | ~13.7 | ~6.0 | ~846.9 |

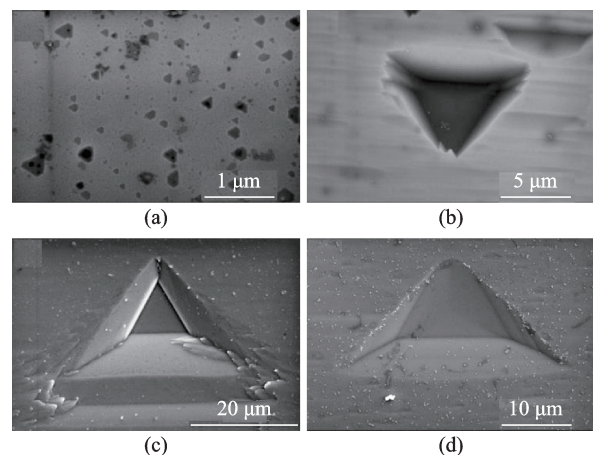


图4 表面粗化SEM图

Fig.4 SEM images of surface roughening

的表面积最大。因此,对(111)晶面硅进行粗化30 min,能够最大程度上缩短(111)晶面硅的刻蚀时间,如图5(d)所示。

$$S = \frac{\sqrt{3}}{4}a^2 + \frac{3}{2}(a+b)h \quad (1)$$

$$S = \frac{\sqrt{3}}{4}a^2 + (a+b)h + \frac{1}{2}ah \quad (2)$$

其中, a 、 b 分别为上下等边三角形边长, h 为梯形的高度(即金字塔结构的深度)。

2.3 选择性去衬底

由于KOH刻蚀硅的各向异性,(100)晶面硅的刻蚀速率要远大于(111)晶面硅,想要保护(100)晶面硅的同时缩短(111)晶面硅的刻蚀时间是很困难的。目前企业中使用夹具将正面结构同刻蚀液隔离,但此方法的夹具材料选择和设计都需要考量。文中采用一种高分子聚合物包裹在(100)晶面硅表面,这种保护胶能够经受刻蚀溶液和粗化溶液的长时间反应。

这里由于刻蚀(111)晶面硅是呈倒金字塔形从外向里刻蚀,因此刻蚀的深度可以通过台阶仪(Dektak-XT)测试完成。不同KOH刻蚀溶液在不同温度下对(100)晶面硅的刻蚀速率如图5(a)所示,刻蚀速率随着温度的上升不断提高,随着KOH浓度的增加先上升后下降,100℃下20%浓度KOH的刻蚀速率最高,(100)晶面硅的刻蚀速率达到了约4.1 $\mu\text{m}/\text{min}$ 。同KOH刻蚀溶液在不同温度下对(111)晶面硅的刻蚀速率如图5(b)所示,可以看出刻蚀速率随温度升高急剧增大,同样地随着KOH浓度的增加先上升后下降,(111)晶面硅的刻蚀速率达到了约0.014 $\mu\text{m}/\text{min}$ 。这种现象可由Glembocki, Palik, I.Wang等^[22]提出的水合模型来解释,此模型认为硅的异向刻蚀是由刻蚀液中自由水(非水合离子形式存在的 H_2O)和 OH^- 离子同时参与的反应,浓度较低时, OH^- 离子浓度较低,然而自由水浓度却相对较大。随着浓度的增加, OH^- 离子浓度较大,可是水合作用的存在又使得自由水分子浓度降低。因此,两种因素相互制约的前提下,使得单晶硅的湿法刻蚀过程中各晶面的刻蚀速率随刻蚀溶液浓度变化曲线中出现了峰值。20% KOH+IPA刻蚀溶液在100℃时(111)晶面硅的刻蚀速率如图5(c)所示,结果表明,异丙醇的添加会使刻蚀速率呈现先上升后下降的趋势,是因为异丙醇的结构含有2个亲油基和一个亲水基,将异丙醇加入碱性溶液中,亲水基会附着到硅的表面,亲油基远离

硅的表面形成保护膜,因此当异丙醇的浓度越高,刻蚀速率反而下降,与文献[23]中相同。图5(d)显示的是(111)晶面硅粗化20 min、30 min、40 min后在20% KOH+IPA刻蚀溶液中100℃时的刻蚀速率,可知粗化30 min后的刻蚀速率最高,达到0.36 $\mu\text{m}/\text{min}$ 。文中最终选择的最佳刻蚀浓度为20% KOH+8% IPA、最佳刻蚀温度为100℃,相较于未粗化和未加异丙醇,刻蚀选择比从0.037提升到0.088,(111)晶面硅的刻蚀速率从0.155 $\mu\text{m}/\text{min}$ 提升到0.36 $\mu\text{m}/\text{min}$,刻蚀总时间从60 h减少到25 h。在刻蚀过程中,碱性刻蚀溶液未对PDMS造成影响,很好的保护了(100)晶面硅不被刻蚀,与文献中相同^[24]。这里的刻蚀选择比指的是(111)晶面硅的刻蚀速率与(100)晶面硅的刻蚀速率之比,刻蚀选择比越大,既能更好的保护(100)晶面硅,同时加速刻蚀(111)晶面硅。

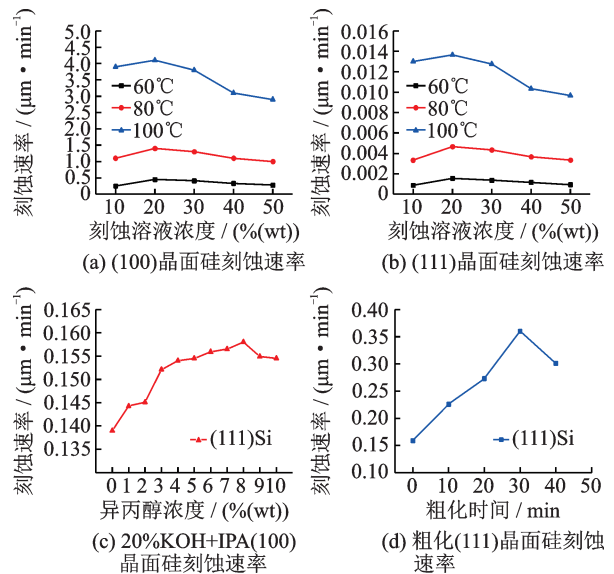


图5 刻蚀速率

Fig.5 Etching rate

3 结论

文章提出了一种硅衬底去除工艺,针对(111)晶面硅与(100)晶面硅表面金属的同质键合结构,通过加入PDMS对(100)晶面硅表面进行保护,并对(111)晶面硅做表面粗化处理,能够选择性地去除(111)晶面硅且避免对(100)晶面硅的刻蚀,提高了刻蚀溶液对(111)晶面硅与(100)晶面硅刻蚀选择比(刻蚀选择比从0.037提升到0.088),(111)晶面硅的刻蚀速率从0.155 $\mu\text{m}/\text{min}$ 提升到0.36 $\mu\text{m}/\text{min}$,刻蚀总时间从60 h减少到25 h。对于中、大尺寸的

应用场景, Micro-LED 由于芯片尺寸过小, 需要高成本的巨量转移技术。而对于高密度、小尺寸的微显示, 高精度的芯片制程工艺与倒装键合工艺亦制约了 Micro-LED 微显示的产业化进程。文中提出的硅衬底选择性去除技术, 作为自对准硅基 Micro-LED 微显示器件制程的一个阶段性成果, 解决了选择性去除(100)晶面硅衬底以及(111)晶面硅刻蚀速率慢的难点, 在不损伤硅基驱动芯片的前提下, 能够选择性地去除硅基氮化镓外延衬底, 有助于硅基 Micro-LED 芯片与硅基 CMOS 芯片的混合集成微显示器件的工艺实现。

参 考 文 献

- [1] Nakamura S, Pearnton S, Fasol G. The blue laser diode: The complete story [J]. *Measurement Science and Technology*, 2001, 12(6): 755-756.
- [2] Wu Y Z, Liu B, Li Z H, et al. Homo-epitaxial growth of high crystal quality GaN thin films by plasma assisted - molecular beam epitaxy[J]. *Journal of Crystal Growth*, 2019, 506: 30-35.
- [3] Templier F. GaN-based emissive microdisplays: A very promising technology for compact, ultra-high brightness display systems[J]. *Journal of the Society for Information Display*, 2016, 24(11): 669-675.
- [4] Lu H, Guo W, Su C, et al. Optimization on adhesive stamp Mass-transfer of micro-LEDs with support vector machine model[J]. *IEEE Journal of the Electron Devices Society*, 2020, 8: 554-558.
- [5] Huang Y, Tan G, Gou F, et al. Prospects and challenges of mini-LED and micro-LED displays[J]. *Journal of the Society for Information Display*, 2019, 27(7): 387-401.
- [6] Zhang L, Ou F, Chong W C, et al. Wafer-scale monolithic hybrid integration of Si-based IC and III - V epi-layers—A mass manufacturable approach for active matrix micro-LED micro-displays [J]. *Journal of the Society for Information Display*, 2018, 26(3): 137-145.
- [7] Yeh H J J, Smith J S. Fluidic self-assembly for the integration of GaAs light-emitting diodes on Si substrates[J]. *IEEE Photonics Technology Letters*, 1994, 6(6): 706-708.
- [8] Wierer J J, Steigerwald D A, Krames M R, et al. High-power AlGaInN flip-chip light-emitting diodes [J]. *Applied Physics Letters*, 2001, 78(22): 3379-3381.
- [9] Gobler C, Bierbrauer C, Moser R, et al. GaN-based micro-LED arrays on flexible substrates for optical cochlear implants [J]. *Journal of Physics D: Applied Physics*, 2014, 47(20): 205401.
- [10] Soh M Y, Ng W X, Teo T H, et al. Design and characterization of micro-LED matrix display with heterogeneous integration of GaN and BCD technologies [J]. *IEEE Transactions on Electron Devices*, 2019, 66(10): 4221-4227.
- [11] Peng D, Zhang K, Chao V S D, et al. Full-color pixelated-addressable light emitting diode on transparent substrate (LEDoTS) micro-displays by CoB [J]. *Journal of Display Technology*, 2016, 12(7): 742-746.
- [12] Canavese G, Marasso S L, Quaglio M, et al. Polymeric mask protection for alternative KOH silicon wet etching [J]. *Journal of Micromechanics and Microengineering*, 2007, 17(7): 1387-1393.
- [13] Wu X P, Ko W H. Compensating corner undercutting in anisotropic etching of (100) silicon [J]. *Sensors and Actuators*, 1989, 18(2): 207-215.
- [14] Wilke N, Mulcahy A, Ye S R, et al. Process optimization and characterization of silicon microneedles fabricated by wet etch technology [J]. *Microelectronics Journal*, 2005, 36(7): 650-656.
- [15] Sanz-Velasco A, Amirfeiz P, Bengtsson S, et al. Room temperature wafer bonding using oxygen plasma treatment in reactive ion etchers with and without inductively coupled plasma [J]. *Journal of the Electrochemical Society*, 2003, 150(2): G155-G162.
- [16] 陈 娇. 硅的各向异性湿法腐蚀工艺及其在微纳结构中的应用研究[D]. 成都: 电子科技大学, 2013.
- [17] Kendall D L. On etching very narrow grooves in silicon [J]. *Applied Physics Letters*, 1975, 26(4): 195-198.
- [18] 王 涓, 孙岳明, 黄庆安, 等. 单晶硅各向异性湿法腐蚀机理的研究进展[J]. *化工时刊*, 2004, 18(6): 1-4.
- [19] Van Veenendaal E, Sato K, Shikida M, et al. Micromorphology of single crystalline silicon surfaces during anisotropic wet chemical etching in KOH and TMAH [J]. *Sensors and Actuators A: Physical*, 2001, 93(3): 219-231.
- [20] Miakonkikh A V, Averkin S N, Rudenko K V, et al. Deep silicon plasma etching: Selection of processes for different applications [C]. *International Conference on Micro-and Nano-Electronics 2018 SPIE*, 2019, 11022: 503-508.
- [21] 肖战菲. 黑硅的制备和性能研究[D]. 成都: 电子科技大学, 2013.
- [22] Glembocki O J, Palik E D, De Guel G R, et al. Hydration model for the molarity dependence of the etch rate of Si in aqueous alkali hydroxides [J]. *Journal of the Electrochemical Society*, 1991, 138(4): 1055.
- [23] 刘晓伟, 于 妍. 异丙醇在硅碱性腐蚀液中的作用[J]. *电子工业专用设备*, 2010, 8: 23-25.
- [24] 雷小梅. 聚二甲基硅氧烷多孔小球的制备及对有机溶剂和油的吸附研究[D]. 重庆: 重庆工商大学, 2014.