研究与试制

DOI:10.19453/j.cnki.1005-488x.2020.04.011

# 保护层对背沟道刻蚀型金属氧化物 IGZO TFT 性能的研究

陶家顺<sup>1,2</sup>,刘 翔<sup>1,2</sup>

(1. 南京中电熊猫平板显示科技有限公司,南京 210033; 2. 成都中电熊猫显示科技有限公司,成都 610219)

摘 要:研究了保护层对背沟道刻蚀型IGZO TFT性能及其稳定性的影响。结果显示,在正电压应力下TFT的阈值电压正向漂移。通过数据分析得知,保护层对水汽的阻挡能力直接影响到IGZO TFT的性能和稳定性。通过优化TFT的保护层,可以有效阻挡水汽渗透到背沟道表面形成缺陷态,提升IGZO TFT器件的稳定性。

**关键词:**金属铟镓锌氧化物薄膜晶体管;背沟道刻蚀型;保护层;阈值电压漂移 中图分类号:TN383 **文献标志码:**A **文章编号:**1005-488X(2020)04-0298-04

## Performance and Stability Improvement of Back Channel Etched Indium-Gallium-Zinc Thin-film-transistor by Optimized Passivation Layer

TAO Jiashun<sup>1,2</sup>, LIU Xiang<sup>1,2</sup>

(1. Nanjing CEC Panda FPD Technology Co., Ltd., Nanjing 210033, CHN;2. Chengdu CEC Panda Display Technology Co., Ltd., Chengdu 610219, CHN)

**Abstract:** The performance and stability improvement of back channel etched indium-galliumzinc oxide thin-film transistors (IGZO TFTs) by optimized passivation layer was investigated. It was revealed that the positive threshold voltage ( $V_{\rm th}$ ) shift occurred under the positive gate bias stress (PBS). Analysis showed that the permeated moisture could degrade TFT performance and aggravate the positive  $V_{\rm th}$  shift under PBS. It was demonstrated that the optimized passivation layer could effectively improve the device performance and  $V_{\rm th}$  stability. This improvement is attributed to lessen the traps caused by absorbance on back channel surface.

Key words: IGZO TFT; back channel etched type; passivation layer; threshold voltage shift

引 言

5G技术的发展进一步促进液晶电视面板技术

的发展。液晶电视面板的尺寸不断地增大,最大达 到对角线305 cm;分辨率不断地提升,由4K发展到 8 K;驱动频率不断提高,由60 Hz提升到120 Hz。

收稿日期:2020-08-28

- 作者简介:陶家顺(1969—),男,高级工程师,主要从事新型显示产业战略规划和科技项目管理工作;(E-mail: tao-jsh@ccpd.com.cn)
  - 刘 翔(1980一),男,博士,四川省特聘专家,主要从事平板显示新技术和新产品开发工作。(E-mail: mskey-apple@126.com)

传统的非晶硅薄膜晶体管(a-SiTFT)迁移率一般 在 0.5 cm<sup>2</sup>/(V•s)左右,显然不能再满足液晶电视面 板的需求。以金属铟镓锌氧化物薄膜晶体管(IG-ZOTFT)为代表的金属氧化物薄膜晶体管具有迁 移率高、适合大面积成膜的优点,可以很好地满足 大尺寸、高分辨率、高驱动频率液晶电视面板的驱 动需求。此外,金属氧化物薄膜晶体管还可以与现 有非晶硅薄膜晶体管生产线兼容,制备成本低,成 为近年研究的热点<sup>[1-2]</sup>。目前,制约金属氧化物 TFT大批量生产的关键因素之一是TFT器件的可 靠性,文中研究不同的制备工艺对金属氧化物TFT 可靠性的影响。

底栅 IGZO TFT 主要有以下三种器件结构, 如图1所示,即刻蚀阻挡(Etching Stop Layer) 型<sup>[3-4]</sup>、背沟道刻蚀(Back Channel Etched)型<sup>[5]</sup>、共面(Coplanar)型<sup>[6]</sup>。刻蚀阻挡型 a-IGZO TFT 是最 常用的一种器件结构,在完成 IGZO 图案后淀积一 层阻挡层,保护 IGZO 薄膜不被源/漏金属的腐蚀 液损伤,提升器件的稳定性。该结构的优点是:制 作工艺难度低,器件稳定好;而缺点是:需要一次 额外的光刻工艺,增加了工艺步骤,降低了生产效 率,制作成本高;此外,ESL 结构有两个接触过孔, TFT 的尺寸较大,寄生电容大,不利于高分辨率产 品的设计。

共面型 IGZO TFT 是在源/漏金属电极图案上 淀积一层 IGZO 薄膜并形成图案,避免了源/漏金属 电极的腐蚀液对 IGZO 薄膜层的破坏。与 ESL 结构 相比,该结构的优点是:减少了一次光刻工艺,减少 设备的投入,降低生产成本;缺点是在源/漏金属电 极上淀积 IGZO 薄膜,容易发生断裂,导致 TFT 失效。

背沟道刻蚀型 IGZO TFT 有以下优点:无需腐 蚀阻挡层,制作工艺更简单,减少工艺流程,提高生 产效率,节约设备的投资,降低生产成本。



图1 刻蚀阻挡型、背沟道刻蚀型和共面型IGZO TFT

Fig.1 Etching stop layer type IGZO TFT, back channel etched type IGZO TFT and coplanar type IGZO TFT

### 1 实验和结果

外界的水汽、氧气直接影响 IGZO TFT 的性能,需要在沟道上方淀积一层保护层<sup>[7]</sup>,提升器件的性能。文中研究了 IGZO 的保护层对背沟道刻蚀型器件的性能影响。图 2 是制备的背沟道 IGZO TFT器件的截面图,图 3 是其制备工艺流程图:在玻璃基板上,采用溅射的方法淀积低电阻导电金属 Cu,通过一次曝光、显影、湿法刻蚀工艺形成栅电极和栅极扫描线;接着使用 PECVD 淀积氮化硅和氧化硅薄膜作为栅极绝缘层,然后在室温下,通过溅射方

完成整个TFT器件制备之后,在300℃空气中 退火一个小时。除保护层之外,其他制备工艺和测 试条件完全相同。图4为采用不同的保护层工艺制 备的TFT转移特性曲线,表1是从图4提取出TFT 转移特性曲线的关键参数。

图4结果表明,优化保护层之后制备的TFT展示 出良好的性能,其迁移率为8.6 cm<sup>2</sup>/(V•s),阈值电压为 1.2 V,亚阈值斜率为0.50 V/decade;使用参考的保护 法淀积铟镓锌氧化物薄膜,通过一次曝光、显影、湿 法刻蚀工艺形成半导体层图案;接着再在其上采用 溅射的方法淀积低电阻导电金属Cu,通过一次曝 光、显影、湿法刻蚀工艺形成源电极、漏电极和数据 扫描线;再用PECVD采用不同的淀积条件沉积氧 化硅作为保护层,对应的反应气体是N<sub>2</sub>O和SiH<sub>4</sub>, 通过一次曝光、显影、干法刻蚀工艺形成像素电极 与漏电极的接触过孔;最后采用溅射方法淀积透明 导电像素电极ITO薄膜,通过一次曝光、显影、湿法 刻蚀工艺形成透明像素电极。

层制备的 TFT 性能较差,其迁移率为 7.4 cm<sup>2</sup>/(V•s), 阈值电压为 1.2 V, 亚阈值斜率为 0.77 V/decade。

研究 TFT 的可靠性,一般进行正电压应力测试<sup>5</sup>。对上述参考的 IGZO TFT 和采用优化保护层 工艺的 IGZO TFT 进行正电压偏应力测试,测试的 条件是 V<sub>cs</sub>=30 V, V<sub>Ds</sub>=0 V,测试时间为5000 s。 图 5为正电压偏应力测试的结果。

图 5(a)所示,参考 IGZO TFT 在正电压应力测

光



#### 图 2 背沟道刻蚀型 IGZO TFT 截面图

Fig.2 Cross-sectional schematic of the IGZO TFT fabricated by back channel etched process



图 3 制备背沟道刻蚀型 IGZO TFT 工艺流程图 Fig.3 Process flow chart of back channel etched IGZO TFT



Tab.1 Major performance parameters of the IGZO TFTs with different passivation processes

		-	•	
	$I_{ m on}/$	$V_{ m th}/$	迁移率/	SS/
	μΑ	V	$(cm^2{\bullet}V^{-1}{\bullet}s^{-1})$	$(V \cdot decade^{-1})$
参考TFT	28.0	1.5	7.4	0.77
优化TFT	36.3	1.2	8.6	0.50

试时,阈值电压正向漂移较大,达1.30 V。背沟道刻 蚀型IGZOTFT的背沟道吸附外界的水汽,在沟道表 面形成缺陷态。当施加正电压应力时,TFT沟道中的 电子被背沟道表面的缺陷态捕获<sup>[5]</sup>,在TFT背沟道表 面形成负点中心,导致TFT的阈值电压正向移动。





Fig.4 Transferring characteristic curves of the IGZO TFTs with different reference passivation processes and optimized passivation processes

图 5(b)是采用优化工艺制备保护层的 IGZO TFT,增强了保护层阻隔水汽的能力,减少了 TFT 的背沟道形成缺陷态的数量,制备的 TFT 可靠性高,经过5000 s正电压应力测试,TFT 的 V<sub>th</sub> 向正 方向漂移 0.1 V,*I*-V曲线基本重合,表明优化工艺 制备的 IGZO TFT 非常稳定,可靠性高,可以很好 地满足液晶电视面板的需求。

图 6(a)和图 6(b)分别是使用参考工艺和优化 工艺制备 SiO<sub>x</sub>薄膜 SEM 平面扫描图,使用参考工 艺制备 SiO<sub>x</sub>薄膜有很多针孔,外界的水汽可以通过 针孔渗透到背沟道表面。使用的一般工艺制备 SiO<sub>x</sub>薄膜作为参考 TFT 的保护层,外界的水汽通过 保护层吸附在背沟道的表面,形成缺陷态,捕获沟 道的电子,导致 TFT 的亚阈值摆幅变大,迁移率减 低,阈值电压减小;采用优化工艺制备的 IGZO TFT 亚阈值摆幅得到明显改善,减小到 0.50 V/decade,迁移率提升到8.6 cm<sup>2</sup>/(V•s),这主要 是因为通过优化保护层 SiO<sub>x</sub>薄膜的制备工艺,阻止 外界的水汽通过保护层渗透到达背沟道表面,TFT 背沟道的缺陷态减少了,TFT 的亚阈值摆幅和迁移 率也改善了。

采用优化工艺制备的背沟道刻蚀型 IGZO TFT 展示出良好的性能,迁移率为8.6 cm²/(V•s),是非晶



图5 正栅压应力对不同保护层的IGZOTFT转移特性曲 线的影响

Fig.5 Variations of the transferring characteristic of the IG-ZO TFT under positive gate bias stress







(b) 优化TFT 图 6 SiO<sub>x</sub>薄膜表面的 SEM 扫描图

Fig.6 Scanning electron microcopy(SEM) images of the top view surfaces of  ${\rm SiO}_x$  film

硅 TFT 的 17倍, 开态电流为 36 μA, 提高了充电效 率, 减小了 TFT 尺寸, 提升了开口率; 关态电流为 3.6 pA, 是非晶硅 TFT 的 1/100, 可以维持液晶面板 像素的电压, 降低功耗; 在正电压应力下 TFT 的阈 值电压很稳定, 几乎没有漂移。因此, 采用优化工艺 制备的背沟道型 IGZO TFT 可以满足大尺寸、高分 辨率、高驱动频率液晶面板驱动的需求。

#### 2 结 论

采用一般工艺的保护层制备背沟道刻蚀型IG-ZO TFT 的亚阈值摆幅大,迁移率低,稳定性差, TFT 阈值电压  $V_{th}$ 正向漂移严重,高达1.3 V。这主 要是因为IGZO TFT 的保护层阻隔水汽的能力差, 外界水汽通过保护层渗透到 TFT 背沟道的表面,形 成缺陷态,导致 TFT 亚阈值摆幅恶化,迁移率降低。 在正电压应力下,背沟道表面吸附水汽形成的缺陷 态捕获沟道中的电子,在背沟道表面形成负电中 心,导致阈值电压  $V_{th}$ 正向漂移,TFT 稳定性变差。

通过优化TFT保护层工艺,提升保护层阻挡水 汽的能力,减少在背沟道表面形成的缺陷态,改善 了TFT亚阈值摆幅和迁移率,同时提升IGZOTFT 器件的稳定性,经过5000s的正电压应力测试, TFT的阈值电压V<sub>th</sub>几乎没有漂移,仅有0.1V,展 示出良好的稳定性,可以很好地满足大尺寸、高分 辨率和高驱动频率液晶面板驱动的要求。

#### 参考文献

- [1] Nomura K, Ohta H, Takagi A, et al. Room-temperature fabrication of transparent flexible thin-film transistors using amorphous oxide semiconductors [J]. Nature, 2004, 432 (7016) : 488-492.
- Zhang L T, Zhou X L, Yang H, et al. Nb doped TiO<sub>2</sub> protected back-channel-etched amorphous InGaZnO thin film transistors [J]. IEEE Electron Devices Letters, 2015, 38 (2) : 213-216.
- [3] Zhang J, Li X F, Lu J G, et al. Performance and stability of amorphous InGaZnO thin film transistors with a designed device structure [J]. Applied Physics Letters, 2011, 110 (8): 084509-084509-5.
- [4] 刘 翔,张盛东,薛建设,等.高性能金属铟镓锌氧化物TFT 的研究[J].真空科学与技术,2014,34(2):130-133.
- [5] Liu Xiang, Wang Lisa Ling, Hu Hehe, et al. Performance and stability improvements of back-channel-etched amorphous indium-gallium-zinc thin-film-transistors by CF<sub>4</sub>+O<sub>2</sub> plasma treatment [J]. IEEE Transactions on Electron Devices, 2015, 2456034 1-3.
- [6] Lu H H, Che Ting H, Shih T H, et al. 32-inch LCD panel using amorphous Indium-Gallium-Zinc Oxide TFTs [J]. SID Symposium Digest, 2010, 1136-1138.
- [7] Hanyu Y, Domen K, Noura K, et al. Hydrogen passivation of electron trap in amorphous In-Ga-Zn-O thin-film transistors
   [J]. Applied Physics Letters, 2013, 103 (20) : 202114-