# 脉冲激光多回波峰值检测电路设计

蒋 衍<sup>1,2</sup>,朱精果<sup>1\*</sup>,刘汝卿<sup>1</sup>,李 锋<sup>1</sup>,姜成吴<sup>1</sup>,孟 柘<sup>1</sup>,王 宇<sup>1</sup>

(1. 中国科学院微电子研究所,北京 100029;2. 中国科学院大学,北京 100049)

**摘 要:** 在脉冲激光探测中,常采用峰值检测电路获取强度信息。当激光通过部分反射或部分遮挡的 空间多层物体时,会产生多个回波。传统峰值检测电路无法准确探测多回波峰值。因此,基于脉冲多 回波峰值检测原理,设计了一种具有高集成度的新型脉冲多回波峰值检测电路芯片。该芯片以两级峰 值采样保持电路结构为基础,通过采用交织采样和多路复用技术优化了电路结构,实现了对多回波信 号的峰值检测。芯片采用 CMOS 0.18 μm 工艺设计,面积约为 2.6 mm×0.48 mm,测试结果表明,所设 计的芯片能够有效检测幅值范围 50~500 mV、脉宽 5 ns 的多回波信号,峰值输出电压的最大误差为 4.8%,通道间的输出电压最大相对偏差为 5.7%,具有更精细的多回波探测能力,可集成应用于脉冲激 光探测系统。

关键词:激光探测; 峰值保持电路; 多回波; 峰值检测 中图分类号:TN249 文献标志码:A DOI: 10.3788/IRLA20220625

0 引 言

脉冲激光探测通过主动发射纳秒级脉冲激光进 行目标非接触探测,具有高精度、高分辨率和高效率 等优点,已广泛应用于民用、工业和国防等领域<sup>[1]</sup>。 在目标探测时,使用被测物体的距离和回波的强度信 息进行探测识别<sup>[2]</sup>。脉冲回波信号的强度获取方法主 要有峰值检测法<sup>[3]</sup>、脉宽测量法<sup>[4]</sup>和全波形采样法 等<sup>[5]</sup>。其中脉宽测量法易受探测目标外形影响从而改 变回波脉宽;全波形采样法实时采样整个时域回波<sup>[6]</sup>, 对于窄脉冲信号需要高速模数转换器 (Analog to Digital Converter, ADC),对器件要求高<sup>[7]</sup>,且成本和功耗难 以降低。峰值检测法通过跟踪保持回波脉冲峰值,展 宽脉冲信号宽度,可有效降低对 ADC 的性能要求。

峰值检测电路作为脉冲激光探测系统中的重要 功能模块,国内外科研机构对其已开展了较多的相关 研究。印度班加罗尔理工学院的 P. Lipika 等人采用 0.18 µm CMOS 工艺设计了具有 62.19 dB 增益和单位 增益带宽为 14 MHz 的峰值采样保持电路<sup>[8]</sup>。西安电 子科技大学郑浩等人采用复位至共模电压和充电电 流自动调节的方法来减小峰值输出误差,电路可探测 的最小脉冲宽度为 5 ns,输出误差小于 4.5%<sup>[9]</sup>。中国 科学院空天信息创新研究院王峰奇等人采用 SMIC 0.18 μm 的工艺仿真设计了一款动态范围为 800 mV, 脉宽 3 ns 的峰值保持电路,仿真结果表明该电路的脉 冲保持电压误差小于 3.16%<sup>[10]</sup>。

当前研究工作主要针对单一回波进行峰值探测, 对多回波峰值探测相关研究相对较少。针对脉冲激 光探测系统在复杂场景下多回波检测的应用需求,文 中对脉冲多回波产生机理和峰值检测电路进行研究, 采用交织采样和多路复用技术,设计完成了一种适用 于脉冲激光多回波探测的新型两级峰值检测电路芯 片。同时,研究峰值检测电路输出误差与通道数的关 系,并搭建测试平台对所设计的电路芯片进行测试 验证。

## 1 多回波及脉冲峰值检测电路原理

#### 1.1 多回波现象

由于脉冲激光探测的固有特性[11],如图1所示,

作者简介:蒋衍, 男, 高级工程师, 博士生, 主要从事激光探测方面的研究。

通讯作者:朱精果,男,研究员,博士,主要从事光电子集成方面的研究。

收稿日期:2022-08-31; 修订日期:2022-12-30

导师简介:王宇,男,研究员,博士,主要从事材料科学、空间工程与技术方面的研究。

激光具有一定的发散角,当激光照射到部分反射或部 分遮挡的雾、粉尘、建筑物和树冠<sup>[12]</sup>等空间分布多层 物体时会产生多次反射回波<sup>[13]</sup>。



Fig.1 Typical multi-echo phenomenon

根据目标大小与激光光斑面积的关系,常把目标 分为点、线、面三种。以点目标为例,设激光发散角 为θ,激光雷达距离方程为<sup>[14]</sup>:

$$P_{\rm r} = P_{\rm t} \rho \eta T_{\rm a}^2 \cdot \frac{A_{\rm r} \cos \alpha}{\pi R^2} \cdot \frac{A_{\rm t}}{(\theta R)^2} \tag{1}$$

式中: *P*<sub>r</sub> 为回波功率; *P*<sub>t</sub> 为发射脉冲功率; *ρ* 为目标反 射率; *η* 为收发光学系统效率; *T*<sub>a</sub> 为激光大气单程透 过率; *A*<sub>r</sub> 为接收光学口径; *α* 为光束与目标法线的夹 角; *R* 为探测距离; *A*<sub>t</sub> 为光斑照在目标上的截面积。 根据公式 (1), 在复杂场景下, 当这些回波能量高于系 统探测阈值时, 就会被系统探测到, 并且在目标反射 率接近的情况下, 近处物体的回波峰值能量一般相对 较大, 易对较远处的回波造成"遮挡", 因此通过多回 波峰值检测, 可以使探测系统具备更精细的多层次探 测能力和更强的抗干扰能力。

## 1.2 峰值检测电路原理

典型的峰值检测采样保持 (Peak Detector Sample and Hold, PDSH) 电路<sup>[15]</sup> 如图 2 所示, 由跨导放大器 (Operational Transconductance Amplifier, OTA)、电流 镜、采样保持电容  $C_{\rm H}$  和复位开关 M0 等器件组成。 OTA 电路采用差分放大器, 通过电流镜结构实现单 向导通功能对电容充电。当电路的输入端  $V_{\rm in}$  检测到 正向脉冲信号时, OTA 的输出电压迅速变低, M2 导 通给电容  $C_{\rm H}$  充电, 使输出电压 Vout 等于输入脉冲电 压的峰值。当输入脉冲电压下降时, M2 关断, 电容 C<sub>H</sub>上的电荷保持不变,直至复位信号 V<sub>rst</sub> 开启 M0 进行放电复位。



Fig.2 Schematic of PDSH circuit

峰值检测采样保持电路误差模型如图 3 所示,电路的输出电压误差  $V_{\rm E}$ 主要受 OTA 和 M2 器件参数的影响,包括峰值电压误差 (Peak Error, PKE) 和基底电压误差 (Pedestal Error, PDE),其中峰值电压  $V_{\rm PKE}$ 主要为过冲电压,基底电压误差  $V_{\rm PDE}$ 表示为<sup>[16]</sup>:

$$V_{\rm PDE} \approx \frac{V_{\rm G,M2} - V_{\rm O,CM}}{A} + V_{\rm OS} - \frac{V_{\rm in} + V_{\rm CM}}{CMRR}$$
(2)

式中: *V*<sub>G,M2</sub> 为 M2 的栅压; *V*<sub>O,CM</sub>、*A*、*V*<sub>OS</sub>、*CMRR* 分别 为 OTA 的输出共模电压、开环增益、偏移电压、共模 抑制比; *V*<sub>in</sub>、*V*<sub>CM</sub> 分别为输入信号电压和共模电压。 在多回波峰值检测电路中, 多个回波通道间的 OTA 增益、共模抑制比和偏移电压等差异会增大电路的输 出误差, 因此需要优化设计以减少上述偏差。



Fig.3 Error model of PDSH circuit

第5期

## 2 两级结构多回波脉冲峰值检测电路设计

### 2.1 电路整体结构

文中设计的前端放大器线性输出范围为 500 mV, 脉冲回波信号为脉宽 5 ns,因此,脉冲峰值检测电路 需要有较快的响应速度才能检测到窄脉冲峰值,带来 的挑战是在电路中设计的保持电容容值受限,导致保 持输出时间短;另一方面,为了保持精度和保持时间 又需要采用容值大的保持电容。为了缓解上述问题, 满足窄脉冲峰值检测和长时间峰值保持的要求,文中 设计采用两级峰值检测保持电路的结构,通过第一级 电路对窄脉冲峰值信号进行快速采样,展宽脉冲,再 用第二级电路实现信号的长时间保持。同时,所应用 的激光探测系统设计要能检测八个回波脉冲峰值,为 了实现多回波探测,传统方法一般需要有多个峰值检 测电路并联工作,整体电路结构复杂,功耗和面积大, 因此,设计中采用了交织采样和多路复用的方法对两 级峰值检测电路结构进行了精简优化。

所设计的多回波脉冲峰值检测电路整体框架如 图 4 所示,由复用的第一级双通道 PDSH 电路和第二 级八路 PDSH 电路、级间输入、输出多路选择电路、 开启电路、复位电路和逻辑控制电路组成。首先检测 电路开启第一级 PDSH\_A 和第二级 PDSH\_1 电路,对 第一个脉冲回波信号进行峰值采样保持;当第二个脉 冲回波到来时,输入切换至电路中的 PDSH\_B 和 PDSH\_2 电路,实现对第二回波峰值检测采样保持,同时复位 PDSH\_A 电路;当第三个回波到来时,输入切换至电 路中的 PDSH\_A 和 PDSH\_3 电路并复位 PDSH\_B 电



图 4 多回波峰值检测电路原理图



路,后续采用同样的方法,通过复用第一级 PDSH 电路对多回波进行交替采样,实现对多回波脉冲的快速 采样和脉宽展宽;第二级 PDSH 电路依次接收前级展 宽的信号并进行长时间保持。*V*<sub>in</sub>为回波输入接口, *V*<sub>0</sub>为输出接口,EN 电路开启/关闭接口,RES 为复位 接口,RCLK 为输出控制接口,控制信号输出时间, RD 为读写控制接口,WCLK 为级间控制接口,与回波 信号相关联。

通过对第一级双通道 PDSH 电路的复用, 不仅降低了面积和功耗, 同时也降低了电路的输出误差。根据图 3 的峰值检测采样保持电路的误差模型, 得到输出误差 *V*err 为:

$$V_{\rm err} \approx V_{\rm OS} + V_{e,\rm Ci+Cc} + V_{e,\rm Cd+Cgd}$$
(3)

式中:  $V_{OS}$  为输入偏移;  $V_{e,Ci+Cc}$  为输入管的寄生电容 造成的误差; MOS 管 M2 的寄生电容造成的误差  $V_{e,Cd+Cgd}$  远小于  $V_{e,Ci+Cc}$ ,因此可以忽略。输入偏移  $V_{OS}$ 和  $V_{e,Ci+Cc}$  分别为:

$$V_{\rm OS} \approx \frac{\beta}{\sqrt{(W_i + \Delta W)(L_i + \Delta L)}}$$
 (4)

$$V_{\rm e,Ci+Cc} \approx \kappa \frac{(W_i + \Delta W)(L_i + \Delta L)}{C_{\rm H}}$$
 (5)

式中: W<sub>i</sub>、L<sub>i</sub>、ΔW和 ΔL 分别为输入管的宽与长以及 相应的偏差; β、κ 为与工艺相关的系数。通过对第一 级采用不同通道数的峰值检测电路进行蒙特卡洛仿 真, 当输入脉冲幅值为 500 mV, 脉宽为 5 ns 时, 电路 的电压输出平均值和标准差结果如图 5 所示, 通道数 的增多会在一定程度上增大电路输出误差。因此, 在



图 5 采用不同通道数的仿真输出 (输入脉冲幅值 500 mV, 脉宽 5 ns) Fig.5 Simulaion output with different channel numbers (input pulse amplitude of 500 mV, pulse width of 5 ns)

第一级通过复用峰值采样电路减少了所需的通道数, 可有效提高峰值检测电路的输出精度。

### 2.2 两级峰值保持电路设计

第一级电路中的两个子模块 PDSH\_A 和 PDSH\_B 内部结构相同,如图 6 所示,采用单端输出的两级运 放结构,通过电流镜为电容充电来实现峰值采集功 能。当放大器的两个输入端存在电压差时,输出端处 将会产生电流,由 MP4、MP5 构成的电流镜为电容充 电,电容上的电压经 MP7 的源端反馈到差动运放的 正输入端,构成一个反馈电路跟踪输入信号。MP5 管 与电容 C<sub>H</sub>构成充电支路,无法对其进行放电,所以在 输入信号达到峰值后开始衰减时,电容上的电压值保 留了其最大值,进而实现了输入信号峰值保持的作 用。复位电路由 MN0构成,当接收到复位信号 V<sub>res</sub>后,MOS 管导通,快速泄放掉电容 C<sub>H</sub>上的电荷进 行复位。



图 6 第一级 PDSH 电路图 Fig.6 First stage PDSH circuit

放大器的直流增益 A<sub>0</sub> 为:

$$A_{0} = g_{m,MN1} \left( r_{0,MN2} \| r_{0,MP2} \right) g_{m,MP3} \left( r_{0,MN4} \| r_{0,MP3} \right) \| \frac{1}{g_{m,MP4}}$$
(6)

式中: g<sub>m,MN1</sub> 为 MN1 的跨导; r<sub>O,MN2</sub> 与 r<sub>O,MP2</sub> 分别为 MN2 与 MP2 的 等 效 阻 抗; g<sub>m,MP3</sub> 与 g<sub>m,MP4</sub> 分 别 为 MP3 和 MP4 的跨导; r<sub>O,MN4</sub> 与 r<sub>O,MP3</sub> 分别为 MN4 与 MP3 的等效阻抗。

对于窄脉冲信号,保持电容的选取需要满足快速 充电的要求,才能准确快速检测到峰值电压。容值大 小可依据压摆率 SR 公式进行选取:

$$SR = I/C_{\rm H}, \quad SR > \frac{\Delta U_i}{\Delta t}$$
 (7)

式中: I 为充电电流;  $C_{\rm H}$  为保持电容;  $\Delta U_i$ ,  $\Delta t$  分别为变 化的电压和时间。在压摆率一定的情况下, 尽量选择 小电容以减小电流降低电路功耗。对于 500 mV 信 号, 5 ns 脉宽上升时间取 2 ns, 压摆率为 250 V/µs, 根 据公式 (7), I 取 100 µA, 得到第一级 PDSH 电路的保 持电容取值需要小于 0.4 pF。

第二级电路中的 PDSH\_1~8 电路结构如图 7 所示, OTA 内部结构与上述第一级中的 OTA 电路相同, 前端驱动 BUF 电路作为通道控制电路, 通过级间控 制信号在开关电路的控制下实现对前端电路的输出 采样保持。通过采用两级峰值检测电路, 第一级电路 进行快速准确的峰值采样, 第二级电路实现较长时间 脉冲峰值电压的保持, 有效解决了窄脉冲精确检测与 长时间保持的问题, 提高了信号检测的精度。



图 7 第二级 PDSH 电路图 Fig.7 Second stage of PDSH circuit

#### 2.3 逻辑控制电路及时序

逻辑控制电路如图 8 所示,包含开启电路、复位 电路、级间输入控制电路和输出控制电路四个部分。 开启电路由反相器组构成,当 EN 信号电平为低时开 启电路工作。复位电路由 RES 信号控制,由开关管 构成,实现全局复位。第一级复位电路、级间输入和 输出控制电路分别受信号 SW、WSEL 和 RSEL 控制, 由外部信号 WCLK、RD 和 RCLK 通过内部所设计的 计数器、D 触发器、38 译码器和编码器等电路产生, 实现第一级 PDSH 电路的复位和通道选通功能。

逻辑控制电路的时序如图 9 所示,电路接收到 EN 开启和 RES 复位信号后,芯片开启并全局复位, 两级 PDSH 电路开始工作,对输入信号 V<sub>in</sub>进行峰值



Fig.8 Block diagram of control circuit



图 9 逻辑控制时序

Fig.9 Time sequence of the logic control

采样保持。WCLK 信号输入至内部产生开关选通信 号 WSEL 进行级间通道切换,同时产生 SW 复位信号 在低电平时复位 PDSH\_B,高电平时复位 PDSH\_A,交 替对第一级的两个 PDSH 电路复位。RD 为读写信 号,高电平时电路进行多回波峰值采集,低电平时电 路按照输出信号 RSEL 依次输出。

## 2.4 版图设计

多回波峰值检测电路芯片采用 CMOS 0.18 μm 工 艺设计和流片,芯片显微照片如图 10 所示,面积尺寸 为 2.6 mm×0.48 mm。在多回波峰值检测电路版图设 计中,除了基本的对称式布局以克服器件的失配等设 计原则外,根据电路的仿真结果,需避免数字信号控 制开关电路翻转时产生的噪声,干扰两级峰值检测采 样电路。在设计时,把数字逻辑电路和模拟电路严格 分开布局,并且通过添加多层保护环的方法增强隔 离,防止串扰。对于噪声敏感的第一级峰值检测采样 保持电路需要单独放置,与其他后端电路隔离,减小 外围电路的噪声干扰。同时,由于采用了复用前级的 方法减少了相关模拟电路的数量,使得布线相对简 单,信号线的走线距离可以更宽,减少了信号线间的 耦合影响。



图 10 多回波峰值检测电路显微照片 Fig.10 Micrograph of multi-echo peak detection circuit

# 3 测试结果分析

测试过程中, 在测试场景内布置八 个靶标, 通过 调整激光器光斑和靶标的相对位置, 使每个靶标的侧 边缘都能够被光斑照射, 产生八个脉冲回波。测试板 外接 1.8 V 和 3.3 V 电源, 控制板卡接 5 V 电源。逻辑 控制板通过串口控制 1550 nm 的光纤脉冲激光器, 产 生脉宽 5 ns, 频率 100 kHz 的脉冲信号, 同时, 通过逻 辑控制板产生开启信号、读写时钟以及复位信号。

多回波峰值检测电路芯片测试输出结果如图 11 所示,芯片在接收到 EN 开启信号和 RES 复位信号后 开始工作,读写控制通过信号 RD 进行控制,每个通



道输出时间由周期为1μs的RCLK时钟信号控制,经 过八个时钟周期后电路输出信号完成,自动复位。测 试的激光发射频率为100kHz,回波脉宽为5ns,幅值 为50mV。每个通道均能够正常输出,芯片工作正常。

多回波峰值检测电路芯片在信号脉宽为 5 ns 时, 通过调节激光器输出功率,测得芯片在不同回波幅值 下的输出电压结果如图 12 所示,输出电压随着输入 回波信号幅值的增大而增大。在输入信号峰值电压 为 50~500 mV 的范围内,芯片的输出电压具有较好的 线性度,电路的峰值输出电压的最大误差为 4.8%,当 输入峰值电压为 300 mV 时,输出电压相对偏差为 1.67%。



图 12 各通道输入与输出幅值的测试结果



在回波脉宽 5 ns, 幅度 50~500 mV 的范围内, 通 过计算相同输入电平时, 不同通道间最大最小值之差 与平均值的百分比, 得到通道间输出电压相对偏差的 测试结果如图 13 所示, 通道间的输出电压最大相对



图 13 通道间输出电压相对偏差的测试结果



偏差为 5.7%, 当输入峰值电压为 300 mV 时, 通道间 的输出电压相对偏差为 2.33%。

表1给出了多回波峰值检测电路芯片的主要参数与最近相关文献中的电路性能对比。与文献[9]的测试结果和文献[10]的仿真结果相比,所设计的电路芯片能够对脉冲多回波信号进行有效峰值检测,具有较高的检测输出精度,且功耗相近。

#### 表1 与发表文献中的电路性能对比

#### Tab.1 Performances comparison of published circuits

	Ref. [9]	Ref. [10]	Proposed
Power supply/V	2.5	3.3	1.8&3.3
Input voltage range/V	0.02-0.5	1.2-2	0.05-0.5
Peak error	2.5%	3.16%	1.67%
Mini-pulse width/ns	5	3	5
Power dissipation/mW	45	-	46
CMOS/µm	0.065	0.18	0.18
Channel error	-	-	2.33%
Detected echoes	-	-	8

## 4 结 论

基于多回波脉冲的时空特性,文中通过采用交织 采样技术和多路复用方法设计了一种新型多脉冲回 波峰值检测电路芯片,并进行了流片与集成测试。相 较于普通多脉冲峰值检测电路,文中的两级电路方案 具有更精简的电路结构、更低的通道间峰值检测误 差。芯片采用 CMOS 0.18 µm 工艺设计,测试结果表 明,该芯片电路对于 5 ns 脉宽的多回波脉冲,在 50~ 500 mV 的幅值范围内的输出具有良好的线性度,相 较于其他窄脉冲峰值检测电路适用性更强,检测能力 更优。

#### 参考文献:

- Song Zhaoqi, Zhu Jingguo, Xie Tianpeng, et al. Research progress on security LiDAR [J]. *Laser & Optoelectronics Progress*, 2021, 58(1): 0100002. (in Chinese)
- [2] Zhong Kedi, Liu Yuansheng, Zhang Jun, et al. Research on snow filtering method based on unmanned vehicle lidar [J]. *Laser & Infrared*, 2021, 51(8): 985-991. (in Chinese)
- [3] Ma R, Liu M, Zheng H, et al. A 66-dB linear dynamic range, 100-dB·Ω transimpedance gain TIA with high-speed PDSH for

LiDAR [J]. *IEEE Transactions on Instrumentation and Measurement*, 2020, 69(4): 1020-1028.

- [4] Kashmiri M, Behroozpour B, Petkov V P, et al. A 4-GS/s 80-dB DR current-domain analog frontend for phase-coded pulsecompression direct time-of-flight automotive Lidar [J]. *IEEE Journal of Solid-state Circuits*, 2020, 55(12): 3131-3145.
- [5] Zhai Yu, Han Shaokun, Li Mengyao, et al. Research on APD array lidar system based on full-waveform sampling [J]. *Optical Technique*, 2021, 47(2): 149-154. (in Chinese)
- [6] Zhou Hao, Mao Qingzhou, Li Qingquan. Influence of sampling frequency and laser pulse width on ranging accuracy of fullwaveform LiDAR [J]. *Infrared and Laser Engineering*, 2022, 51(4): 20210363. (in Chinese)
- [7] Bai Yang, Tang Wei, Xu Shiyue, et al. Real-time and highprecision ranging method for large dynamic range of imaging lidar [J]. *Infrared and Laser Engineering*, 2020, 49(S2): 20200179. (in Chinese)
- [8] Lipika P, Bharath M, Suganya S. Design of high precision peak detect sample & hold architecture for spectroscopy applications [C]//2021 International Conference on Emerging Smart Computing and Informatics (ESCI), IEEE, 2021: 87-91.
- [9] Zheng Hao, Ma Rui, Wang Xiayu, et al. A CMOS peak detect and hold circuit with auto-adjust charging current for NS-scale pulse ToF lidar application [J]. *IEEE Transactions on Circuits* and Systems I:Regular Papers, 2020, 67(12): 4409-4419.

- [10] Wang Fengqi, Liu Shuai, Tan Rongqing. A peak detection and quantization circuit of echo used in lidar receiver [J]. Optics & Optoelectronic Technology, 2021, 19(4): 11-17. (in Chinese)
- [11] Zhu Jingguo, Li Feng, Huang Qitai, et al. Design and realization of an airborne LiDAR dual-wedge scanning system [J]. *Infrared and Laser Engineering*, 2016, 45(5): 0502001. (in Chinese)
- [12] Huang Xingming, Sun Yuan, Liu Huiqian, et al. Resolving leaf area index of individual trees based on multi-return terrestrial laser point cloud data [J]. *National Remote Sensing Bulletin*, 2018, 22(6): 1042-1050. (in Chinese)
- [13] Liu Xue, Gu Hong, Chen Haohui, et al. Gaussian decomposition ranging method for laser fuze under cloud and fog interference conditions [J]. *Infrared and Laser Engineering*, 2022, 51(11): 20220090. (in Chinese)
- [14] Ding Hongbo, Wang Zhenzhu, Liu Dong. Comparison of denoising methods of LiDAR signal [J]. *Acta Optica Sinica*, 2021, 41(24): 2401001. (in Chinese)
- [15] Kruiskamp M W, Leenaerts D. A CMOS peak detect sample and hold circuit [J]. *IEEE Transactions on Nuclear Science*, 1994, 41(1): 295-298.
- [16] Fang X, Hu Guo C, Brasse D, et al. Design and integration of a high accuracy multi-channel analog CMOS peak detect and hold circuit for APD-based PET imaging [C]//ICSES 2010 International Conference on Signals and Electronic Circuits, 2010: 21-24.

# Design of pulse laser multi-echo peak detection circuit

Jiang Yan<sup>1,2</sup>, Zhu Jingguo<sup>1\*</sup>, Liu Ruqing<sup>1</sup>, Li Feng<sup>1</sup>, Jiang Chenghao<sup>1</sup>, Meng Zhe<sup>1</sup>, Wang Yu<sup>1</sup>

Institute of Microelectronics of the Chinese Academy of Sciences, Beijing 100029, China;
University of Chinese Academy of Sciences, Beijing 100049, China)

### Abstract:

**Objective** In the application of pulse laser detection, peak detection circuit is usually used to obtain target intensity information for object detection and recognition. Due to the inherent characteristics of pulse laser that the laser beam has a divergence angle, so that the light spot has a certain area. When the laser passes through some partially reflected or partially occluded multi-layered objects in space, multiple echoes will be generated and some of the echoes which are above the detection threshold will be received by the detection system. In order to avoid the echo interference generated by penetrable occluded objects and enhance capability of system recognition, the pulse laser detection system needs to be able to capture the multiple echoes, while the traditional peak detection circuit cannot accurately detect the peak values of multiple echoes. As an important functional module in the pulse laser detection system, many research institutions have carried out a lot of relevant researches. Most of them focus on improving the detection accuracy and response speed of single echo peak, while the

researches on multiple echoes peak detection are relatively few.

**Methods** According to the requirements of pulse laser detection in complex scenes application, a smart pulse multi-echo peak detection circuit chip with high integration is designed based on the theory of pulse multi-echo peak detection. The chip uses a two-stage peak detector sample and hold circuit structure, which can realize the narrow pulse detection and maintain signal for a long time. Furthermore, it adopts interleaved sampling technology to reuse the first stage circuit for the rapid acquisition of narrow pulse signal, and then applies the multi-channel holding circuit of the second stage to maintain the signal for a long time, realizing the peak detection of multi-echo signal (Fig.4). The structure of the circuit module and time sequence of the logic control are described in detail (Fig.6-9). At the same time, through the error model of the peak detection circuit, the relationship between the output error of the peak detection circuit and the number of channels of the first stage circuit is simulated. The simulation result shows that the output accuracy of the peak detection circuit can be improved by simplifying and reusing the first stage circuit (Fig.5).

**Results and Discussions** The circuit was implemented and fabricated in a 0.18 µm CMOS process (Fig.10). The layout area of chip is about 2.6 mm×0.48 mm. Through actually carrying out test on the multi-echo experimental platform, the test results show that the output of each channel of the designed chip is normal (Fig.11). The proposed circuit can effectively detect pulse multi-echo signal with amplitude range of 50-500 mV and pulse width of 5 ns. The maximum error of the peak output is less than 4.8% (Fig.12), and the maximum relative error of output voltage between channels is 5.7% (Fig.13). The main parameters of the proposed peak detection circuit are compared with some similar works in the recently published papers (Tab.1). Compared with the published works, the main advantage of the designed circuit is that it can effectively detect the pulse multi-echo signal with ns-scale pulse width, and it has a low relative error. The total power consumption of the multi-echo peak detection circuit is similar to the other compared circuits.

**Conclusions** In this study, a smart pulse multi-echo peak detection circuit chip with high integration is designed. The chip uses a two-stage peak detector sample and hold circuit structure and optimizes the circuit structure by adopting interleaved sampling and multiplexing techniques to realize peak detection of multi-echo signal. Compared with the common peak detection circuit, this designed scheme has more simplified circuit structure and lower relative error between channels. The test results show that the chip circuit has good linearity in the amplitude range of 50-500 mV for multi-echo pulses with 5 ns pulse width. The designed circuit can be integrated and applied to the pulse laser detection system, which makes the multiple echoes detection capability of the system more precise.

Key words: laser detection; peak-holding circuit; multi-echo; peak detection