

大规模电阻阵红外景象产生器件的像素设计研究

翟叨豪^{1,2}, 陈永平^{1*}, 翟厚明¹, 马 斌¹

(1. 中国科学院上海技术物理研究所 中国科学院红外成像材料与器件重点实验室, 上海 200083;
2. 中国科学院大学, 北京 100049)

摘要: 电阻阵作为一种动态红外景象产生器件,在红外半实物仿真领域有着重要的应用。电阻阵可实现的规模与性能与红外微辐射像素阵列的设计有着密切的关系。文中从应用系统对大规模电阻阵器件的要求出发,结合电阻阵的工作原理,提出了像素驱动电路与 MEMS 结构一体化的设计方案,设计了规模可拓展的高占空比像素结构。通过采用高消光系数材料以及光学谐振腔结构,微辐射元的中波红外和长波红外的表面发射率达 0.7。热力学仿真表明,通过合理的薄膜厚度和结构设计,微辐射元阵列的占空比达到 51%,升、降温的热响应时间均小于 5 ms,0.6 mW 功率驱动下应力翘曲小于 300 nm,长波红外表面观温度可达 582 K,中波红外表面观温度可达 658 K。结合设计方案提出了工艺制备方案,并通过小阵列流片初步验证了设计方案的可行性。该设计研究为国产大规模、高占空比电阻阵的研制指明了方向。

关键词: 电阻阵; 红外仿真; 微辐射元; 红外表面观温度; 占空比

中图分类号: V448.25 **文献标志码:** A **DOI:** 10.3788/IRLA20230028

0 引言

电阻阵是一种直接辐射型动态红外景象产生器件,其由 CMOS 驱动电路和微辐射元阵列两大功能模块组成。由于电阻阵产生的动态红外图像接近于真实目标的红外辐射,可以将其与红外图像探测器组合成红外半实物闭环仿真系统,为红外制导武器提供与真实环境相似的目标、干扰与背景,可以对制导控制能力和抗干扰能力进行仿真实验^[1-4]。因此,红外电阻阵列器件在红外仿真领域中具有重要地位。随着红外探测器的性能和规模不断提高,对红外目标模拟器的性能和分辨率要求也逐步变高,然而红外目标模拟器的发展一直以来都落后于红外探测器。目前国内成熟应用的红外目标模拟器主要有两种,数字微镜阵列(DMD)和电阻阵。DMD 拥有高图像分辨率、高动态范围等优异性能,但在实际应用中,其灰度分辨率受限于探测系统的积分时间^[5],同时对数据传输与

图像显示的实时性要求高,存在与探测系统的同步问题^[5-6]。

电阻阵拥有高动态范围、高帧频和长波红外辐射能力强等优点,非常适合应用于长波红外目标与场景仿真中,但目前国内自研的电阻阵图像分辨率较低,其像素规模仅为 256×256 和 512×512^[4,7-8]。早期电阻阵因为其微辐射元阵列由体硅刻蚀工艺制备,与控制电路处于同一平面,像素中有效辐射面的占空比仅有 15%,很难有巨大提升^[9]。低占空比导致辐射效率较低,能量利用率较低,从而功耗较高,无法向更大的阵列规模扩展。中国科学院上海技术物理研究所研制的薄膜转移 128×128 高架桥式电阻阵,采用了微辐射元阵列与驱动控制电路分处两个平面的三维结构,其占空比达到了 50%,最高中波红外和长波红外表面观温度分别为 258 °C 和 180 °C,可实现 200 Hz 图像帧频,但非均匀性和盲元率的控制难度很大^[8,10]。美国的

收稿日期:2023-01-13; 修订日期:2023-03-11

基金项目:中国科学院创新基金项目(CX383)

作者简介:翟叨豪,男,博士生,主要从事电阻阵红外景象产生器方面的研究。

导师(通讯作者)简介:陈永平,男,研究员,博士,主要从事电阻阵红外景象产生器方面的研究。

SBIR (Santa Barbara Infrared, Inc.) 公司商用系列电阻阵规模均已达到 1024×1024 以上, 最高中波红外表现观温度达 700 K, 工作帧频达到 200 Hz, 其芯片制备集成了 CMOS 工艺、MEMS(Micro-electro-mechanical system) 工艺, TSV (Through-silicon vias) 工艺和芯片 QP (Quilt packaging) 拼接工艺, 制程复杂且成本高昂^[11-13], 对器件的工程化是个极大的挑战。

文中从应用系统对大规模电阻阵器件的要求出发, 结合电阻阵工作原理, 提出了像素驱动电路与 MEMS 结构一体化的高占空比像素阵列设计。实验结果表明, 在较低像素功耗下, 像素可实现中波红外与长波红外表现观温度分别超过 700 K 和 600 K。高占

空比的微辐射元阵列设计在提高电阻阵性能方面具有明显的优势, 且在规模上具有很强的可拓展性。该项研究为国产大规模电阻阵的研制指明了方向。

1 红外仿真应用对电阻阵的性能要求

电阻阵由片上 CMOS 电路和红外微辐射元阵列组成, 其结构框图详见图 1(a)。其工作过程是, 红外图像数据通过接口电路输入到电阻阵芯片, 由片上寻址扫描电路将图像数据发送到每一个像素驱动电路上, 低热导结构的电阻阵 MEMS 微辐射元在驱动电路和图像帧同步信号的控制下加热升温, 从而产生相应的红外热图像出射, 如图 1(b) 所示。

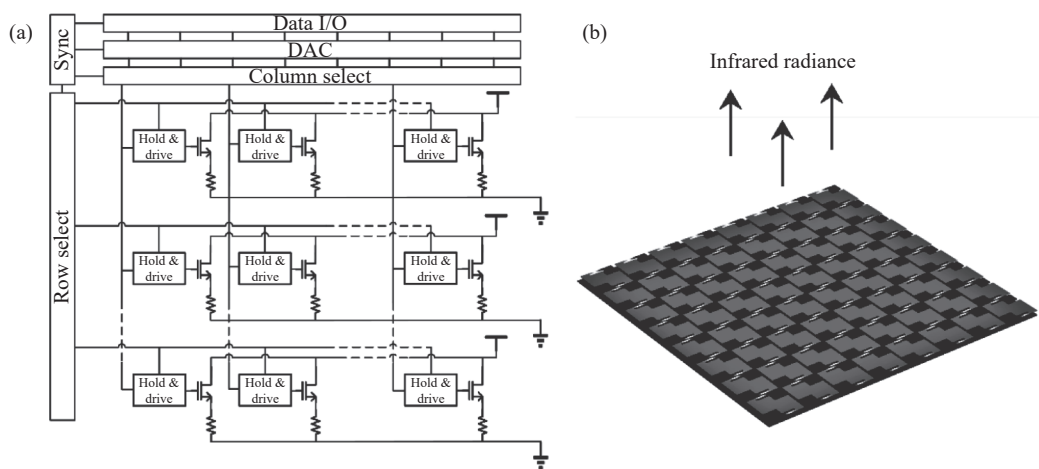


图 1 (a) 电阻阵结构框图; (b) 红外图像产生示意图

Fig.1 (a) Block diagram of the resistor array structure; (b) Schematic of infrared image generation

目标模拟器的主要性能指标包括: 辐射波段、红外表现观温度 (等效黑体温度) 范围、图像帧频、图像规模和图像灰度等级。对于红外仿真应用来说, 目标模拟器的列阵规模直接决定了图像的分辨率。目前, 国内外的红外成像系统分辨率已经普遍达到 512×512 或 640×480, 为保证目标模拟器与成像系统的图像匹配, 一般要求目标模拟器的图像分辨率要达到成像系统分辨率的四倍左右, 因此, 目标模拟器的规模达到 1024×1024 非常有必要。为了保证红外动态目标仿真的时效性, 一般要求图像刷新频率不低于 100 Hz, 这对数据传输速度的要求较高, 因此大规模电阻阵一般需要在片上集成 DAC 阵列, 以实现数字图像数据的高速传输以及对图像灰度等级的精准控制。红外辐射波段要覆盖军事领域常用的中波红外 (3~5 μm) 和

长波红外 (8~12 μm) 波段, 以满足在单波段的高性能仿真或者多波段目标仿真^[3-4]。最低的表现观温度由器件散热环境决定, 通常是室温。最高表现观温度越高越好, 一般要求不低于 600 K。除了性能指标外, 温度动态范围可调、帧频可变、灰度控制曲线可控、图像同步刷新等芯片功能也同样重要。

像素列阵的设计是电阻阵器件设计的基础。像素电路决定了图像的控制方式, 但驱动能力有限, 需要高辐射效率的微辐射体补偿电路能力的不足, 因此有必要进行微辐射元与像素电路的一体化设计研究。像素列阵的性能直接决定了电阻阵器件的性能上限。可拓展至 1024×1024 规模、可工作于 200 Hz 帧频和表现观温度接近 600 K 的像素阵列是笔者设计研究的目标。

2 高占空比的红外微辐射元与像素电路的一体化设计

2.1 像素电路设计及其工作特性

为实现微辐射阵列的单体驱动和整体图像刷新,电阻阵中每一个微辐射元的加热电阻 R 须由一个像素电路控制和驱动,如图 2(a) 所示。像素电路主要由信号寄存电路和驱动电路组成。其中,信号寄存电路采用“乒乓”工作模式,分为 AB 两路,每路由两个传输门开关和一个电容构成。在图像帧同步信号 Frame 的控制下,AB 中的一路由电容控制当前帧的像素驱动电流,同时另一路从行选列选电路中接收下一帧的图像驱动信号并寄存于电容中,从而实现“扫描模式”与“快闪”模式的兼容,如图 2(b) 所示。该电路相比于 256×256 规模电阻阵像素多了一路控制电路,使得全像素同步刷新得以实现,这得益于微辐射元置于电路上方的 MEMS 设计方案,保证占空比的同时留下了更多的电路面积用于放置电容和 MOS 管^[4]。由于像素电容在 fF 量级,驱动电压的刷新时间将远小于微辐射元的反应时间,因此,图像刷新的主要限制是微辐射元的热响应速度。

微辐射元内电阻 R 由一个 MOS 管驱动,形成源

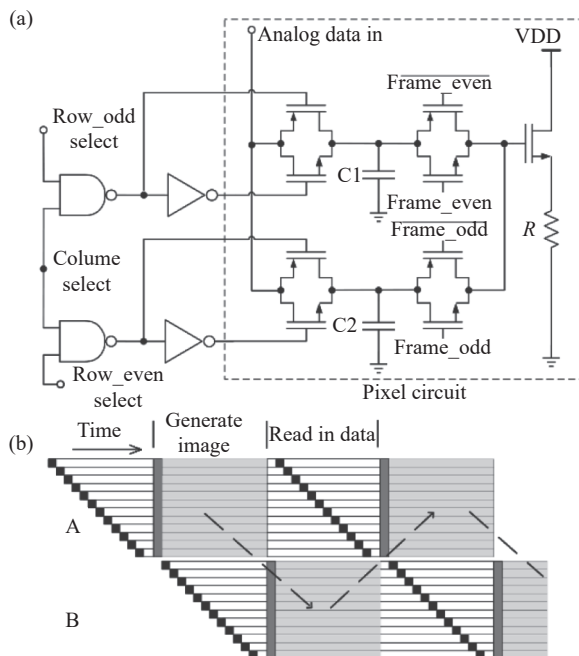


图 2 (a) 电阻阵像素驱动电路; (b) 快闪模式与扫描模式结合时序图
Fig.2 (a) Pixel drive circuit of resistor array device; (b) Work flow of snap shot mode and scanning mode

跟随放大器结构。其输出与栅极输入的关系为:

$$V_R = \frac{1}{2} K_N \frac{W}{L} (V_G - V_R - V_{TH})^2 \quad (1)$$

式中: V_R 为微辐射元两端的电压; K_N 为 MOS 驱动管的增益因子; V_{TH} 为 MOS 驱动管的阈值电压。源跟随器增益为:

$$\frac{\partial V_R}{\partial V_{in}} = \frac{g_m R}{1 + (1 + \eta) g_m R} \quad (2)$$

式中: g_m 为 MOS 驱动管的跨导; η 为体效应引起的跨导因子。 $g_m R$ 足够大时,增益接近于 1, V_R 几乎跟随 V_G 变化,如图 3 所示。最大驱动效率在不同的 CMOS 制造工艺以及不同 MOS 管尺寸下会有较大差异。

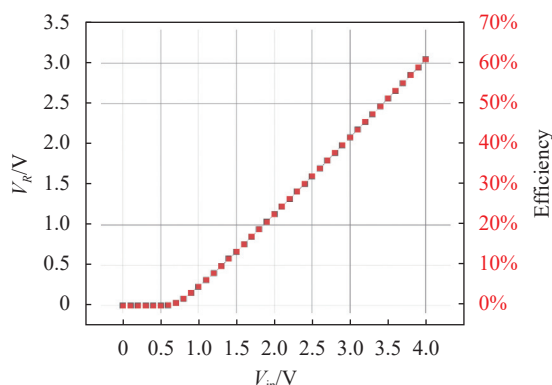


图 3 微辐射元电压 V_R 和 MOS 管驱动效率随栅输入电压 V_{in} 的变化
Fig.3 Micro emitter voltage V_R & MOS tube driving efficiency vs. grating input voltage V_{in}

MOS 管控制电压 V_G 由信号电压 V_S 和偏置电压 V_{bias} 共同组成,而 V_S 由图像数字信号经 DAC 转换形成。合理设置 V_{bias} 的情况下,微辐射元的加热功率近似为:

$$P_R = V_S^2 / R \quad (3)$$

考虑电阻的非均匀性和温度系数,有:

$$P_R = \frac{V_S^2}{R_0(1 + \gamma)(1 + \alpha T)} \quad (4)$$

式中: γ 为非均匀性系数; α 为电阻温度系数。电阻的 γ 和 α 的实际存在,以及加热功率与电压的平方关系,使得驱动电压输入与辐射功率输出之间的关系具有较强非线性特性。辐射图像灰度分辨率的控制也将具有较强非线性特性,其由 DAC 的分辨率和 R 的大小共同决定。

微辐射元阵列的总功耗为:

$$P_{Array} = \sum_{m,n} P_{m,n} \quad (5)$$

此外,由图 3 可知: MOS 管驱动效率小于 1,其本身也会产生一部分热量。系统散热能力决定了微辐射元阵列的总功耗上限,限制了图像的最高最低红外表观温度。以驱动效率等于 60% 为例,以 0.6 mW 驱动微辐射元,像素总功耗为 1 mW,满功率运转的极限条件下 1024×1024 阵列总功耗为 1 kW,在大多数应用场景中电阻阵大部分时间工作于极限功率的一半以下,散热条件较容易满足。为了保持大规模电阻阵列的正常运转,微辐射元功率应限制在 0.6 mW 以下。

2.2 微辐射元与像素电路的一体化设计

2.2.1 CMOS 电路上垂直集成 MEMS 结构设计

像素电路和 MEMS 电阻共同组成一个像素,其集成方式主要有两种技术方案。一种方案是将像素电路与 MEMS 电阻设置在一个平面内,像素电路与 MEMS 电阻通过水平金属线连接, MEMS 结构则通过腐蚀硅衬底形成。目前国内自研的 256×256 及 512×512 电阻阵均采用了这种方案^[8-9],但这种方案的 MEMS 微辐射元占空比低,在进一步扩大器件规模方面面临诸多困难和限制。另一种技术方案是在像素电路上方垂直集成 MEMS 电阻,其结构和剖面示意如图 4 所示。

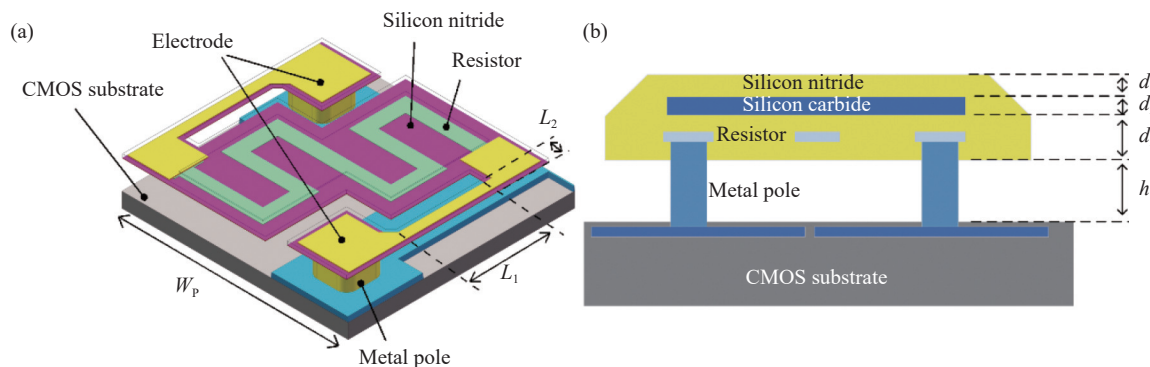


图 4 微辐射元垂直集成结构 (a) 和截面示意 (b)

Fig.4 Vertically integrated structure (a) and sectional drawing (b) of the micro emitter

与非制冷焦平面不同的是,虽然都是在像素电路上集成 MEMS 结构,但电阻阵作为一种功率型高温辐射器件,其像素电流的大小比非制冷焦平面高一个量级以上。因此, MEMS 电阻与像素电路之间可靠的垂直电学连接非常重要。在电阻阵 MEMS 结构设计上,采用了两端金属柱与 CMOS 电路的顶层金属连接的方案,将电阻阵复合薄膜结构悬置于电路之上形成高架式“微桥”结构。两端金属柱既起到力学支撑作用,也起到电学连接作用。金属柱与衬底的接触面积设计为 $8 \mu\text{m} \times 8 \mu\text{m}$,较大的面积保证了微辐射元与衬底金属的良好电连接。微桥细长的桥腿则起到热隔离作用,宽度为 $2 \sim 4 \mu\text{m}$,需根据仿真结果辅助设计最优值。器件在工作时,微桥中部大块区域为主要红外辐射面。辐射面内部的 S 型电阻阻值较大,通过桥腿内的阻值较小的电极与金属柱连接。由于 MEMS 电阻直接架设在像素电路之上,器件的占空比得到了大

幅提升。在像素大小 $46 \mu\text{m} \times 46 \mu\text{m}$ 情况下,器件的占空比可达到 51%。

微桥的主要结构材料采用氮化硅薄膜。氮化硅薄膜不仅耐高温,残余应力的工艺控制也较简单,杨氏模量较大,加工过程中和工作过程中均不易发生形变。同时,氮化硅还具有热导系数较低、长波红外辐射率高等优点。电极材料可采用热导率相对较低的钛。电阻材料可采用金属铂或镍铬薄膜,兼顾耐高温和低电阻温度系数的要求。碳化硅等薄膜的加入可起到 MEMS 红外辐射特性的调控作用。

真空中工作的电阻阵微辐射元温升可用以下的热平衡方程描述:

$$C \frac{dT}{dt} + G_L(T - T_S) + A\epsilon\sigma(T^4 - T_0^4) = P \quad (6)$$

式中:等式左侧三项分别为微桥自身的温度变化所消耗的功率、细长桥腿的热传导引起的功率和热辐射引

起的功率; P 为电学加热功率; C 为微桥的比热容; G_L 为桥腿的热导; T 为桥面平均温度; T_S 为衬底温度; A 为桥面的面积; ε 为微桥表面发射率; σ 为斯忒藩-玻耳兹曼常数, 其值为 $5.7 \times 10^{-8} \text{ W}/(\text{m}^2 \cdot \text{K}^4)$; T_0 为环境温度。

由于电阻阵通常工作于真空环境中, 空气热对流和热传导均可忽略。辐射功率占比通常在 5% 以下, 计算物理温度变化时可忽略该项。公式 (6) 的升温解和降温解表达式分别为公式 (7) 和公式 (8):

$$\Delta T = \frac{P}{G_L} (1 - e^{-G_L t / C}) \quad (7)$$

$$\Delta T = \frac{P}{G_L} e^{-G_L t / C} \quad (8)$$

式中: ΔT 为 t 时刻辐射面温度 T 与衬底温度 T_S 的差, 服从指数函数分布, 特征时间为 $\tau = C/G_L$ 。温度改变量在 10%~90% 之间经历的时间称为热响应时间, 约为 $t_{\text{response}} = 2.4\tau$, 决定了微辐射元可工作的最大帧频。

物理升温最大值为 P/G_L , P 决定于 CMOS 电路的设计。微辐射元的最高温度决定了红外辐射量。辐射与波长 λ 、温度 T 的关系可以用普朗克公式表示:

$$B_b(\lambda, T) = \frac{c_1 \lambda^{-5}}{\exp\left(\frac{c_2}{\lambda T}\right) - 1} \quad (9)$$

其中

$$c_1 = 2\pi h c^2 = 3.74 \times 10^{-16} \text{ W} \cdot \text{m}^2$$

$$c_2 = \frac{hc}{k} = 1.44 \times 10^{-2} \text{ m} \cdot \text{K}$$

对于红外探测系统来说, 电阻阵红外图像的红外表观温度 (等效黑体温度) 是像素内所有红外辐射通量综合的平均等效值。假设 MEMS 微桥的平均温度为 T , 衬底的平均温度为 T_S , 电阻阵像素在 $\lambda_1 \sim \lambda_2$ 波段内的辐射能量可用公式 (10) 表达, 单位为 $\text{W} \cdot \text{sr}^{-1}$ 。等式右侧第一项为 MEMS 微辐射元的辐射功率, 第二项为衬底的辐射功率。

$$P_{IR} = \int_{\lambda_1}^{\lambda_2} A \cdot B_b(\lambda, T_{eff}) d\lambda = \int_{\lambda_1}^{\lambda_2} A \cdot FF \cdot \varepsilon_1(\lambda) \cdot B_b(\lambda, T) d\lambda + \int_{\lambda_1}^{\lambda_2} A \cdot (1 - FF) \cdot \varepsilon_0(\lambda) \cdot B_b(\lambda, T_S) d\lambda \quad (10)$$

式中: T_{eff} 为像素单元的红外表观温度; A 为像素单元面积; FF 为微桥占空比; ε_1 和 ε_0 分别为微桥和衬底的

红外发射率。

由公式 (10) 可知, 电阻阵的最低辐射功率取决于衬底温度 T_S 。高温下辐射功率主要取决于第一项, 与微桥占空比 FF 和微桥表面发射率 ε_1 直接成比例关系。

由上面的分析可知, 决定电阻阵红外辐射特性的关键因素有 MEMS 微辐射元的占空比、比热容、热导和表面发射率等。在达到同样等效黑体温度的情况下, 高占空比像素设计可以显著缓解 MEMS 微桥的温升压力。通过 MEMS 微桥结构设计的优化, 可以使电阻阵的像素功率、占空比、温升、辐射波段等特性达到最优化的平衡, 同时, 这种垂直集成的电阻阵 MEMS 设计在规模上具有较强的可扩展性。

2.2.2 电阻阵微桥结构的红外光学特性

热平衡下, 电阻阵微桥的红外吸收率等于红外发射率。设计上可通过增强吸收的设计方法增强发射。通过调整厚度变量组 (d_1, d_2, d_3, h) 以及增加衬底表面反射层, 可形成特定波段高吸收的光学谐振腔。衬底表面反射层可通过 CMOS 电路的金属走线布局实现。采用 $(d_1, d_2, d_3, h) = (100 \text{ nm}, 400 \text{ nm}, 500 \text{ nm}, 1700 \text{ nm})$ 的厚度设计, 根据各层薄膜的折射率 (n) 和消光系数 (k) 的测试数据, 利用光学薄膜特征矩阵法计算得到其在 4~14 μm 的表面吸收率、透过率和反射率, 如图 5 所示。其在 4~5 μm 中波红外和 8~12 μm

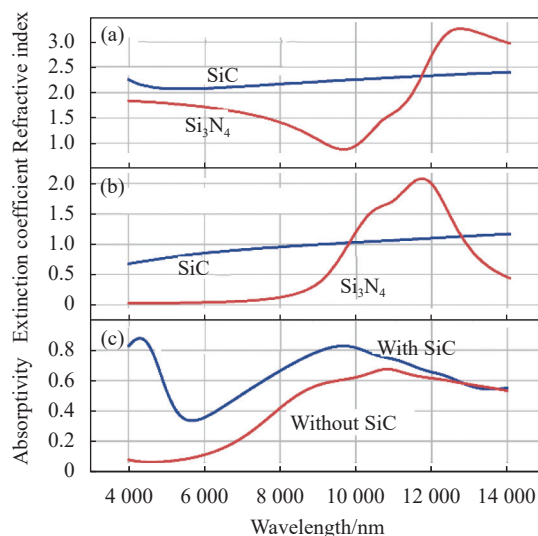


图 5 SiC 和 Si_3N_4 薄膜的折射率 (n) (a) 和消光系数 (k) (b) 数据; 包含、不包含 SiC 薄膜的微辐射元红外光学特性仿真结果 (c)
Fig.5 Refractive index (n) (a) and extinction coefficient (k) (b) of Si_3N_4 and SiC films; Infrared optical characteristic simulation of micro emitter with and without SiC film (c)

长波红外波段的平均表面发射率分别达到 0.7 和 0.8。碳化硅在 4~5 μm 中波红外波段消光系数较大,使得微辐射元的中波红外表面发射率有明显提升,由此实现了双波段均具有高表面发射率的设计。若想在不断增加厚度情况下达到更高发射率,则需应用在中长波红外波段拥有更高消光系数的薄膜。

3 热力学仿真

通过热力学仿真,获得了不同功率下微辐射元的物理温度、热响应时间、红外外观温度和形变等工作特性,建立图像数据输入到红外辐射输出的函数关系。表 1 为仿真所用材料的各项参数。

表 1 微辐射元仿真参数

Tab.1 Parameters of micro emitter used in simulation

Parameters	SiN _x	SiC	Ti
Constant pressure heat capacity/J·kg ⁻¹ ·K ⁻¹	690	680.7	522
Material density/kg·m ⁻³	3000	2979	4506
Thermal conductivity/W·m ⁻¹ ·K ⁻¹	3.25	116.6	21.13
Young's modulus/GPa	270	400	115.7
Poisson ratio	0.245	0.16	0.321
Coefficient of thermal expansion/K ⁻¹	0.8e-6	2.7e-6	8.6e-6

图 6 显示了不同桥腿形状的微辐射元在 0.6 mW 功率驱动下的热平衡温度分布特性和力学特性。两端金属柱所接触衬底温度为 20 °C。可见不同功率下桥面温度分布均匀,温差不超 10 °C,绝大部分温差落在两侧桥腿上。由仿真可见,低应力氮化硅的应用使得微辐射元的形变量极小,主要为翘曲,最大位移量

小于 300 nm,平行于衬底面的位移量极小,可忽略不计,表明占空比仍有提升空间。高频状态下工作时,桥体会反复形变积累动能,小形变量有助于延长器件的寿命,同时避免辐射面与其他部分接触形成热短路导致辐射能量大幅下降。

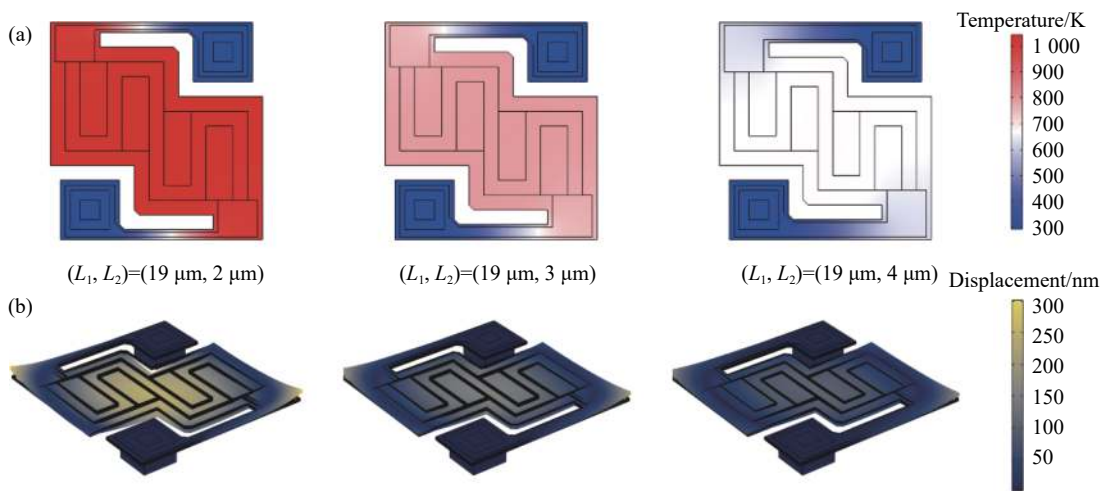


图 6 0.6 mW 功率下微辐射元的温度分布 (a) 和形变 (b) 仿真结果

Fig.6 Temperature distribution (a) and displacement (b) simulation results of micro emitter under 0.6 mW

在同样的功率驱动下,不同长度组设计的微辐射元的热导、热容、热响应时间以及中波和长波红外表

观温度的仿真结算结果如表 2 所示。可见三种设计均能满足红外外观温度的性能要求, L₂=2 μm 时,中波

表 2 微辐射元的热属性与性能

Tab.2 Heat properties and performance of micro emitter

Item	Length/ μm		
	$(L_1, L_2) = (19, 2)$	$(L_1, L_2) = (19, 3)$	$(L_1, L_2) = (19, 4)$
$C / \times 10^{-9} \text{ J} \cdot \text{K}^{-1}$	2.24	2.23	2.22
$G_L / \times 10^{-6} \text{ W} \cdot \text{K}^{-1}$	0.8	1.2	1.6
$t_{\text{response}} / \text{ms}$	5.59	3.91	1.97
MWIR $T_{\text{eff}} / \text{K}$	832	658	565
LWIR $T_{\text{eff}} / \text{K}$	725	582	505

红外和长波红外表观温度分别超过了 800 K 和 700 K, 但牺牲了热响应速度, 热响应时间超过了 5 ms。 $L_2=4 \mu\text{m}$ 时, 热响应时间不足 2 ms, 但红外表观温度较小。取

中间值 $L_2=3 \mu\text{m}$ 作为最终的结构设计, 满足性能要求的同时拥有较好的容错率。

取桥腿宽度为 $3 \mu\text{m}$, 根据公式 (9) 可计算得到像元在不同功率下的红外表观温度, 仿真结果如图 7 所示。驱动功率与红外表观温度成近线性关系, 0.6 mW 功率驱动下, 像素最高中波红外表观温度可达 658 K, 最高长波红外表观温度可达 582 K, 均超过了目前在用的国产电阻阵器件所能达到的红外表观温度^[7-8]。图 7 中间子图是红外辐射亮度与控制电压关系的仿真结果。辐射亮度的控制特性直接反映了红外图像的灰度控制性能。由电压驱动 MOS 管电流, 电流使电阻温度变化, 继而反映到辐射亮度的变化, 该过程中的多个转换使得控制曲线具有较明显的非线性。

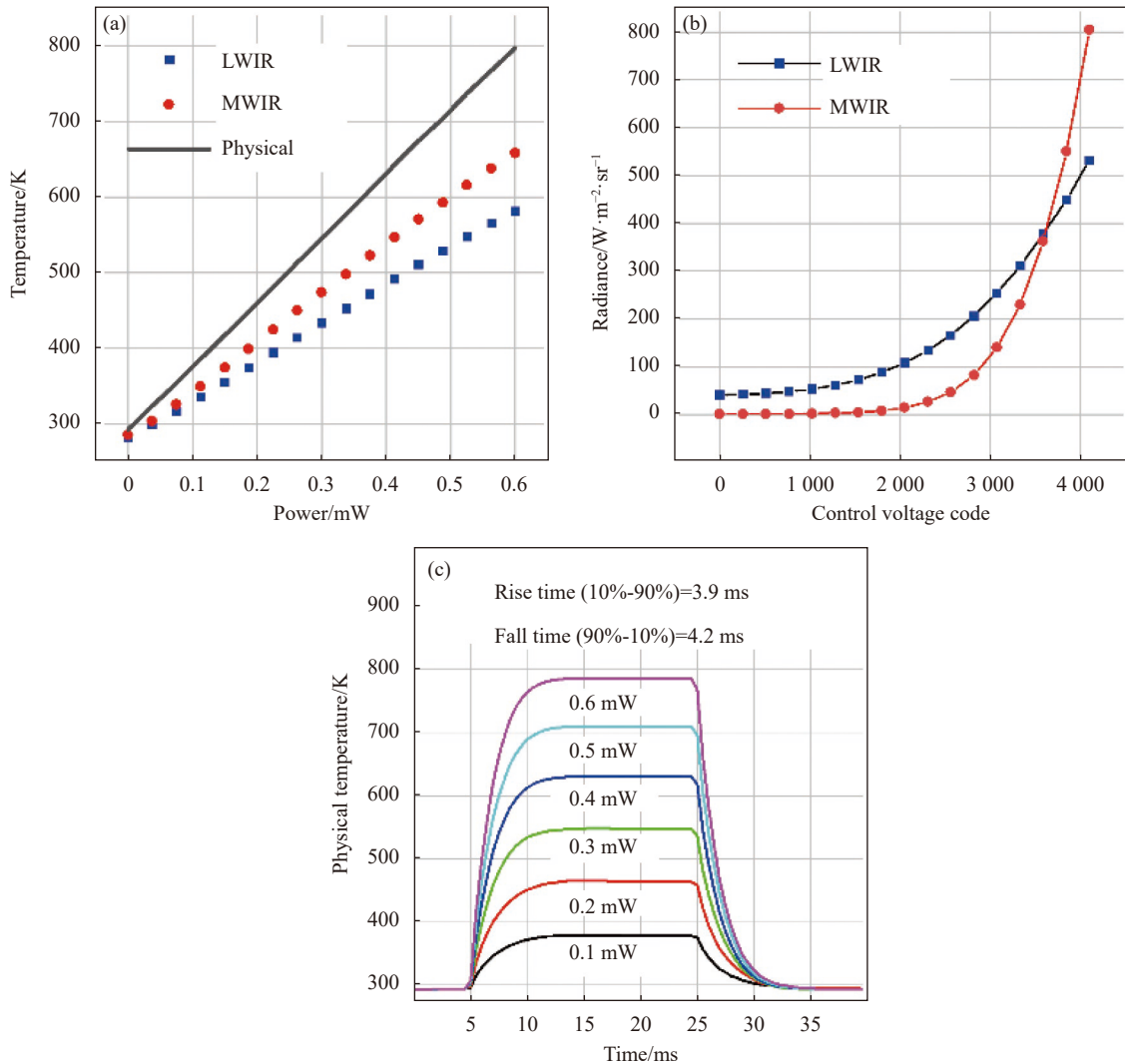


图 7 性能仿真结果。(a) 表观温度与功率关系; (b) 辐射亮度与电压控制关系; (c) 热响应曲线

Fig.7 Performance simulation results. (a) Apparent temperature vs power; (b) Radiance vs voltage control code; (c) Heat response curve

以采用 12 bit DAC 输出为例, 明显可见在低等级段辐射亮度分辨率较高, 而高等级段分辨率较低, 且在中波红外波段非线性更强, 这对于图像灰度控制和非均匀性校正来说均是一个挑战。由于文中所设计的像素 CMOS 驱动电路的功能简单, 为阵列外围驱动电路的设计留下了很大的设计空间, 在设计芯片时可考虑在片上直接集成现场非线性校正电路。热响应特性的仿真结果显示, 不同功率驱动下的升降温热响应时间几乎无区别, 均小于 5 ms, 微辐射元可工作于 200 Hz 以上。

4 样品制备与工艺验证

4.1 制备方案

采用在 CMOS 晶圆上方继续加工, 垂直集成 MEMS 工艺的方案。MEMS 工艺与 CMOS 集成电路制造工艺分离, 可对芯片设计和微辐射元阵列设计分别验证, 降低试错成本。微辐射元阵列制备工艺流程如图 8 所示, 依次为: 牺牲层制备 (图 8(a)); 氮化硅薄膜沉积 (图 8(b)); 金属柱制备 (图 8(c)); 电学薄膜沉积与图形化 (图 8(d)); 氮化硅薄膜沉积 (图 8(e)); 碳化硅薄膜沉积与图形化 (图 8(f)); 氮化硅薄膜沉积与微桥形状刻蚀 (图 8(g)); 牺牲层去除 (图 8(h))。

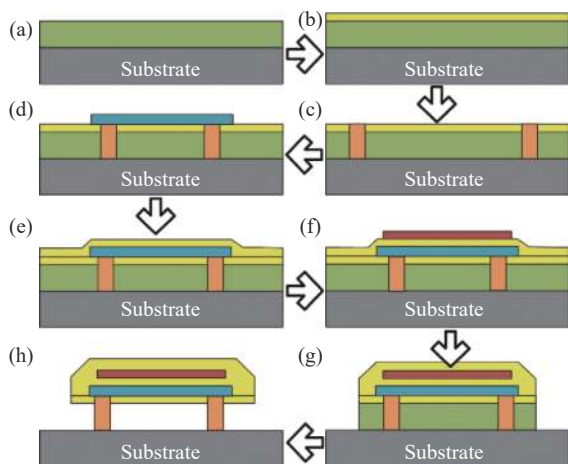


图 8 MEMS 工艺流程图

Fig.8 MEMS process flow

4.2 小阵列制备与测试

设计了 640×410 微辐射元阵列, 在带有金属网络的 8 in(1 in=2.54 cm) 晶圆上进行了 MEMS 工艺流片实验。图 9 为微辐射元阵列的微观图像, 图中单元结

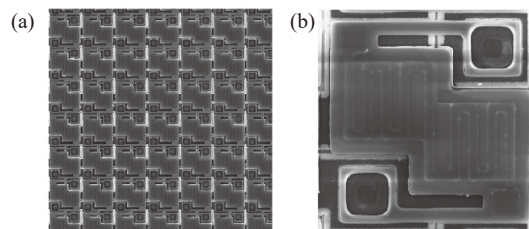


图 9 640×410 微辐射阵列样品的 SEM 显微图

Fig.9 SEM micrograph of 640×410 micro emitter array sample

构清晰可见, 图形均匀, 在去除牺牲层后, 金属柱与桥腿可支撑桥面, 且无明显形变, 与预测一致。证明 MEMS 工艺方案可行且一致性良好。

阵列样品下方金属网络的设计可对阵列进行抽样点亮, 图 10 为阵列样品的角落区域与中间区域的 4×1 pixel 在空气中驱动的长波红外图像, 结果显示电学连接正常, 微辐射元可正常驱动。在驱动加热功率 0.6 mW 条件下, 空气中像素在 8~12 μm 波段的表观温度约为 400 K。考虑到大气环境和真空环境中像素热导相差约有 3 倍, 测试结果与设计仿真结果基本相符。严格的性能测试需要集成 CMOS 电路并将阵列进行真空封装方可进行。初步测试结果证明了设计的可行性。

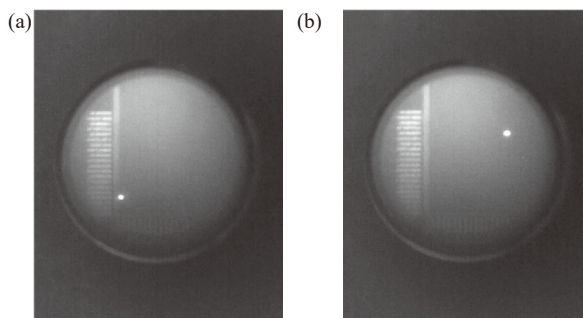


图 10 640×410 阵列样品的角落 (a) 与中间 (b) 处的 4×1 pixel 在空气中驱动的长波红外图像

Fig.10 LWIR image of 4×1 pixel driving in the air at the corner (a) and center (b) of a 640×410 array sample

5 结论

针对大规模高辐射效率电阻阵红外景象产生器的研制设计需求, 提出了 CMOS 像素驱动电路与高占空比微辐射元阵列一体化的设计方案。驱动电路兼容扫描模式和快闪模式。微辐射元占空比达 51%。

设计仿真表明,在 0.6 mW 功率驱动下,热响应时间小于 5 ms,阵列像元的最高中波红外表面观温度达 658 K,最高长波红外表面观温度达 582 K,应力翘曲小于 300 nm。提出了完整的 MEMS 工艺制备方案,通过小阵列流片验证了制备方案可行性,并通过初步测试验证了样品的功能完整性。该设计实现了高辐射效率和强可拓展性,为大规模电阻阵的研制指明了方向。

参考文献:

- [1] Wu Genshui, Tu Ning, Zhao Songqing, et al. Research of infrared imaging guide Hardware-in-the-Loop(HWIL) simulation technology [J]. *Aeronautical Science & Technology*, 2011(3): 58-61. (in Chinese)
- [2] Tang S, Song M, Wang B, et al. Infrared scene generation technology based on hardware-in-the-loop simulation of MOS resistance arrays [J]. *Journal of System Simulation*, 2018, 30(4): 1319. (in Chinese)
- [3] Hao Yanyun, Zhao Songqing. Overview of hardware-in-the-loop infrared multi-band target simulation technologies abroad [J]. *Infrared*, 2022, 43(2): 7-14, 43. (in Chinese)
- [4] Song Minmin, He Chongyu, Ji Yaping, et al. Simulation technology of medium and long wave dual color target and jamming [J]. *Infrared and Laser Engineering*, 2022, 51(3): 20210208. (in Chinese)
- [5] Wang Yunping, Zhao Changming. Dynamic infrared scene simulation system based on the digital micro-mirror device [J]. *Infrared and Laser Engineering*, 2009, 38(6): 966-970. (in Chinese)
- [6] Xu Jialin, Wang Xiaodong, Li Bingyu, et al. Method to transfer and store image data of infrared scene projector based on DMD [J]. *Infrared and Laser Engineering*, 2015, 44(9): 2622-2626. (in Chinese)
- [7] Zhang Kai, Ma Bin, Huang Yong, et al. Method of 256-resolution resistor array performance testing and non-linearity correction [J]. *Infrared and Laser Engineering*, 2012, 41(11): 2921-2926. (in Chinese)
- [8] 马斌, 张凯, 高蒙, 等. 256×256高帧频及128×128高占空比电阻阵列的性能测试结果[C]//全国光电技术学术交流会, 2012.
- [9] Ma Bin, Cheng Zhengxi, Zhai Houming, et al. Development of domestic resistive arrays technology [J]. *Infrared and Laser Engineering*, 2011, 40(12): 2314-2322. (in Chinese)
- [10] Cheng Zhengxi, Ma Bin, Liu Qiang, et al. 128×128 resistor array with suspended micro-bridge fabricated through film transfer process [J]. *Infrared and Laser Engineering*, 2012, 41(3): 559-562. (in Chinese)
- [11] Oleson J, James J, LaVeigne J, et al. Large format resistive array (LFRA) infrared scene projector (IRSP) performance and production status[C]//Technologies for Synthetic Environments: Hardware-in-the-Loop Testing XII. SPIE, 2007, 6544: 29-38.
- [12] Sparkman K, LaVeigne J, McHugh S, et al. Scalable emitter array development for infrared scene projector systems[C]//Infrared Imaging Systems: Design, Analysis, Modeling, and Testing XXV. SPIE, 2014, 9071: 492-498.
- [13] Danielson T, Franks G, Holmes N, et al. Achieving ultra-high temperatures with a resistive emitter array[C]//Infrared Imaging Systems: Design, Analysis, Modeling, and Testing XXVII. SPIE, 2016, 9820: 240-248.
- [14] Hao Yanyun, Zhao Songqing, Wu Genshui, et al. Dynamic image frame frequency testing method of MOS resistor array IR target simulator [J]. *Computer Measurement & Control*, 2018, 26(2): 17-20. (in Chinese)

Pixel design of large-scale resistor array infrared scene projector

Zhai Diaohao^{1,2}, Chen Yongping^{1*}, Zhai Houming¹, Ma Bin¹

(1. Key Laboratory of Infrared Imaging Materials and Detectors, Shanghai Institute of Technical Physics,

Chinese Academy of Sciences, Shanghai 200083, China;

2. University of Chinese Academy of Sciences, Beijing 100049, China)

Abstract:

Objective As an infrared scene projector, the resistor array device played an important role in hardware-in-the-loop infrared simulation system. Due to the emitted infrared image similar to the real target, it can generate dynamic infrared scene for infrared detectors. Usually, the scale of the infrared detector was 512×512 or $640 \times$

480, meaning the scale of the target simulator should be four times larger to ensure high-quality simulations, and developing a $1\ 024 \times 1\ 024$ scale resistor array device is necessary. The pixel design is the basis of resistor array and it determines the achievable scale and performance of the resistor array. Therefore, a pixel array that can be scalable to $1\ 024 \times 1\ 024$, can operate at 200 Hz, and has an apparent temperature close to 600 K must be achieved. For this purpose, a design scheme for integrating the pixel driving circuit and MEMS structure was proposed, and a scalable high-fill-factor pixel was designed in this paper.

Methods A pixel circuit operating in snapshot mode was designed according to the functional requirements of the resistor array device (Fig.2). By investigating the design scheme for integrating the pixel driving circuit and MEMS structure, four key factors influencing the pixel performance were deduced, including fill factor, thermal conductance, heat capacity, and surface emissivity. Using the high extinction coefficient materials and an optical resonator structure, the surface emissivity of the micro emitter in mid-wave infrared and long-wave infrared reaches 0.7 (Fig.5). Through proper film thickness design and geometric structure design, the fill factor of the micro emitter array reaches 51% (Fig.4). The thermodynamic simulation was used to assist the design of the micro emitter and evaluate its performance (Fig.6). A MEMS fabrication process was proposed to prepare pixel array sample (Fig.8).

Results and Discussions The thermodynamic simulation results of the designed pixel show that the apparent temperature of mid-wave infrared and long-wave infrared at 0.6 mW power drive reaches 658 K and 582 K, respectively (Fig.7). The thermal response time for both heating and cooling is less than 5 ms, meaning the pixel can work at 200 Hz. The displacement of the emitter is less than 300 nm, which benefited from the geometry structure and the materials applied. The 640×410 array sample showed excellent geometry uniformity (Fig.9). The sample pixel was tested in air at 0.6 mW power drive and showed a long-wave infrared apparent temperature of about 400 K. The image result of this sample proved that the pixel design was achievable and functional (Fig.10).

Conclusions Aiming at the requirements of developing large-scale resistor array devices, a design scheme for integrating the CMOS driving circuit and the MEMS structure into the pixel was proposed. The pixel driving circuit can work in snapshot mode. Benefiting from the MEMS structure, the fill factor of the micro emitter reaches 51%, which is much higher than that of the traditional resistor array. The thermodynamic simulation results showed that the radiation efficiency of the designed pixel was sufficiently high and capable of being applied in $1\ 024 \times 1\ 024$ resistor array device design. An array sample was fabricated using the proposed MEMS process. The test result of this sample proved the pixel design is achievable. The design research indicates the direction for developing domestic large-scale and high-fill-factor resistor array devices.

Key words: resistor array; infrared simulation; micro emitter; infrared apparent temperature; fill factor

Funding projects: Innovation Fund of Chinese Academy of Sciences (CX383)