

γ 射线辐照对 130 nm 部分耗尽 SOI MOS 器件栅氧经时击穿可靠性的影响

马 腾^{1,2,3}, 苏丹丹^{1,2,3}, 周 航^{1,2,3}, 郑齐文^{1,2}, 崔江维^{1,2}, 魏 莹^{1,2}, 余学峰^{1,2}, 郭 旗^{1,2}

(1. 中国科学院新疆理化技术研究所 中国科学院特殊环境功能材料与器件重点实验室, 新疆 乌鲁木齐 830011; 2. 新疆电子信息材料与器件重点实验室, 新疆 乌鲁木齐 830011; 3. 中国科学院大学, 北京 100049)

摘 要: 研究了 γ 射线辐照对 130 nm 部分耗尽 (Partially Depleted, PD) 绝缘体上硅 (Silicon on Insulator, SOI) 工艺 MOS 器件栅氧经时击穿 (Time-Dependent Dielectric Breakdown, TDDB) 寿命的影响。通过测试和对比辐照前后 NMOS 和 PMOS 器件的转移特性曲线、阈值电压、关态泄漏电流以及 TDDB 时间等电参数, 分析了 γ 射线辐照对 PD-SOI MOS 器件 TDDB 可靠性的影响。结果表明: 由于 γ 射线辐照在栅极氧化层中产生了带正电的氧化物陷阱电荷, 影响了器件内部势垒的分布, 降低了电子跃迁的势垒高度, 导致了电子隧穿的正反馈作用增强, 从而缩短了器件栅氧化层经时击穿时间, 最终造成器件栅极氧化层的可靠性下降。

关键词: 场效应晶体管; 可靠性; 栅氧经时击穿; γ 射线

中图分类号: TN386.5 **文献标志码:** A **DOI:** 10.3788/IRLA201847.0920006

Effects of time-dependent dielectric breakdown reliability of 130 nm partially depleted SOI MOS devices exposed to γ -ray

Ma Teng^{1,2,3}, Su Dandan^{1,2,3}, Zhou Hang^{1,2,3}, Zheng Qiwen^{1,2}, Cui Jiangwei^{1,2}, Wei Ying^{1,2}, Yu Xuefeng^{1,2}, Guo Qi^{1,2}

(1. Key Laboratory of Functional Materials and Devices for Special Environments, Xinjiang Technical Institute of Physics and Chemistry, Chinese Academy of Sciences, Urumqi 830011, China;
2. Xinjiang Key Laboratory of Electronic Information Material and Device, Urumqi 830011, China;
3. University of Chinese Academy of Sciences, Beijing 100049, China)

Abstract: The effects of γ -ray irradiation on the subsequent time-dependent dielectric breakdown (TDDB) of partially depleted (PD) silicon-on-insulator (SOI) MOS devices were investigated. By testing and comparing the transfer characteristic curves, threshold voltage, off-state leakage current, the TDDB lifetimes and other electrical parameters of the NMOS and PMOS devices before and after irradiation, the effects of γ -ray irradiation on the TDDB reliability of the devices were analyzed. The results show that

收稿日期: 2018-04-05; 修订日期: 2018-05-03

基金项目: 国家自然科学基金(11475255); 国家自然科学基金青年科学基金(11505282);
中国科学院西部之光项目(2015-XBQN-B-15, XBBS201321)

作者简介: 马腾(1988-), 男, 硕士生, 主要从事微纳器件辐射效应与加固技术方面的研究。Email: mateng15@mails.ucas.ac.cn

导师简介: 余学峰(1964-), 男, 研究员, 博士生导师, 博士, 主要从事微纳器件辐射效应与加固技术方面的研究。Email: yuxf@ms.xjb.ac.cn

the positively charged oxide trap charges induced by γ -ray irradiation in the gate oxide layer affected the distribution of the internal barrier of the device, and reduced the height of the barrier of the electron transition. Therefore, the positive feedback effect of electron tunneling is enhanced and the TDDB lifetime of the device is reduced, resulting in a reliability degradation of the gate oxide of the devices.

Key words: MOSFET; reliability; TDDB; γ -ray

0 引言

现代航天飞行器正朝着高性能、小型化、长寿命等方向发展,这对航天用电子元器件的性能与集成度提出了新要求。在太空中,先进的绝缘体上硅(Silicon on Insulator, SOI)工艺的器件,不仅仅面临着恶劣的空间辐射环境带来的辐射损伤效应,而且随着器件特征尺寸的不断缩小,器件内部的电场逐渐增强,从而导致器件自身的常规可靠性问题越来越严重。在辐射环境中, MOS 器件的特征尺寸和结构是影响总剂量效应的重要因素。栅介质层厚度显著减小导致应力诱导泄漏电流(Stress Induced Leakage Current, SILC)、软击穿(Soft Breakdown, SBD)和栅介质经时击穿(Time-Dependent Dielectric Breakdown, TDDB)等可靠性问题^[1]。同时,空间辐照环境作用于集成电路,会产生单粒子效应、总剂量效应、位移效应等多种效应^[2]。因此,在总剂量辐射环境下,进行高性能、低功耗纳米器件的常规可靠性试验,对于评估器件综合可靠性,保障高性能、低功耗的纳米器件在航空航天领域正常运行具有十分重要的意义。

目前,已有很多关于重离子辐照对栅氧化层 TDDB 影响的研究,通常都采用大面积的电容或者类似 CMOS 晶体管结构的单元^[3]。重离子实验研究表明:辐照后器件的栅氧化层 TDDB 寿命降低^[4-5]。最近, Suehle^[6]等以 CMOS 电容为试验样品,研究了 γ 射线辐照对器件 TDDB 的影响,试验结果表明,辐照后,器件的栅氧经时击穿时间会不定向的漂移。Fleetwood^[7]等研究发现,经过总剂量 20 Mrad(SiO_2)的 X 射线辐照后,栅极氧化层厚度为 7 nm 的 MOS 器件的 TDDB 时间有很小的变化。目前,对于总剂量效应对栅介质可靠性影响的研究较少,而且绝大多数都是以 MOS 电容或者类似 MOS 结构的大尺寸器件为研究对象,几乎没有关于深亚微米 SOI MOSFET 栅介质可靠性的研究。

文中采用了 130 nm 部分耗尽(Partially Depleted, PD)SOI MOSFET 为研究对象,通过测试和对比辐照前后 NMOS 和 PMOS 器件的转移特性曲线、阈值电压和关态漏电流以及 TDDB 时间等敏感电参数,研究 γ 射线辐照对 NMOS 与 PMOS 器件的总剂量效应,常规电应力条件下器件栅氧化层的 TDDB 效应以及二者共同作用对器件的影响。通过分析总剂量效应和 TDDB 效应的损伤机理,对比辐照与未辐照器件的栅氧化层 TDDB 时间,得出了 γ 射线辐照损伤对器件的栅氧化层 TDDB 可靠性影响的原因。

1 试验器件及条件

试验器件的栅介质(SiO_2)厚度为 6.8 nm,栅极为多晶硅材料,其面积为 $40 \mu\text{m} \times 100 \mu\text{m}$ 。器件采用 STI 隔离和 DIP 封装,其中栅极、衬底、体区分别用接线引出。为了增强器件的抗击穿性能,减少 H 离子污染,在高温和 N_2 的环境中,对器件进行氮化硅的钝化处理,然后再进行栅极多晶硅层的淀积。试验分为两组:第一组,先进行 γ 射线辐照实验,然后进行 TDDB 应力试验;第二组作为参考组,仅进行 TDDB 应力试验。

测试设备为 4200-SCS 半导体全参数分析系统,用于测试辐照前后,器件的转移特性曲线、阈值电压、关态漏电流以及器件栅氧经时击穿时间等参数。线性区转移特性曲线的测试方法:测试 MOS 器件线性区和饱和区转移特性曲线 ($I_{\text{DS}}-V_{\text{G}}$)、最大跨导 GM_{MAX} 、栅极电流 I_{G} 等参数。其敏感电参数的测试方法:固定漏源电压 $V_{\text{DS}}=-0.1 \text{ V}$, V_{GS} 从 0.5 V 扫到 -3.3 V,测试 I_{DS} 的值,根据线性区参数,求源漏电流 I_{DS} 对栅极电压 V_{G} 的一阶导数,得到 GM,取 GM 的最大值即为最大跨导 GM_{MAX} ;采用最大跨导法,计算得出器件的阈值电压 V_{TH} ;饱和区的测试方法:固定漏源电压 $V_{\text{DS}}=-3.3 \text{ V}$, V_{GS} 从 0.5 V 扫到 -3.3 V,测试器件的 I_{DS} 值。

此次实验中,辐照源采用 Co60 γ 射线,辐照剂量率为 1 Gy(Si)/s,总剂量为 3×10^3 Gy(SiO₂),辐照过程中的偏置为 ON 态,即 NMOSFET 栅端接 3.3 V 直流电压,其余管脚全部接地,PMOSFET 栅端接 -3.3 V 电压,其余管脚全部接地。

按照国标 GB2689.1-81 恒定应力寿命试验与加速寿命试验方法,以及 JEDSE 固态技术协会 JEP122G 的试验要求,对 MOSFET 器件进行 TDDB 应力试验。使用半导体特性参数分析系统 4200-SCS 编写测试程序,为兼顾效率与准确度,TDDB 电应力试验采用阶梯应力法。NMOS 器件栅极施加的电应力与应力时间的关系如图 1 所示,从图中可以看出,电应力从 $V_G=3.3$ V 开始,每经过 100 s 增加 50 mV,直至器件栅氧化层发生击穿。为了及时检测到器件发生击穿,在施加应力期间,对栅极泄漏电流进行周期性监测(器件栅极电压变为正常工作电压 3.3 V,并持续 1 s,测试此时器件的栅极泄漏电流),时间间隔为 24 s。失效判据参照国际固态电路协会标准 JESD92,若 I_g 大于初值的 10 倍以上,判定为器件失效(硬击穿),停止试验。对于 PMOS 器件来说,施加的电应力与 NMOS 器件相反,电参数的测试流程相同。

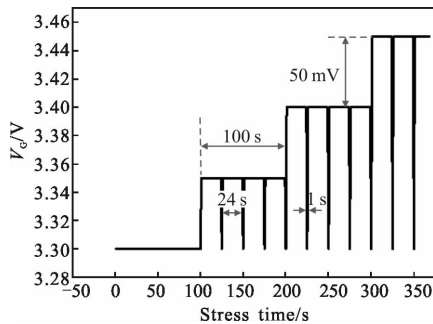


图 1 NMOSFET 器件 TDDB 栅极电压随时间变化

Fig.1 Gate voltage changes with the time in NMOSFET devices during TDDB stress

2 试验结果及分析

2.1 TDDB 应力对于 MOSFET 转移特性的影响

TDDB 过程分为两个阶段:第一阶段为击穿积累阶段,其特点是在电应力的作用下,栅氧化层内部及 Si-SiO₂ 界面处产生陷阱电荷的积累,从而导致了栅氧化层内部的电场调制效应。当局部电场或者局部电流达到临界值时,TDDB 过程开始进入第二阶

段,即快速崩溃阶段。在第二阶段中,在电和热的正反馈作用下,器件的栅氧化层最终发生击穿^[8]。在 TDDB 应力期间,不同的栅压下,NMOS 与 PMOS 器件的饱和区转移特性曲线如图 2 和 3 所示,器件的关态漏电流在 $V_G=7.5$ V 之后迅速增大。相比于 NMOS 器件,PMOS 器件的关态漏电流较大一些。从图中可以看出,在栅极电压施加到 $V_G=7.5$ V 之后,进入击穿的第二阶段,电和热的正反馈作用导致器件沟道内热载流子的数量增大,关态漏电流上升,同时,由于带负电的电子陷阱的存在,阻碍了 NMOS 器件的反型,因此,NMOS 器件的关态漏电流相比于 PMOS 器件较小。

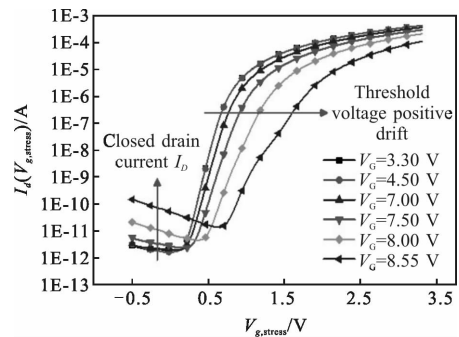


图 2 施加 TDDB 应力时,不同栅极电压下 NMOSFET 器件的转移特性

Fig.2 Transfer characteristics of NMOSFET devices under different gate voltages during TDDB stress

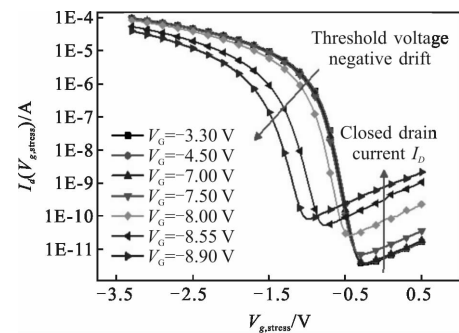


图 3 施加 TDDB 应力时,不同栅压下 PMOSFET 器件的转移特性

Fig.3 Transfer characteristics of PMOSFET devices under different gate voltages during TDDB stress

当栅极电压增大到 $V_G=\pm 7.5$ V 后,随着 TDDB 应力时间的增大,NMOS 器件的阈值电压迅速的正向漂移。以上现象表明,此时在氧化层中产生了大量的电子陷阱,为了使 NMOS 器件的沟道反型,需要中和带负电的电子陷阱,从而导致 NMOS 器件的阈

值电压上升。PMOS 器件的阈值电压负向漂移,则是由于反型层中较大有效质量和高势垒的空穴,在界面处发生多次碰撞,使得界面态陷阱电荷增多。同时,进入到 SiO₂ 中的空穴被陷阱俘获,栅极电压对空穴陷阱电荷与界面态的补偿是 PMOS 器件阈值电压负向漂移的主要原因。

2.2 γ 射线对于 MOSFET 转移特性的影响

图 4 为不同总剂量的辐照下,NMOS 器件的转移特性曲线。发现经过 100 krad(Si)的总剂量辐照后,NMOS 器件关态漏电流在快速上升了 3 个数量级之后,退化程度逐渐减小。经过 240 h 的退火试验之后,器件的关态漏电流略有下降,但是并没有恢复到辐照前的水平。经过 300 krad(Si) 的总剂量辐照后,NMOS 器件的阈值电压从 0.77 V 变为 0.73 V,退火后变为 0.74 V,可见阈值电压的变化并不明显。

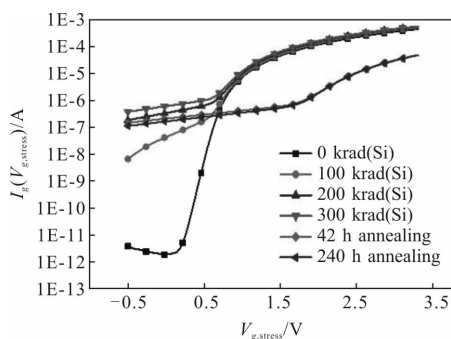


图 4 不同剂量点下,NMOS 器件转移特性

Fig.4 Transfer characteristics of NMOS devices at different doses

图 5 为不同总剂量辐照下,PMOS 器件的转移特性曲线。与图 4 的 NMOS 器件相比,PMOS 器件在亚阈值区和关闭状态出现较小的泄漏电流。但是,在工作状态下,其电流几乎没有变化。由于器件宽度和

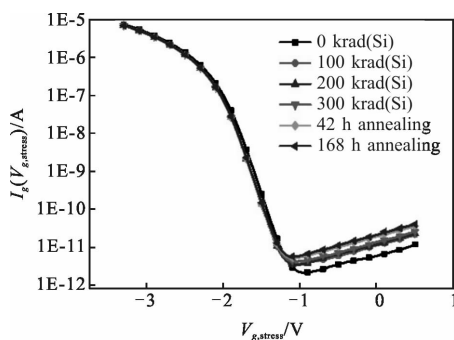


图 5 不同剂量点下,PMOS 器件转移特性

Fig.5 Transfer characteristics of PMOS devices at different doses

长度都比较大,本底电流较高,在器件的强反型区,其本底电流掩盖了泄漏电流的增加。168 h 的退火之后,器件的关态漏电流几乎不变,器件的阈值电压漂移幅度很小,从-0.79 V 变为-0.81 V,阈值电压负向漂移 0.02 V。

NMOS 关态泄漏电流增大的试验结果表明,此时,产生的带正电的氧化物陷阱电荷 NOT 大于带负电的 Si-SiO₂ 界面陷阱电荷 NIT。因此,当栅极电压为 0V 时,器件界面处的反型层沟道已经形成,从而产生关态漏电流。NOT 的存在可以为器件反型层的形成提供小部分的正向栅电压。因此,NMOS 器件的阈值电压变小。由于具有带正电的 NOT 并不能导致 PMOS 器件形成反型层的导电沟道。因此,PMOS 器件的关态漏电流变化并不明显。同样,由于带正电 NOT 的存在,PMOS 器件的阈值电压负向漂移。阈值电压漂移较小有两方面的因素:一是总剂量效应对于深亚微米 MOS 器件栅氧化层的影响已经很小,其主要影响 SOI MOS 器件的 STI 区和 BOX 层;二是由于 MOS 器件中,STI 上的辐照偏置电场的影响,空穴的俘获截面与电场的大小和方向有关。当 MOSFET 处于开启状态时,沟道与 STI 接触面的电场方向是由界面指向氧化层,由于偏置电场并非是指向 Si-SiO₂ 界面,所以在 MOS 器件中引入的缺陷比较少^[9]。

2.3 γ 射线对 MOSFET 的 TDDB 寿命的影响

γ 射线辐照导致 MOS 器件栅氧化层内产生带正电的氧化物陷阱电荷 NOT,以及 Si-SiO₂ 界面产生界面态电荷 NIT,从而影响器件关态泄漏电流和阈值电压等电参数。TDDB 电应力同样导致栅氧化层内部产生电子陷阱,俘获的电子导致阳极电场增强,从而引起 Si-O 键断裂,最终造成栅介质击穿的发生。在栅氧化层发生击穿前,电应力同样会导致器件的关态泄漏电流增加和阈值电压的漂移。在 NMOS 器件中, γ 射线和 TDDB 电应力共同作用的结果如图 6 所示,随着施加的 TDDB 电应力的逐渐增大,在栅极电压较小时,器件的栅极电流基本不变,当 $T=4\ 000\ s$ 时,随着施加的栅极电压继续增大,栅极泄漏电流迅速增加。未辐照的器件在 $t=10\ 560\ s$ 时,发生栅介质的击穿,而辐照后器件在 $t=10\ 240\ s$ 时,发生栅介质的击穿。对比辐照前后器件的栅介质击穿时间,发现 γ 射线辐照使得器件的栅氧击穿时

间减小,从而降低了器件的栅介质可靠性。

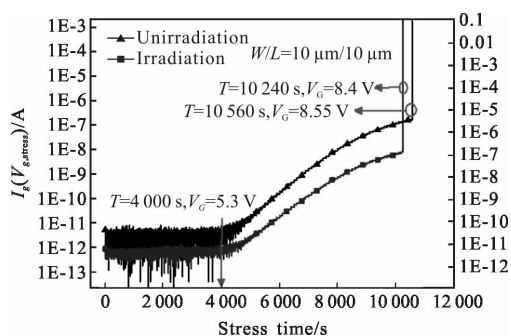


图 6 施加 TDDB 应力时,辐照前后 NMOSFET 器件的栅极电流 I_G 变化曲线

Fig.6 Curves of the gate current I_G of NMOSFET devices before and after irradiation at TDDB stress

PMOS 器件在 TDDB 应力期间,栅极电流 I_G 变化如图 7 所示,通过观察辐照前后的曲线发现:在 $T=7000$ s 之前,器件的栅极泄漏电流很小,电流的大小一直都在 10^{-12} 的数量级附近相对稳定的变化。随着栅极电压的继续增大,当 TDDB 应力时间超过 7000 s 后,器件的栅极泄漏电流迅速增加;未辐照的器件在 $T=11244$ s 时,发生栅介质的击穿,辐照后的器件在 $T=10930$ s 时,发生栅介质的击穿,以上 PMOS 器件的 TDDB 试验结果与 NMOS 器件相似,结果都是 γ 射线辐照使得器件的栅氧击穿时间减小。

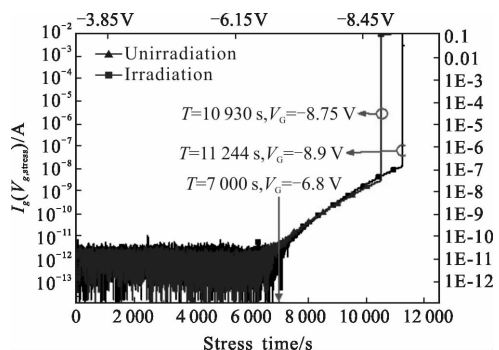


图 7 施加 TDDB 应力时,辐照前后 PMOSFET 器件的栅极电流 I_G 变化曲线

Fig.7 Curves of the gate current I_G of PMOSFET devices before and after irradiation at TDDB stress

上述试验结果表明, γ 射线辐照损伤导致了 NMOS 和 PMOS 器件的栅介质 TDDB 寿命的降低。而且,NMOS 器件的栅氧化层相比于 PMOS 器件更容易发生击穿。栅氧化层绝缘性能的退化通常是由

氧化层中的缺陷或者漏极局部热载流子应力产生的导电通道引起的。这两种加速老化的机制都是由于在电应力的作用下,载流子穿过栅氧化层的过程中,会在器件中产生新的缺陷。场辅助电子(Fowler-Nordheim, FN)隧穿很大程度上依赖于栅极的电压大小^[10],因为栅极电压可以改变电子和空穴跃迁栅介质的势垒高度。在施加电应力过程中,NMOS 器件的电子导带隧穿是施加电应力时的主要注入过程。对于 PMOS 器件来说,施加电应力的过程中,空穴价带隧穿是主要的注入过程。由于空穴相对电子有较大有效质量,这使得空穴比电子的隧穿过程更难发生。因此,相比于 NMOS 器件,PMOS 器件的栅氧 TDDB 击穿时间较大。

图 8 为 γ 射线辐照前后,NMOS 器件中的势垒分布情况。从图 8 中可以看出, γ 射线辐照在栅氧化层中产生的带正电的氧化物陷阱电荷,展宽了电子跃迁的势垒,降低了器件发生 FN 隧穿时的电压,这就导致在相同的栅极电压下,电子更容易发生隧穿,最终造成栅极泄漏电流 I_G 的增大和栅氧经时击穿寿命的减小^[11]。

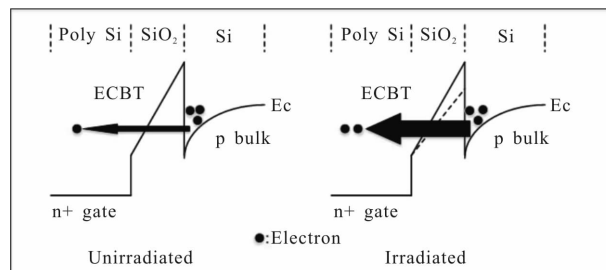


图 8 辐照前 NMOS 器件势垒分布(左),辐照后 NMOS 器件势垒分布(右)

Fig.8 Unirradiated NMOS device before distribution (left), the distribution of barrier NMOS device after irradiation (right)

3 结论

文中研究了 γ 射线辐照对部分耗尽 SOI MOS 器件的栅氧化层经时击穿可靠性的影响。通过电参数的测试和不同器件的对比,发现, γ 射线辐照后,NMOS 器件的阈值电压正向漂移,PMOS 器件的阈值电压负向漂移,且二者的关态泄漏电流都变大。这主要由于 γ 射线辐照的总剂量效应在栅氧化层内产生了带正电的氧化物陷阱电荷,以及在 Si-SiO₂ 界面处产生了界面态陷阱电荷,两种电荷共同作用,影响

了施加在栅极的正常偏压,改变了电子和空穴跃迁的势垒高度,阻碍了Si-SiO₂界面处反型沟道的形成,最终影响了器件的阈值电压和关态泄漏电流等电参数。

经过 γ 射线辐照后,NMOS与PMOS器件的栅氧化层TDDDB可靠性下降,主要是由于 γ 射线辐照对于氧化层损伤,产生了带正电的氧化物陷阱电荷,展宽了电子跃迁的势垒,降低了器件发生FN隧穿时的电压,最终造成栅极泄漏电流的增大和栅氧经时击穿寿命的减小。而且,与PMOS器件相比,NMOS器件的栅介质经时击穿的时间更短。这是由于空穴相对电子有较大的有效质量。因此,空穴比电子的隧穿过程更难发生。

参考文献:

- [1] Sunè J, Wu E Y, Lai W L. Statistics of competing post-breakdown failure modes in ultrathin MOS devices[J]. *IEEE Trans Electron Devices*, 2006, 53(2): 224-234,.
- [2] Zhou H, Cui J W, Zheng Q W, et al. Reliability of partially-depleted silicon on insulator n-channel metal oxide semiconductor field-effect transistor under the ionizing radiation environment [J]. *Acta Phys Sin*, 2015, 64 (8): 086107. (in Chinese)
- [3] Silvestri M, Gerardin S, Paccagnella A, et al. Gate rupture in ultra-thin gate oxides irradiated with heavy ions[J]. *IEEE Trans Nucl Sci*, 2009, 56(4): 1964-1970.
- [4] Cester A, Cimino S, Paccagnella A, et al. Accelerated wear-out of ultra-thin gate oxides after irradiation[J]. *IEEE Trans Nucl Sci*, 2003, 50(3): 729-734.
- [5] Choi B K, Fleetwood D M, Schrimpf R D, et al. Long-term reliability degradation of ultrathin dielectric films due to heavy-ion irradiation[J]. *IEEE Trans Nucl Sci*, 2002, 49(6): 3045-3050.
- [6] Suehle J S, Vogel E M, Roitman P, et al. Observation of latent reliability degradation in ultrathin oxides after heavy-ion irradiation[J]. *Appl Phys Lett*, 2002, 80(7):1282-1284.
- [7] Fleetwood D M, Riewe L C, Winokur P S, et al. Dielectric breakdown of thin oxides during ramped current-temperature stress[J]. *IEEE Trans Nucl Sci*, 2002, 47(6): 2305-2310.
- [8] Liu H X, Hao Y. Study on pulse stress enhanced hot-carrier effects in NMOSFET's [J]. *Acta Electronica Sinica*, 2002, 30(5): 658-660. (in Chinese)
- [9] He Y J, Zhang X W, Liu Y, et al. Total dose dependence of hot carrier injection effect in the n-channel metal oxide semiconductor devices [J]. *Acta Phys Sin*, 2016, 64 (24): 246101(1-7). (in Chinese)
- [10] Denais M, Huard V, Parthasarathy C, et al. Interface trap generation and hole trapping under NBTI and PBTI in advanced CMOS technology with a 2-nm gate oxide [J]. *IEEE Transactions on Device & Materials Reliability*, 2005, 4(4): 715-722.
- [11] Ceschia M, Paccagnella A, Cester A, et al. Radiation induced leakage current and stress induced leakage current in ultra-thin gate oxides[J]. *IEEE Transactions on Nuclear Science*, 1998, 45(6): 2375-2382.