

高效 170 GHz 平衡式肖特基二极管倍频器

何月^{1,2}, 蒋均^{1,2}, 陆彬^{1,2}, 陈鹏^{1,2}, 黄昆^{1,2}, 黄维¹

(1. 中国工程物理研究院 电子工程研究所, 四川 绵阳 621999;

2. 中国工程物理研究院 微系统与太赫兹中心, 四川 成都 610299)

摘要: 太赫兹源的输出功率是限制太赫兹技术远距离应用的重要参数。为了实现高效的太赫兹倍频器, 基于高频特性下肖特基二极管的有源区电气模型建模方法, 利用指标参数不同的两种肖特基二极管, 研制出了两种 170 GHz 平衡式倍频器。所采用的肖特基二极管有源结区模型完善地考虑了二极管 IV 特性, 载流子饱和速率限制, 直流串联电阻以及趋肤效应等特性。通过对两种倍频器仿真结果进行对比, 完备地分析了二极管主要指标参数对倍频器性能的影响。最后测试结果显示两种平衡式 170 GHz 倍频器在 155~178 GHz 工作带宽内的最高倍频效率分别大于 11% 和 24%, 最高输出功率分别大于 15 mW 和 25 mW。从仿真和测试结果表示, 采用的肖特基二极管建模方法和平衡式倍频器结构适用于研制高效的太赫兹倍频器。

关键词: 太赫兹; 肖特基二极管模型; 倍频器; 平衡结构

中图分类号: TN771 文献标志码: A DOI: 10.3788/IRLA201746.0120003

High efficiency 170 GHz balanced Schottky diode frequency doubler

He Yue^{1,2}, Jiang Jun^{1,2}, Lu Bin^{1,2}, Chen Peng^{1,2}, Huang Kun^{1,2}, Huang Wei¹

(1. Institute of Electronic Engineering, China Academy of Engineering Physics, Mianyang 621999, China;

2. Microsystem & Terahertz Research Center, China Academy of Engineering Physics, Chengdu 610299 China)

Abstract: The output power of terahertz resource is a critical parameter to limit the long range application of terahertz technology. To accomplish the high efficiency terahertz multiplier, two high-efficiency 170 GHz balanced doublers were built using the two planar Schottky diodes with diverse electrical specification. The employed equal circuit diode model, based on the developed high-frequency characteristic modeling, considered the IV characteristics, the limits drift velocity saturation of carries, DC series resistance and skin effect simultaneously. From the comparison and analysis of the simulated data, the impact of diode electrical parameter on the doubler performance was discussed. Test data show that the two 170 GHz balanced doublers show 11% and 24% highest efficiency respectively, 15 mW and 25 mW output power correspondingly across a 155–178 GHz band. As shown in measured result, the employed Schottky diode modeling and balance structure is suitable option to design high efficiency terahertz multiplier.

Key words: terahertz; Schottky diodes model; frequency multipliers; balanced structure;

收稿日期: 2016-05-05; 修订日期: 2016-06-03

基金项目: 国家重点基础研究发展计划(973 计划)(2015CB755406)

作者简介: 何月(1988-), 男, 助理研究员, 硕士, 主要从事太赫兹固态器件研制方面的研究。Email: heyue1109@163.com

0 引言

随着太赫兹技术的研究和应用越来越广泛^[1-2],太赫兹系统在实际应用中往往需要前级本振链提供更高的输出功率,以便驱动后续多级链路。基于肖特基二极管实现的固态高效倍频技术是目前获取高功率太赫兹频段信号的一种重要途径。国外研究机构先后推出了各频段高效率的倍频器件,工作频率最高甚至可达几太赫兹^[3-5]。而国内对太赫兹相关技术研究起步比较晚^[6-9],倍频器性能与国外相比有着比较大的差距。约束固态太赫兹倍频器仿真设计的一个重要条件是肖特基二极管模型高频特性下的准确性。针对肖特基二极管高频特性,国内外学者先后提出了日益精确和复杂的模型,如基于蒙特卡罗散射仿真的物理模型^[10],基于载流子漂移-扩散的物理模型^[11],等效集总元件电路模型^[12-13]等。前两种建模方法能够较好地模拟肖特基二极管在高频(~2-3 THz)和高功率特性下的非线性行为,但建模难度大,周期较长,不易实现。等效集总元件模型虽然建模难度较小,但无法准确表征高功率下和高温特性下肖特基二极管的特有特征。同时实现太赫兹倍频器的电路结构主要有传统结构^[6-8]和平衡式结构^[4,9]。传统结构利用各种滤波器实现谐波抑制,而平衡式结构因为传输之间的模式隔离不需要额外的滤波器,缩短了信号传输的长度,因此平衡式结构是实现高效倍频器的较好途径。

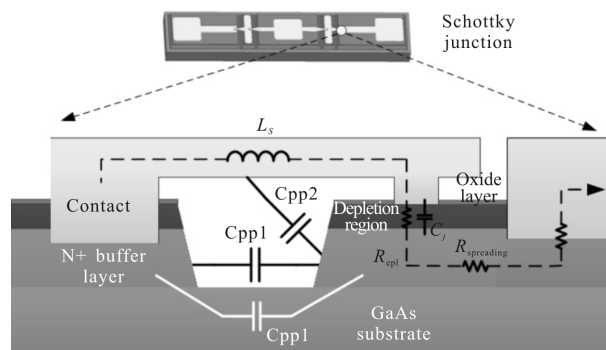
为了得到 340 GHz 太赫兹系统的较高本振信号,文中以实现宽带、高效率的 170 GHz 倍频器为目标,结合肖特基二极管的高频特性下的载流子漂移-扩散简易数值模型,建立了肖特基二极管高频特性下的等效集总元件模型。基于两种不同的肖特基二极管建立的等效模型,采用平衡式结构研制了两种高效平衡式 170 GHz 二倍频器。所采用的建模方法和平衡式结构为以后实现倍频效率更高,工作频率更高的太赫兹倍频器提供研究方法。

1 肖特基二极管模型

平面肖特基二极管是固态集总倍频电路中最核心的非线性器件。而准确的肖特基二极管理论建模

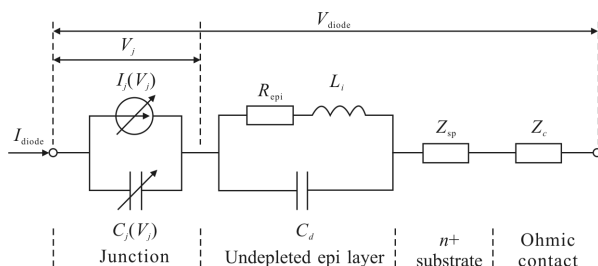
是仿真设计太赫兹倍频器器件的关键。成功的建模思路是将肖特基二极管的外围半导体无源结构用三维建模方式模拟,这样能够准确描述二极管在高频特性下的寄生参数;肖特基非线性有源结区则用非线性集总原件模型描述,这样能很好地描述二极管各种直流、交流、高频和大信号效应。

肖特基外围半导体无源结构的建模方法采用在电磁仿真软件中进行 3D 结构参数建模,只要得到肖特基二极管的三维结构参数和了解二极管三维半导体层的分布,即可以实现较为准确的肖特基半导体无源结构模型。对于肖特基非线性有源结区模型,在考虑二极管的高频特性的前提下,包括耗尽层电场分布特性、势垒高低情况、电流的输运过程、反向击穿电压及二极管的低频效应和高阶效应,通过探针平台和半导体分析仪设备测量肖特基二极管的电流-电压($I-V$),利用数值计算分析拟合提取肖特基二极管的各个主要寄生参数数值,建立肖特基二极管有源结区集总元件模型如图 1 所示。



(a) 三维半导体无源结构模型

(a) 3D semiconductor passive structure model



(b) 结区电气模型

(b) Electric model of diode junction area

图 1 肖特基二极管模型

Fig.1 Model of Schottky diode

利用太赫兹平面肖特基二极管的层次模型和结构参数建立如图 2 所示的仿真模型。太赫兹平面肖特基二极管主要层次模型包括：(1) GaAs 衬底；(2) n++ GaAs 缓冲层,高掺杂层；(3) GaAs 耗尽层, n型砷化镓层；(4) SiO₂ 层,保护层；(5) 金属阳极层,金属空气桥。建立的平面肖特基二极管主要层次厚度如表 1 所示。

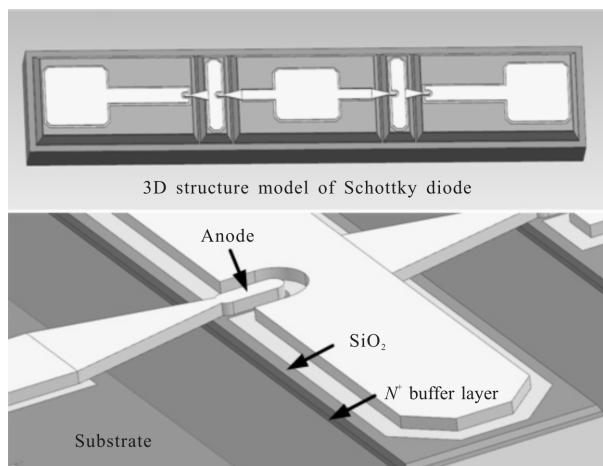


图 2 平面肖特基二极管 3D 结构仿真模型

Fig.2 3D simulated structure model of planar Schottky diode

表 1 平面肖特基二极管主要的物理结构参数
Tab.1 Main physical structure parameters of planar Schottky diode

| Parameters | Thickness/ μm |
|------------------|--------------------------|
| Anode | 1 |
| SiO ₂ | 0.6 |
| Epitaxial layer | 0.3 |
| N+ buffer layer | 8 |
| GaAs substrate | 1.5 |

图 1(a)所示的肖特基二极管无源结构模型中主要的物理结构参数包括二极管的三维尺寸,衬底厚度,空气桥尺寸以及阳极面积等。而图 1(b)和表 2 所示的电气模型变量中,除了利用非线性变容器和电流器件模拟二极管的非线性特性,同时还采用寄生电感、电容和电阻表征二极管在高频下的等离子体谐振响应和趋肤效应。

表 2 二极管电气模型各分量参数说明

Tab.2 Illustration of each component parameter in the diode electric model

| Parameters | Function |
|---------------------------------------|---|
| $I_f(V_f)$ | $I-V$ features analysis of diode under the forward and reverse breakdown state |
| $C_j(V_j)$ | CV features analysis of diode under the forward and reverse bias condition |
| R_{epi} | Simulation plasma resonance phenomenon under the high frequency characteristics |
| Displace Capacitive C_d | |
| Inertial inductance L_i | |
| Skin effect impedance Z_{sp} | Simulate the skin effect |
| Ohm-contact resistance Z_c | Simulate the ohmic contact resistance |

对于高掺杂肖特二极管而言,在正向偏压 V 大于 $3kTq$ 的条件下二极管 $I-V$ 特性可近似为^[11]:

$$I=I_0 \left[\exp \left[\frac{q}{\eta k T} (V-IR_s) \right] - 1 \right] \approx I_0 \left[\exp \frac{q(V-IR_s)}{\eta k T} \right] \quad (1)$$

$$I_0=AA^{**}T^2 \left(e^{-\frac{q\phi_b}{kBT}} \right) \quad (2)$$

式中: I_0 为反向饱和电流; q 为电子电量 $1.6 \times 10^{-19} \text{C}$; η 为理想因子; k 为波兹曼常数($1.37 \times 10^{-23} \text{J/K}$); T 为绝对温度; A 为阳极面积; A^{**} 为有效理查德逊常数; ϕ_b 为势垒高度。

肖特基二极管外延层中耗尽层的宽度随着电压变化,因此外延层电阻具有一定的非线性。为了简便分析,忽略其非线性,将外延层电阻计算为其最大值:

$$R_{\text{epi}} = \frac{t_{\text{epi}}}{\sigma_{\text{epi}} \cdot A} = \frac{t_{\text{epi}}}{q \cdot A \cdot \mu_{\text{epi}} \cdot N_{\text{epi}}} \quad (3)$$

式中: t_{epi} 为外延层的厚度; A 为阳极面积; μ_{epi} 为外延层电子迁移率。

在太赫兹高频特性下,二极管串联电阻在考虑到等离子体谐振(由导带电子的惯性效应和价带电子位移导致)和趋肤效应的影响将由在低频特性下的纯电阻响应变成一个复杂的复阻抗模型,如图 1(b)所示。二极管电气模型中外延层电阻 R_{epi} 、位移电容 C_d 和惯性电感 L_i 就是表征在高频特性下肖特基二极管串联电阻等离子体谐振响应的电气参数模型。位移电流跟介质弛豫频率 f_d 有关,惯性电感跟散射频率 f_s 有关。

$$f_d = \frac{1}{2\pi} \frac{\sigma}{\epsilon_s}, f_s = \frac{1}{2\pi} \frac{q}{m_e^* \mu_n} \quad (4)$$

$$C_d = \frac{1}{R_{epi} \omega_d}, L_s = \frac{R_{epi}}{\omega_s} \quad (5)$$

式中： m_e^* 为电子有效质量； μ_n 为电子迁移率； σ 为介质导电率； ϵ_s 为半导体相对介电常数。

通过公式(1)~(2)拟合半导体测试得到的二极管 $I-V$ 曲线数据,从而提取二极管相关参数 η, I_0, R_s 和 ϕ_b 。而图 1(b)所示电气模型中扩散电阻 R_{epi} , 位移电容 C_d 和惯性电感 L_i 与平面肖特基二极管的固有参数有关如掺杂浓度, 结区面积等, 利用表 3 中所示的平面肖特基二极管相关参数同时结合前面数值公式(3)~(5)分析计算可以得到相应参数数值。

表 3 平面肖特基二极管相关材料参数

Tab.3 Relative material parameters of planar Schottky diode

| Parameter | Value |
|---|---|
| Diode A anode size/ μm^2 | 6.6 |
| Diode B anode size/ μm^2 | 28.2 |
| Electron mobility $\mu_n/\text{m}^2 \cdot (\text{V} \cdot \text{s})^{-1}$ | $8\,000 \times 10^{-4}$ |
| Electronic effective mass m_e^*/kg | $0.063 \times 9.109\,5 \times 10^{-31}$ |
| Conductivity $\sigma/\text{F} \cdot \text{m}^{-1}$ | 0.113×10^{-12} |
| Doping concentration N_{epi}/cm^{-3} | 10^{17} |
| GaAs ϵ_s | 12.9 |

为了研究肖特基二极管主要参数对倍频器性能的影响, 文中采用两种肖特基二极管进行平衡式 170GHz 倍频器设计, 分别通过前面介绍的二极管建模方法数值拟合提取二极管参数如表 4 所示。将表 4

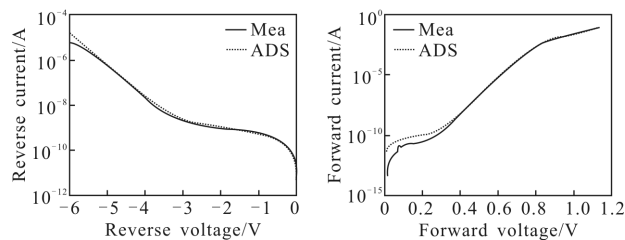
表 4 肖特基二极管参数提取数值

Tab.4 Extracted value of Schottky diode parameter

| Diode type | Barrier height V_b/V | Saturation current I_0/A | Series resistance R_s/Ω | Ideal factor η | Junction capacitance C_j/fF |
|------------|-------------------------------|-----------------------------------|--------------------------------|---------------------|--------------------------------------|
| A | 0.76 | $6.6\text{e}-15$ | 7.6 | 1.12 | 9.8 |
| B | 0.6 | $50\text{e}-15$ | 5 | 1.21 | 30 |

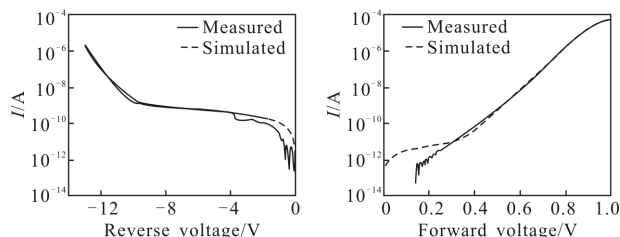
中拟合得到的二极管参数和相应二极管寄生参数值导入图 1 中所建立的肖特基二极管电气模型中, 进行理论 $I-V$ 电气仿真分析, 并与半导体分析仪测试得到的 $I-V$ 数据曲线进行比较如图 3 所示, 可以发

现两者的一致性比较好。



(a) 二极管 A

(a) Diode A



(b) 二极管 B

(b) Diode B

图 3 二极管 $I-V$ 曲线仿真与测试对比

Fig.3 Simulated and measured diode $I-V$ line

2 倍频器电路设计

图 4 给出了基于石英基片的平衡式 170 GHz 倍频器结构框图, 反向串联二极管结构可以用来抑制二极管阵列产生的奇次谐波, 从而将能量尽可能地转化为所需要的偶次谐波信号。该倍频器采用厚度为 $50\ \mu\text{m}$ 石英基片 ($\epsilon=3.78$) 作为传输线基底, 将石英基片安装在 E 面分割波导腔内, 本振驱动信号为 WR10 标准波导 TE_{10} 模式激励, 由输入减高波导耦合至粘接在石英基片的平面肖特基二极管上, 其中对输入波导进行充分减高处理目的是为了抑制波导高次模式 TM_{11} 模式激励形成, 因为输入波导的 TM_{11} 模式的频率落在了所需输出频率 $2*f_0$ 范围内。同时减高波导的长度与输入波导短截面形成了输入匹配结构。倍频器产生的二次谐波信号经过悬置微带准 TEM 模式传输至输出波导的输出探针结构上, 悬置波导高低阻抗结构形成倍频器在输出频率 $2*f_0$ 的输出阻抗匹配网络。DC 直流偏置和输出波导之间构成了 T 型结构的输出探针结构, 其中 DC 低通滤波器防止倍频器的二次谐波信号向 DC 端口的泄露。整个平衡式二倍器结构中, 依靠信号传输过程中由波导的 TE_{10} 模式向悬置微带准静态 TEM 模式的转变,

实现平衡式倍频器输入输出之间的模式隔离,如图5所示,无需利用额外滤波器结构来隔离输入输出端口,从而大大减短设计中石英基片的长度,有利于避免石英基片长宽比过大造成加工过程中易断的弊端。结合图4所示的平衡式170 GHz倍频器结构,利用电路仿真软件得到表5所示的两种170 GHz倍频器仿真结果。

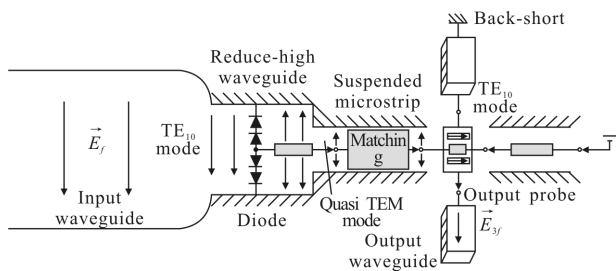


图4 170 GHz二倍频拓扑结构

Fig.4 Topology structure of 170 GHz doubler

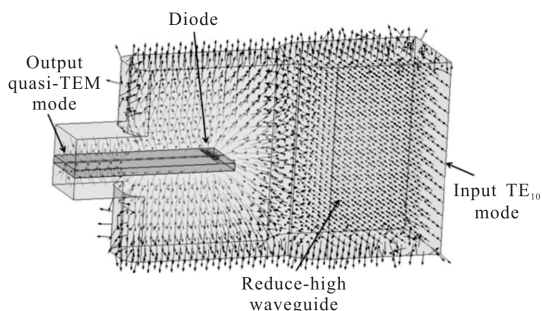


图5 平衡式结构电场仿真分布图

Fig.5 E field simulated distribution map of balance structure

表5 两种太赫兹倍频器仿真结果比较

Tab.5 Comparison of the two terahertz doubler simulated result

| Diode | Opt input/output impedance | V_{bias}/V | Conversion efficiency | 3 dB bandwidth /GHz |
|-------|----------------------------|--------------|-----------------------|---------------------|
| A | $60+73j/10-30j$ | -1.4 | 15% | 23 |
| B | $83+107j/38-14j$ | -8 | 35% | 18 |

从表5的仿真结果可以看出:倍频器B因为采用的变容性肖特基二极管具有较高的 C_{j0} ,仿真最高仿真倍频效率高达35%,同时具有较高的偏置电压;倍频A采用较低 C_{j0} 和较高串联阻抗的肖特基二极管,最高仿真倍频效率为15%,偏置电压也仅有-1.4 V。因此可以看出太赫兹倍频器的倍频效率和偏置电压受肖特基二极管的 C_{j0} 参数和直流电阻

值 R_s 影响比较大。较高 C_{j0} 值的肖特基二极管容性较强,在较高的反向偏压的激励下,更容易产生非线性高次谐波,使得倍频器的倍频效率有所提高,同时由于倍频器的强非线性使得设计过程中产生容性最优输入输出阻抗,即倍频器最优输入阻抗的虚部较大,这样的阻抗值不利于输入输出宽带匹配,从而一定程度上限制了太赫兹倍频器的工作带宽。

3 工艺容差性分析

毫米波与太赫兹倍频器由于工作频率较高,工作波长较短,在倍频器机械加工和装配工艺中往往对结构参数尺寸要求比较苛刻,这在一定程度上加大了太赫兹倍频器的加工成本和装配难度。为了给后期倍频器加工和装配提供参考,文中对倍频器A的主要工艺结构参数进行了容差性仿真分析,以考量平衡式结构倍频器性能对结构参数的敏感度。容差性分析中主要分析输入输出匹配网络结构参数和装配位置对倍频器性能的影响。输入匹配网络结构主要参数包括输入波导短截距离 $L1$,第一阶波导匹配减高波导长度 $L2$ 和第二阶波导匹配减高波导长度 $L3$ 和减高波导高度 $b1$,以及输出波导短截面距离 back-short,基片水平装配位置移动参数 cavity-left/right,如图6所示。

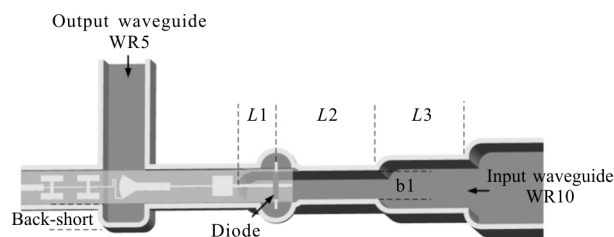


图6 倍频器A的主要结构参数

Fig.6 Main structure parameters of doubler A

为了分析图6中的倍频器A各个主要结构参数对倍频器性能的灵敏度,仿真过程中对各个主要参数进行正负误差的容差性分析。分析仿真数据结果如图7所示,可以看出参数输入波导短截面距离 $L1$ 和石英基片水平装配位置移动参数 cavity-left/right对倍频器性能影响比较大,因此在后期腔体机械加工和倍频器装配过程中需要对这两个参数进行严格控制,以保证倍频器的性能与仿真结果的一致性。而

其他结构参数在±15 μm 变化范围内,均对倍频器的仿真性能影响不大,这也表明平衡式结构倍频器一致性较好,具有较高误差冗余值,从而一定程度上降低平衡式结构的倍频器加工工艺和装配工艺的难度。

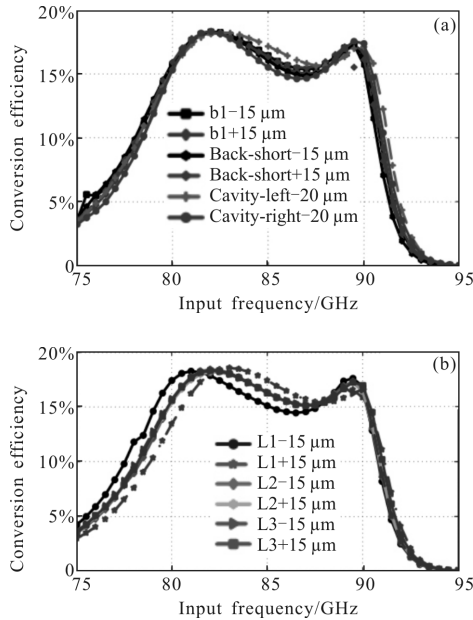
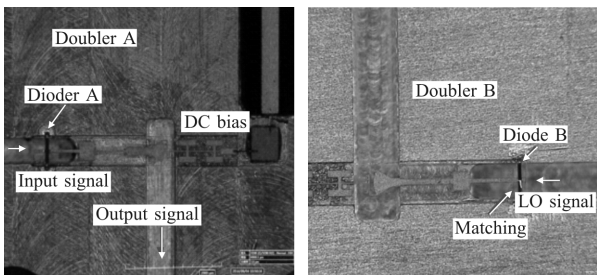


图 7 倍频器 A 结构参数的容差仿真分析

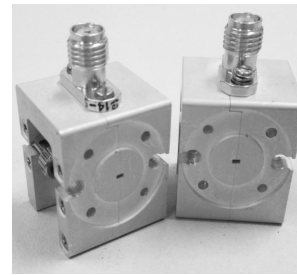
Fig.7 Simulated tolerance analysis of structure parameter in doubler A

4 加工测试

根据倍频器结构参数设计结果,由微机械加工和薄膜工艺分别制作了倍频器的铝质腔体和石英基片薄膜电路。石英基片电路介电常数为 $\epsilon_r=3.78$,基片厚度 $h=50 \mu\text{m}$,两种倍频器实物照片如图 8 所示。设计中采用的肖特基二极管包括 4 个反向串联的肖特基结,由于肖特基二极管尺寸较小,肖特基结之间间距有限,安装过程中需要防止二极管焊盘之间的短路。



(a) 内部结构
(a) Internal structure



(b) 倍频器照片

(b) Photograph of the doublers

图 8 170 GHz 倍频器实物图

Fig.8 Photos of 170 GHz doubler

倍频器加工装配完成后,通过调整倍频器的输入功率和偏置电压,对平衡式 170 GHz 倍频器的倍频性能进行测试,整体测试框图如图 9 所示。倍频器的本振驱动信号 W 波段放大器输出频率范围为 75~90 GHz,功率动态范围为 100~200 mW。将倍频器 A 输入功率固定为 100 mW 左右,测试得到倍频器 A 倍频效率在自偏电阻为 200Ω 的测试数据,如图 10(a) 所示。倍频器 B 采用直流偏置-5 V,驱动功率同样为 100 mW 左右,测试得到倍频器 B 的倍频效率数据,

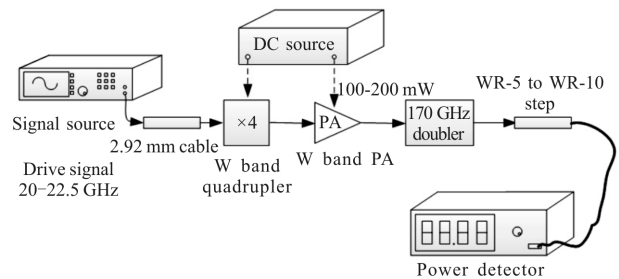
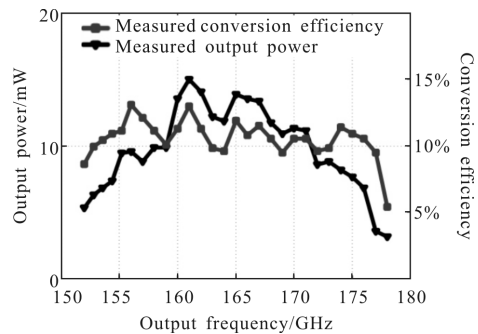
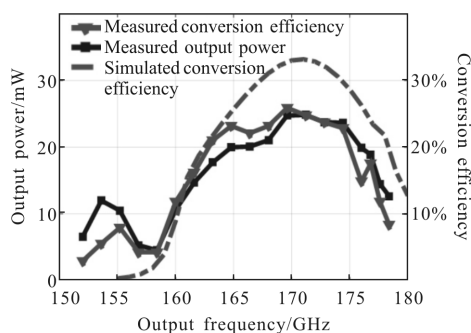


图 9 倍频器测试平台

Fig.9 Measurement setup of the doubler



(a) 倍频器 A
(a) Doubler A



(b) 倍频器 B

(b) Doubler B

图 10 倍频器输出频率对应的倍频效率和输出功率

Fig.10 Measured conversion efficiency and output power versus output frequency

如图 10(b)所示。通过测试数据可以看出,倍频器 A 倍频效率典型值大于 8%,最高倍频效率大于 11%,最大输出功率大于 14 mW,3 dB 工作带宽大于 155~175 GHz;而倍频器 B 的倍频效率典型值大于 10%,其中最高倍频效率大于 24%,在 100 mW 的驱动功率下,最大输出功率大于 24 mW,3 dB 工作带宽为 160~178 GHz。由表 6 可以看出,文中的设计在一定程度上改善了倍频器的效率和输出功率。

表 6 倍频器性能比较

Tab.6 Doubler performance comparison

| | Work frequency/GHz | Output power /mW | Conversion efficiency |
|------------|--------------------|------------------|-----------------------|
| [3]doubler | 160-186 | 10-15 | 15-25% |
| [4]doubler | 177-202 | 3-10 | 6-10% |
| [6]doubler | 213-230 | 10-15 | 4-5% |
| [9]doubler | 190-225 | 5-8 | 6-9% |
| This paper | 152-176 | 7-14 | 5-11% |
| | 160-178 | 5-25 | 10-24% |

5 结论

在考虑到肖特基二极管在高频下特有效应的前提下,结合二极管的载流子漂移-扩散简易数值模型,建立了基于等离子体谐振二极管有源结区较为完善的集总参数模型,采用厚度为 50 μm 石英基片电路为载体,研制了两种平衡式结构的 170 GHz 二倍频器并进行加工与测试。测试结果表明,170 GHz 二倍频器 A 在输入功率为 100 mW 的情况下,实现

了在工作频率 152~176 GHz 范围内,典型倍频效率大于 8%,最高倍频效率大于 11%;倍频 B 的倍频效率大于 10%,最高倍频效率大于 24%,两者均实现了 20 GHz 的 3 dB 工作带宽。通过对两种倍频器性能测试比较,可以看出具有高 C_{j0} 的肖特基二极管,非线性性强,能产生较高强度的高次谐波信号,而高直流电阻 R_s 的二极管,容易实现输入输出阻抗宽带匹配,从而利于设计工作带宽较宽的倍频器。设计的 170 GHz 倍频器将分别为 340 GHz 系统的发射链和接收链路提供本振驱动,分别满足系统发射链路高功率输出和接收链路宽工作带宽的要求。

参考文献:

- [1] Siegel P H. Terahertz technology [J]. *IEEE Transactions on Microwave Theory Techniques*, 2002, 50(3): 910-928.
- [2] Guo Lantao, Mu Kaijun, Deng Chao, et al. Terahertz spectroscopy and imaging [J]. *Infrared and Laser Engineering*, 2013, 40(1): 205-209. (in Chinese)
郭澜涛, 牧凯军, 邓朝, 等. 太赫兹波谱与成像技术[J]. *红外与激光工程*, 2013, 40(1): 205-209.
- [3] Alderman B, Herry M, Sanghera H, et al. Schottky diode technology at Rutherford Appleton Laboratory [C]//2011 IEEE International Conference on Microwave Technology & Computational Electromagnetics, 2011: 4-6.
- [4] Siles J V, Maestrini A, Alderman B, et al. A single waveguide in phase power combined frequency doubler at 190 GHz [J]. *IEEE Transaction Microwave Wireless Components Letters*, 2011, 21(6): 332-334.
- [5] Maestrini A, Mehdi I, Siles J V, et al. Design and characterization of a room temperature all-solid -state electronic source tunable from 2.48 and 2.75 THz [J]. *IEEE Transaction on Microwave Theory and Techniques*, 2012, 2 (2): 177-185.
- [6] C Peng, D Xianjin, C Binbin, et al. A 220 GHz frequency doubler based on planar Schottky diodes [C]// The 38th International Conference on Infrared, Millimeter and Terahertz Waves, 2013: 1-6.
- [7] Jiang Jun, Zhang Jian, Deng Xianjin, et al. 340 GHz frequency multiplier without matching circuit based on Schottky diodes [J]. *Infrared and Laser Engineering*, 2014, 43(12): 4028-4034. (in Chinese)
蒋均, 张建, 邓贤进, 等. 340 GHz 基于肖特基二极管未匹配电路倍频源[J]. *红外与激光工程*, 2014, 43(12): 4028-

- 4034.
- [8] Miao Li, Huang Wei, Jiang Jun, et al. Research on a 0.17 THz Schottky varactors doubler[J]. *Infrared and Laser Engineering*, 2015, 44(12): 4028–4034. (in Chinese)
缪丽, 黄维, 蒋均, 等. 基于肖特基二极管的 0.17 THz 二倍频器研制[J]. 红外与激光工程, 2015, 44(12): 4028–4034.
- [9] Yao Changfei, Zhou Ming, Luo Yunsheng, et al. A190–220 GHz high efficiency schottky diode doubler with circuit substrate filp-chip mounted [J]. *Journal of Infrared and Millimeter Waves*, 2015, 34(1): 6–9. (in Chinese)
姚常飞, 周明, 罗运生, 等. 基于倒扣技术的 190–225 GHz 肖特基二极管高效二倍频器[J]. 红外与毫米波学报, 2015, 34(1): 6–9.
- [10] Lipsey R E, Jones S H, Jones J R, et al. Monte Carlo harmonic-balance and drift-diffusion harmonic-balance analyses of 100–600 GHz Schottky barrier varactor frequency multipliers[J]. *IEEE Transaction on Electron Devices*, 1997, 44(11): 1843–1851.
- [11] Pardo D, Grajal J, Peraz-Moreno C G, et al. An assessment of availabler models for the design of shottky-based multipliers up to THz frequencies [J]. *IEEE Transaction on Terahertz Science and Technology*, 2014, 4(2): 277–287.
- [12] Bhaumik K, Gelmont B, Mattauch R J, et al. Series impedance of GaAs planar schottky diodes opertated to 500 GHz [J]. *IEEE Transaction on Microwave Theory and Techniques*, 1992, 40(5): 880–886.
- [13] Kiuru T. Characterization, modeling, and design for applications of waveguide impedance tuners and schottkty diodes at millimeter wavelengths [D]. Espoo: Aalto University, 2011.