

## CdTe/ZnS 复合钝化层对长波碲镉汞器件性能的影响研究

李雄军, 韩福忠, 李东升, 李立华, 胡彦博, 孔金丞, 赵俊, 秦强, 朱颖峰, 庄继胜, 姬荣斌

(昆明物理研究所, 云南 昆明 650223)

**摘要:** 采用 CdTe/ZnS 复合钝化技术对长波 HgCdTe 薄膜进行表面钝化, 并对钝化膜生长工艺进行了改进。采用不同钝化工艺分别制备了 MIS 器件和二极管器件, 并进行了 SEM、 $C-V$  和  $I-V$  表征分析, 研究了 HgCdTe/钝化层之间的界面特性及其对器件性能的影响。结果表明, 钝化工艺改进后所生长的 CdTe 薄膜更为致密且无大的孔洞, CdTe/HgCdTe 界面晶格结构有序度获得改善; 采用改进的钝化工艺制备的 MIS 器件  $C-V$  测试曲线呈现高频特性, 界面固定电荷面密度从改进前的  $1.67 \times 10^{11} \text{ cm}^{-2}$  下降至  $5.69 \times 10^{10} \text{ cm}^{-2}$ ; 采用常规钝化工艺制备的二极管器件在较高反向偏压下出现较大的表面沟道漏电流, 新工艺制备的器件表面漏电现象获得了有效抑制。

**关键词:** 长波碲镉汞; 表面钝化; SEM;  $C-V$ ;  $I-V$

**中图分类号:** TN215 **文献标志码:** A **DOI:** 10.3788/IRLA201645.0904001

## Study of CdTe/ZnS composite passivation layer effect on the performance of LW HgCdTe device

Li Xiongjun, Han Fuzhong, Li Dongsheng, Li Lihua, Hu Yanbo, Kong Jincheng, Zhao Jun, Qin Qiang, Zhu Yingfeng, Zhuang Jisheng, Ji Rongbin

(Kunming Institute of Physics, Kunming 650223, China)

**Abstract:** LW HgCdTe thin films were passivated by CdTe/ZnS composite passivation layer, and the growth process of passivation films was improved. The MIS devices and photodiodes were fabricated by using different passivation process. The SEM,  $C-V$  and  $I-V$  measurement were used to analyze the interface characteristics and its effect on the performance of devices. The results show that the CdTe film grown by improved process is more compact and has no large hole, the lattice structure order degree of CdTe/HgCdTe interface is improved; The  $C-V$  curve of MIS device fabricated by improved passivation process reveals high frequency characteristics, and interface fixed charge layers density is decreased from  $1.67 \times 10^{11} \text{ cm}^{-2}$  to  $5.69 \times 10^{10} \text{ cm}^{-2}$ . The photodiode with general process has large surface channel leakage current under high reverse bias voltage, whereas the surface leakage current of the device with new process is effectively suppressed.

**Key words:** LW HgCdTe; surface passivation; SEM;  $C-V$ ;  $I-V$

收稿日期: 2016-01-05; 修订日期: 2016-02-03

基金项目: 国防 973 项目(613230); 云南省创新团队计划(2014HC020)

作者简介: 李雄军(1984-), 男, 博士生, 主要从事红外探测器材料与器件方面的研究。Email: lixiongjun666@126.com

导师简介: 姬荣斌(1967-), 男, 研究员, 博士, 主要从事光电材料与器件方面的研究。Email: 790051959@qq.com

## 0 引言

迄今为止,碲镉汞(HgCdTe)仍然是综合性能最为优异的红外探测器材料<sup>[1]</sup>。HgCdTe 红外探测器的性能除了与材料性质有关外,还强烈依赖于 HgCdTe 表面及其与钝化层的界面特性。对于 HgCdTe 长波器件,与表面漏电现象相关的表面和界面状态在很大程度上影响甚至决定器件的性能<sup>[2-3]</sup>。

HgCdTe 表面/界面状态与表面处理和钝化技术<sup>[4-6]</sup>密切相关。经传统 Br<sub>2</sub>/CH<sub>3</sub>OH 腐蚀处理的 HgCdTe 表面由于存在选择性腐蚀现象将形成容易氧化的富 Te 层,进而影响界面状态。CdTe 由于其化学组份、晶格常数、晶体结构等均与 HgCdTe 很接近,且具有较好的稳定性而被认为是理想的 HgCdTe 焦平面器件芯片的表面钝化材料;ZnS 则具有很好的绝缘特性<sup>[5]</sup>,因此 CdTe/ZnS 复合钝化技术是广泛用于二代 HgCdTe 焦平面器件的表面钝化技术<sup>[6-13]</sup>。此外,随着分子束外延(MBE)技术的发展,经 MBE CdTe 原位钝化的器件显示出了更优异的界面特性<sup>[14-16]</sup>。

HgCdTe 表面处理和钝化过程中可能在 HgCdTe/钝化层界面处引入杂质、悬挂键、偏离正常化学计量比以及晶体缺陷等,这些结构、化学以及电学缺陷将诱导形成高密度的固定电荷、快界面态以及慢界面态,从而产生过剩的器件暗电流和较高的噪声,并影响器件性能。钝化层与半导体界面存在的电荷和界面态对器件性能具有最重要的影响,钝化层内的电荷则越接近半导体表面,对器件性能影响越大,反之则越小<sup>[17]</sup>。CdTe 直接生长在 HgCdTe 表面,因此 CdTe/HgCdTe 界面特性以及 CdTe 膜层质量对器件性能具有重要影响,而 ZnS 层因远离 HgCdTe 表面而对器件影响较小,其主要作用为绝缘特性。文中对长波 HgCdTe 薄膜使用 Br<sub>2</sub>/CH<sub>3</sub>OH 腐蚀液进行表面处理,然后采用 CdTe/ZnS 进行复合钝化,并对钝化膜生长工艺进行了优化。采用扫描电镜(SEM)对工艺改进前后的钝化层/HgCdTe 界面进行了表征分析,制备了相应的 MIS 器件,并基于器件 C-V 测试研究了 HgCdTe/钝化层界面的电学特性。最后通过二极管器件的 I-V 测试并结合 SEM 和 C-V 测试分析结果,表明钝化工艺改进前的器件在较高的反向偏压下存在显著的表面漏电现象;钝化工艺改进后钝化层及其与 HgCdTe 界面的状态获得改善,有效抑制了器件的表面漏电流。

## 1 实验

实验所用的 HgCdTe 材料为液相外延(LPE)生长的长波 HgCdTe 薄膜,材料 Cd 组分  $x=0.22577$  K 温度下所对应的截止波长  $\lambda_c \approx 10.0 \mu\text{m}$ 。HgCdTe 导电类型为 p 型,掺杂方式为 Hg 空位掺杂,Hall 测试所得空穴浓度  $p_0=2.0\sim 5.0 \times 10^{16} \text{ cm}^{-3}$ 。HgCdTe 表面经 Br<sub>2</sub>/CH<sub>3</sub>OH 腐蚀处理后,采用改进前后的工艺条件依次溅射生长了 CdTe 和 ZnS 复合钝化层,膜厚分别为 2 000 Å/4 000 Å(1 Å=10<sup>-10</sup> m)。改进的钝化膜生长工艺较常规工艺溅射功率有所减小,并适当提高了溅射生长过程中的衬底温度。采用光刻、刻蚀、金属膜沉积以及电极引线焊接等一系列器件工艺在同一个 HgCdTe 晶片上同时制备了长波 MIS 器件和光电二极管器件。图 1 为 MIS 器件结构示意图,其中栅电极和 p 型接触电极均为 Cr/Au 电极,膜厚分别为 500 Å 和 5 000 Å,栅电极尺寸 200 μm×200 μm。图 2 所示为 HgCdTe 二极管器件结构示意图,接触电极仍为 Cr/Au 电极,器件光敏面尺寸为 30 μm×30 μm。MIS 器件和二极管器件完成制备后经涂胶减薄至约 500~600 μm,然后用石蜡粘在划片机上分别划成独立的实验器件待测。

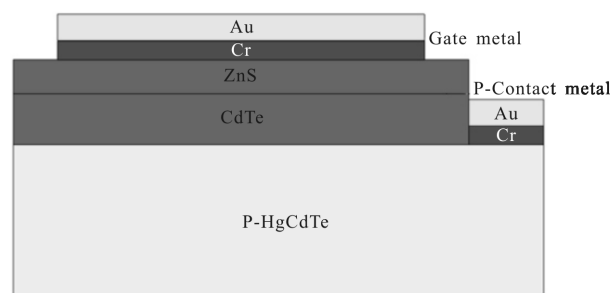


图 1 HgCdTe MIS 器件结构示意图

Fig.1 Schematic diagram of HgCdTe MIS device

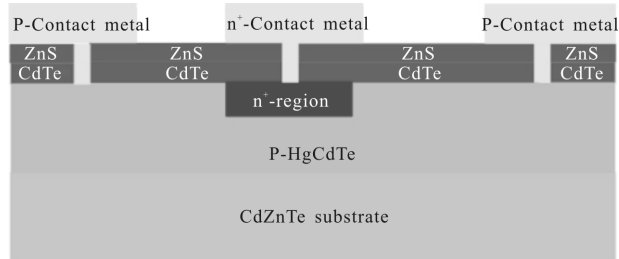


图 2 HgCdTe 光电二极管器件结构示意图

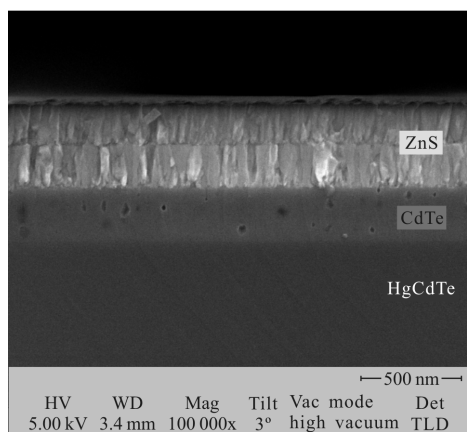
Fig.2 Schematic diagram of HgCdTe photodiode

将钝化工艺改进前后的样品解理后采用扫描电镜(SEM)对钝化层/HgCdTe 界面进行了表征分析。将长波 MIS 器件和二极管器件载入低温探针台系统,抽真空至约  $10^{-3}$  Torr(1 Torr=133.322 Pa),然后通过液氮制冷到约 77 K。待温度平衡后,通过 IC-CAP 软件设置相应的测试条件后控制 Agilent 4284 对 MIS 器件进行  $C-V$  测试,二极管的  $I-V$  测试则采用 Agilent 4155C 进行。

## 2 结果与讨论

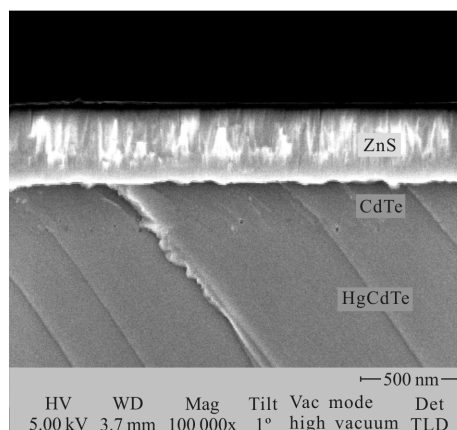
### 2.1 界面微结构

钝化层及其与 HgCdTe 界面存在的孔洞、杂质、损伤以及结构无序等将导致产生界面固定电荷和界面态。如图 3 所示,ZnS 显示出柱状晶粒的多晶结构,CdTe 层内晶界则不可见。常规工艺溅射生长的 CdTe 和 HgCdTe 之间的界面较为清晰,CdTe 层内存在较多的大孔洞;改进工艺生长的 CdTe 薄膜与 HgCdTe 显示出相似的灰度和“形貌”,界面则已显得不太清晰,且 CdTe 内大孔洞的数量大幅降低。这是由于常规工艺较高的溅射功率和过低的衬底温度使得溅射速率过快,且溅射沉积到 HgCdTe 表面的原子未能进行充分迁移进入晶格位置,导致所生长的 CdTe 薄膜较为疏松并伴随产生了大量的微孔洞,在薄膜生长过程中这些微孔洞之间发生合并而形成了大的孔洞。通过适当降低溅射功率,升高衬底温度改进了钝化层生长工艺条件后,CdTe 薄膜生长速率减小,沉积到较高温度的 HgCdTe 表面的原子可充分迁移进入晶格位置,使得 CdTe 晶格结构有序度获得显著改善,薄膜致密性增强且大孔洞的数量大幅减少。



(a) 常规钝化工艺

(a) General passivation process



(b) 改进后的钝化工艺

(b) Improved passivation process

图 3 不同钝化工艺下钝化层/HgCdTe 界面 SEM 截面图  
Fig.3 Cross-sectional SEM images of passivation layer/HgCdTe interface under different passivation process

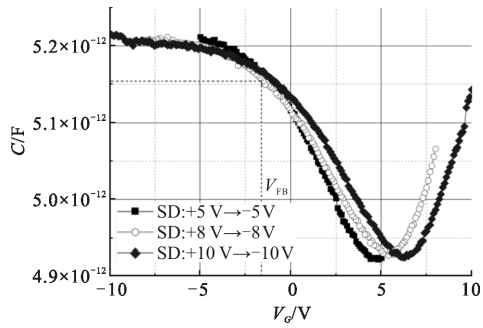
### 2.2 界面电学特性

界面固定电荷及界面态将形成与表面漏电相关的暗电流,进而对器件性能产生影响。以 p 型 HgCdTe 为例,界面固定电荷极性为负时,HgCdTe 表面出现堆积状态使得靠近表面的 pn 结耗尽区宽度变窄,导致隧道电流增加;界面存在较少极性为正的固定电荷时,HgCdTe 表面发生耗尽,使得器件产生-复合电流增加;当带正电的固定电荷密度较高时,HgCdTe 表面将反型产生 n 型表面沟道,在较小的二极管偏压下可能产生大的表面沟道电流,严重影响器件性能。此外,慢界面态的存在将形成表面产生-复合电流,并降低少子寿命,导致器件暗电流增加;慢界面态则由于可对界面隧穿距离内的载流子进行俘获和释放而对器件的稳定性产生重要影响。

根据空穴俘获理论<sup>[5]</sup>,HgCdTe 表面和钝化层中慢界面态之间存在电荷交换现象。当以较慢的直流偏压线性扫描速率从负栅压向正栅压进行  $C-V$  测试时,由于在最初负栅压的作用下 p 型 HgCdTe 表面堆积的空穴被慢界面态俘获,使得 HgCdTe/钝化层界面正电荷数量增加,导致平带电压向负栅压方向偏移。为了减小因电荷交换引入的影响,在研究界面固定电荷时选择较快的直流偏压线性扫描速率从正栅压向负栅压进行  $C-V$  测试;而研究慢界面态则采用较慢的扫描速率对 MIS 器件进行来回  $C-V$  扫描测试。

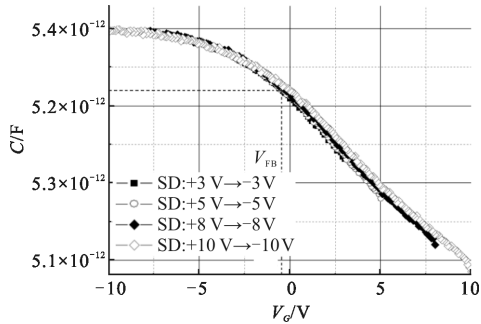
2.2.1 界面固定电荷

界面固定电荷的极性和面密度大小将对HgCdTe表面状态产生重要影响,进而影响器件性能。如图 4(a)所示为钝化工艺改进前扫描方向从+5 V→-5 V、+8 V→-8 V以及+10 V→-10 V不同栅压极值下的长波MIS器件 C-V曲线,测试曲线呈现低频特性。测试所采用的交流小信号频率为1 MHz,振幅为 10 mV,直流电压线性扫描速率 100 mV/s。



(a) 常规钝化工艺

(a) General passivation process



(b) 改进后的钝化工艺

(b) Improved passivation process

图 4 长波 MIS 器件不同栅压极值下从正栅压到负栅压的 C-V 特性

Fig.4 C-V characteristics at various gate bias ranges swept from positive to negative voltage

经理论计算,得平带电容:

$$C_{FB} = \frac{C_i}{1 + \frac{\epsilon_{r0}}{\epsilon_{rs}} \left( \frac{\epsilon_{rs} \epsilon_0 k_B T}{q^2 p_0 d_0^2} \right)^{1/2}} = 5.153 \text{ pF} \quad (1)$$

式中: $C_i$ 为钝化层电容; $\epsilon_0$ 、 $\epsilon_{rs}$ 、 $\epsilon_{r0}$ 分别为真空介电常数、HgCdTe 介电常数以及 CdTe/ZnS 复合钝化层有效介电常数 ( $\epsilon_{r0}=10.6$ )<sup>[17]</sup>;  $q$ 为电子电量; $d_0$ 是钝化层总厚度; $k_B$ 为玻耳兹曼常数; $T$ 为绝对温度。所计算

得到的平带电容  $C_{FB}$  对应的平带电压  $V_{FB}$  为 -1.9 V。

根据参考文献[18], 77 K 温度下组分  $x=0.225$  的 HgCdTe 薄膜功函数为 4.32 eV, 与钝化层直接接触的 Cr 金属电极的功函数为 4.58 eV, 栅极金属与半导体功函数差  $V_{ms}$  为:

$$V_{ms} = \frac{V_s - V_m}{q} = \frac{4.32 - 4.58}{q} = -0.26 \text{ V} \quad (2)$$

界面固定电荷面密度为:

$$N_{fc} = \frac{-C_i(V_{ms} + V_{FB})}{qS} = \frac{-5.22 \times 10^{-12}(-0.26 - 1.9)}{1.6 \times 10^{-19} \times 200 \times 200 \times 10^{-8}} = 1.76 \times 10^{11} \text{ cm}^{-2} \quad (3)$$

采用相同的测试条件对工艺改进后所制备的 MIS 器件从+3 V→-3 V、+5 V→-5 V、+8 V→-8 V 以及+10 V→-10 V 进行 C-V 测试,如图 4(b)所示。测试曲线呈高频特性,表明钝化工艺改进后钝化层结构和界面特性均得到改善,使得表面复合减小,有效提高了少数载流子的寿命。经计算该器件平带电容  $C_{FB}$  为 5.318 pF, 所对应的平带电压  $V_{FB}$  为 -0.4 V, 进而计算获得界面固定电荷面密度为  $5.69 \times 10^{10} \text{ cm}^{-2}$ 。综上所述,长波 HgCdTe 薄膜和 CdTe/ZnS 复合钝化层界面存在极性为正的固定电荷,通过钝化工艺的优化,界面固定电荷面密度从原来的  $1.67 \times 10^{11} \text{ cm}^{-2}$  有效降低至  $5.69 \times 10^{10} \text{ cm}^{-2}$ , 与 Voitsekhovskii A V 等人<sup>[15]</sup>的报道较为接近。此外由于界面状态获得有效改善, MIS 器件 C-V 曲线呈现出高频特性。

2.2.2 慢界面态

慢界面态的存在导致正反向扫描 C-V 曲线的滞后效应, 可由此原理可计算慢界面态面密度:

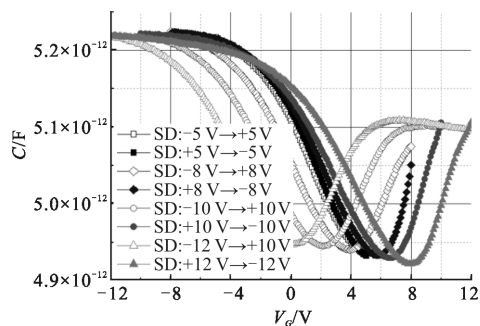
$$N_{ss} = \frac{C_i \Delta V_{FB}}{qS} \quad (4)$$

式中: $\Delta V_{FB}$ 为平带电压变化量; $S$ 为栅电极面积。

图 5 为不同栅压极值下采用钝化工艺改进前后制备的 MIS 器件正/反向扫描测试 C-V 曲线, 测试频率 1 MHz, 直流电压线性扫描速率 25 mV/s。由于存在电荷交换, 当栅压从正电压向负电压扫描测试时, MIS 器件平带电压  $V_{FB}$  随栅压极值变化较小; 当栅压从负电压向正电压扫描测试时, 器件平带电压  $V_{FB}$  随栅压极值变化出现明显的滞后效应, 且随着栅压极值的增加, 滞后效应增强。在较高的负栅压下, HgCdTe 表面能带相对费米能级  $E_F$  向上弯曲导致表面产生空穴堆积, 并在强电场作用下发生空穴与慢界面态之间的电荷交换。负栅压极值越大, 被慢界面

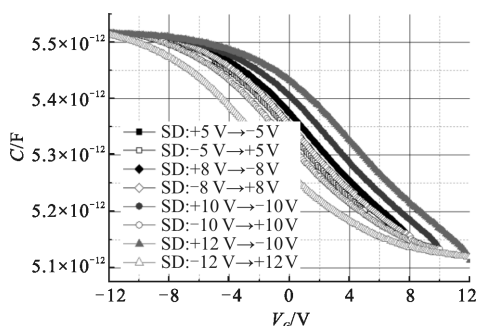
态俘获的空穴越多,导致极性为正的界面电荷面密度增加,平带电压  $V_{FB}$  相应向负栅压方向移动。

如图 5 所示,钝化工艺改进前后的长波 MIS 器件正/反向扫描  $C-V$  测试曲线均存在明显的滞后效应。基于正/反向  $C-V$  测试引起的平带电压变化  $\Delta V_{FB}$ ,由公式(4)计算得到钝化层中的慢界面态密度。



(a) 常规钝化工艺

(a) General passivation process



(b) 改进后的钝化工艺

(b) Improved passivation process

图 5 长波 MIS 器件  $C-V$  曲线的滞后效应

Fig.5 Hysteresis effect of  $C-V$  curve for LW MIS device

计算结果如表 1 所示,钝化工艺改进前,MIS 器件的  $\Delta V_{FB}$  随栅压极值( $V_{max}$ )的增加而增大,5V 栅电压下  $\Delta V_{FB}$  为 0.3V,栅电压极值增加至 12V, $\Delta V_{FB}$  增大至 6.5V,对应的慢界面态密度从  $2.44 \times 10^{10} \text{ cm}^{-2}$  增加至  $5.29 \times 10^{11} \text{ cm}^{-2}$ ;钝化工艺改进后,钝化层慢界面态从 5V 栅电压下的  $8.44 \times 10^9 \text{ cm}^{-2}$  增大至 12V 栅电压下的  $4.89 \times 10^{11} \text{ cm}^{-2}$ 。经钝化工艺的改进,钝化层慢界面态密度较工艺改进前有所减小但并不显著。随着栅压极值的增加,经钝化工艺改进前后制备的 MIS 器件正/反向扫描  $C-V$  测试曲线均出现较大的变化,表明 HgCdTe/钝化层之间或钝化层内部仍存在较多的缺陷而形成了较高密度慢界面态,因此,相关工艺

需进一步优化。

表 1 MIS 器件慢界面态与栅电压极值的关系

Tab.1 Relationship between slow interface state density and maximum gate voltage for MIS device

Material of composition	Passivation process	$V_{G(max)}/V$	$\Delta V_{FB}/V$	$N_{ss}/\text{cm}^{-2}$
$x=0.225$	General passivation process	5	0.3	$2.44 \times 10^{10}$
		8	1.8	$1.46 \times 10^{11}$
		10	3.9	$3.17 \times 10^{11}$
		12	6.5	$5.29 \times 10^{11}$
	Improved passivation process	5	0.1	$8.44 \times 10^9$
		8	0.6	$5.06 \times 10^{10}$
		10	2.8	$2.36 \times 10^{11}$
		12	5.8	$4.89 \times 10^{11}$

### 2.3 界面状态对二极管器件性能的影响

经钝化工艺改进前后制备的二极管器件特性如图 6 所示。工艺改进前反向偏压增大至 200 mV 后,随着反偏的进一步增加,器件反向电流显著增大;经工艺改进后,表面漏电流得到有效抑制,随着反向偏压的增加,器件反向电流缓慢增大,较工艺改进前器件反向特性显著提高。相应器件动态阻抗随反向偏压的关系较工艺改进前的器件也获得明显改善。

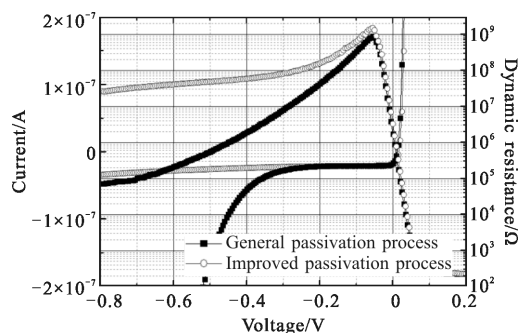


图 6 不同钝化工艺下长波 HgCdTe 器件特性

Fig.6 Characteristics of LW HgCdTe photodiode under different passivation process

结合 HgCdTe/钝化层 SEM 微结构表征和界面电学特性分析,工艺改进前的 CdTe 钝化层内存在较多的孔洞且 CdTe/HgCdTe 界面晶格结构具有较大的无序性,这些孔洞和晶格较为无序的界面将存在大

量的悬挂键，导致产生较高面密度极性为正的界面固定电荷。如图 7 所示，界面高面密度带正电的固定电荷使 p 型 HgCdTe 表面能带向下弯曲导致反型形成 n 型表面沟道，并等效于并联在二极管器件上的可变电阻。器件在较小的反向偏压下，表面漏电流对器件性能影响较小，但随着反偏的进一步增加，通过表面沟道的漏电流急剧增大，对器件性能产生了重要的影响。钝化工艺改进后，所生长的 CdTe 薄膜内孔洞有效减少，CdTe/HgCdTe 界面晶格结构有序性获得改善，抑制了相应悬挂键的产生，有效降低了界面固定电荷面密度。此时，p 型 HgCdTe 表面处于近平带或耗尽状态，不存在反型表面沟道，因此随着反向偏压的进一步增加，器件电流缓慢增大，较钝化工艺改进前器件反向特性获得显著提高，并已接近 Sofradir<sup>[20]</sup>和 Raytheon<sup>[21]</sup>的长波器件反向特性。

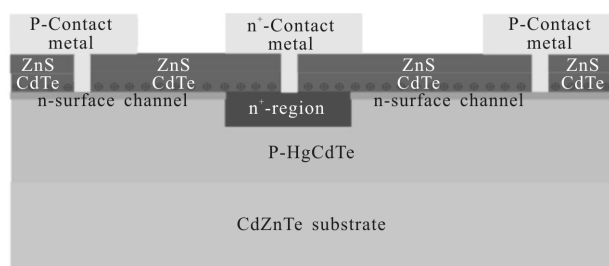


图 7 长波 HgCdTe 二极管器件表面漏电现象示意图

Fig.7 Schematic diagram of surface current for LW HgCdTe photodiode

### 3 结 论

文中采用 CdTe/ZnS 复合钝化技术对长波 HgCdTe 薄膜进行表面钝化，并对钝化膜生长工艺进行了改进。SEM 测试结果表明，通过钝化工艺的改进所生长的 CdTe 薄膜更为致密且无大的孔洞，CdTe/HgCdTe 界面晶格结构有序度获得改善。经钝化工艺改进后制备的 MIS 器件 C-V 测试曲线呈现高频特性，界面固定电荷面密度从改进前的  $1.67 \times 10^{11} \text{ cm}^{-2}$  下降至  $5.69 \times 10^{10} \text{ cm}^{-2}$ ，但界面仍存在较高面密度慢界面态，因此表面处理和钝化工艺需进行进一步的优化。钝化工艺改进前所制备的二极管器件因界面存在较高面密度极性为正的固定电荷而在较高的反向偏压下出现较大的表面沟道漏电流，对器件性能产生了严重的影响，工艺改进后表面漏电现象获得有效抑制，器件反向特性得到显著改善。

### 参 考 文 献 :

- [1] Zeng Gehong. The arduous journey and brilliant achievements of HgCdTe: 1. great invention [J]. *Infrared Technology*, 2011, 33(5): 249-251. (in Chinese)  
曾戈虹. HgCdTe 艰辛的历程、辉煌的成就：一、伟大的发明[J]. 红外技术, 2011, 33(5): 249-251.
- [2] Nemirovsky Y, Bahir G. Passivation of mercury cadmium telluride surfaces [J]. *J Vac Sci Technol A*, 1989, 7(2): 450-459.
- [3] Kumar V, Pal R, Chaudhury P K, et al. A CdTe passivation process for long wavelength infrared HgCdTe photo-detectors [J]. *Journal of Electronic Materials*, 2005, 34(9): 1225-1229.
- [4] Wang Nili, Liu Shijia, Lan Tianyi, et al. The interfacial properties of AOF/ZnS and LWIR bulk HgCdTe materials by MIS structures [C]//SPIE, 2012, 8419: 84191D-1-84191D-5.
- [5] Yuan Haoxin, Tong Feiming, Tang Dingyuan. Electrical properties of p-type HgCdTe/ZnS interfaces [J]. *Optical Engineerin*, 1993, 32: 608-612.
- [6] Zhang Xinchang, Zheng Guozhen, Guo Shaoling, et al. Interface electrical characteristics of passivation films on HgCdTe[C]//SPIE, 1998, 3175: 183-185.
- [7] Kim J S, Song J H, Su S H. Electrical properties of ZnS, CdTe/HgCdTe interfaces evaporated from effusion cell in UHV chamber[C]//SPIE, 2000, 4130: 816-822.
- [8] Qiao Hui, Xu Guoqing, Jia Jia, et al. Surface passivation of variable-area HgCdTe photovoltaic detectors [J]. *Journal of Semiconductors*, 2008, 29(7): 1383-1386. (in Chinese)  
乔辉, 徐国庆, 贾嘉, 等. 碲镉汞光伏探测器的变面积表面钝化研究[J]. 半导体学报, 2008, 29(7): 1383-1386.
- [9] Xu Jingjie, Chen Xingguo, Zhou Songmin, et al. Advanecd CdTe passivation layer deposited by evaporation on HgCdTe infrared detectors [J]. *Laser & Infrared*, 2012, 42(11): 1263-1267. (in Chinese)  
徐竞杰, 陈兴国, 周松敏, 等. HgCdTe 红外探测器 CdTe 钝化蒸发生长改进[J]. 激光与红外, 2012, 42(11): 1263-1267.
- [10] Han Fuzhong, Geng Song, Shi Qi, et al. Passivation technology of composite film on the HgCdTe IRFPA [J]. *Infrared Technology*, 2015, 37(10): 864-867. (in Chinese)  
韩福忠, 耿松, 史琪, 等. 碲镉汞红外焦平面器件表面复合膜层钝化技术[J]. 红外技术, 2015, 37(10): 864-867.
- [11] Xu Jingjie, Li Haibin, Chen Xingguo, et al. Characterization of CdTe passivation layers grown by evaporation with

- thermal treatments [C]//SPIE, 2011, 8193: 81933A-1-81933A-7.
- [12] Licausi N, Rao S, Bhat I. Low-pressure chemical vapor deposition of CdS and atomic layer deposition of CdTe films for HgCdTe surface passivation [J]. *Journal of Electronic Materials*, 2011, 40(8): 1668-1673.
- [13] Xu Jingjie, Zhou Songmin, Chen Xingguo, et al. Improvement of CdTe passivation by vacuum evaporation on HgCdTe infrared focal plane arrays [C]//SPIE, 2012, 8419: 84192D-1-84192D-6.
- [14] Ye Zhenhua, Huang Jian, Yin Wenting, et al. HgCdTe photodiode arrays passivated by MBE in-situ grown CdTe film [J]. *Journal of Infrared and Millimeter Waves*, 2011, 30(6): 495-498. (in Chinese)  
叶振华, 黄建, 尹文婷, 等. MBE原位碲化镉钝化的碲镉汞长波光二极管阵列[J]. 红外与毫米波学报, 2011, 30(6): 495-498.
- [15] Voitsekhovskii A V, Nesmelov S N, Dzyadukh S M. Capacitance-voltage characteristics of metal-insulator-semiconductor structures based on graded-gap HgCdTe with various insulators[J]. *Thin Solid Films*, 2012, 522: 261-266.
- [16] Zhao W F, Cook J, Parodos T, et al. Microstructural characterization of CdTe surface passivation layers [J]. *Journal of Electronic Materials*, 2010, 39(7): 924-929.
- [17] Liu Enke, Zhu Bingsheng, Luo Jinsheng. The Physics of Semiconductors[M]. Beijing: Publishing House of Electronics Industry, 2011. (in Chinese)  
刘恩科, 朱秉升, 罗晋生. 半导体物理学 [M]. 北京: 电子工业出版社, 2011.
- [18] Zhang Xinchang, Wang Rongxing. A study of interface electrical characteristics for passivation films on  $Hg_{1-x}Cd_xTe$  [J]. *Optics and Precision Engineering*, 1996, 4 (5): 55-60. (in Chinese)  
张新昌, 王戎兴. 碲镉汞表面钝化膜界面电学特性研究 [J]. 光学精密工程, 1996, 4(5): 55-60.
- [19] Srivastav V, Pal R, Venkataraman V. Performance study of high operating temperature HgCdTe mid wave infrared detector through numerical modeling [J]. *Journal of Applied Physics*, 2010, 108: 073112.
- [20] Gravrand O, Mollard L, Largeton C, et al. Study of LWIR and VLWIR focal plane array developments: comparison between p-on-n and different n-on-p technologies on LPE HgCdTe [J]. *Journal of Electronic Materials*, 2009, 38(8): 1733-1740.
- [21] Angelo S G, James B, Amanda G. Current voltage modeling of current limiting mechanisms in HgCdTe focal plane array photodetectors[J]. *Journal of Electronic Materials*, 2005, 34 (6): 913-921.