

微小卫星单粒子闩锁防护技术研究

张昊¹, 王新升¹, 李博¹, 周开兴¹, 陈德祥²

(1. 北京航空航天大学 宇航学院, 北京 100191; 2. 北京控制工程研究所, 北京 100190)

摘要: 对于在轨微小卫星而言, 单粒子闩锁(Single Event Latchup, SEL)是最具破坏性的单粒子效应之一, 其后果轻则损坏器件, 重则使在轨卫星失效。首先介绍了 SEL 发生机理, 分析并总结现有抗 SEL 的关键技术。其次提出了空间单粒子闩锁防护措施并设计了一种可恢复式抗 SEL 电源接口电路, 实现对卫星上设备的防闩锁及过流保护。最后利用脉冲激光模拟单粒子效应技术对具有飞行经验的芯片进行实验测试。实验结果表明, 该电路能够准确地检测 SEL 的发生, 有效解除 SEL 效应, 保证系统运行稳定可靠。

关键词: 微小卫星; 单粒子闩锁; 过流保护; 可恢复式; 脉冲激光

中图分类号: TN406 **文献标志码:** A **文章编号:** 1007-2276(2015)05-1444-06

Research on Single Event Latchup protection technology for micro-satellite

Zhang Hao¹, Wang Xinsheng¹, Li Bo¹, Zhou Kaixing¹, Chen Dexiang²

(1. School of Astronautics, Beihang University, Beijing 100191, China;

2. Beijing Institute of Control Engineering, Beijing 100190, China)

Abstract: For micro-satellites in orbit, Single Event Latchup (SEL) is one of the most destructive single event effects. The SEL results in damage to the device, even failure to the mission. Firstly, the mechanism of SEL was described as well as the existing anti-SEL technology. Protective measures for SEL were put forward. An restorable anti-SEL power interface protection circuit was proposed for protection to the device in the satellite from SEL and overcurrent. By use of the pulse laser technology, a chip with experience in space was tested and analyzed. Experimental results show that the circuit can accurately detect the occurrence of SEL and remove the SEL effect, to ensure the system is stable and reliable.

Key words: micro-satellites; Single Event Latchup; overcurrent; restorable; pulse laser

收稿日期: 2014-09-20; 修订日期: 2014-10-17

基金项目: CAST 创新基金(CAST20100604)

作者简介: 张昊(1989-), 男, 硕士生, 主要从事卫星电子系统的设计及测试研究。Email: zhanghao1219@sa.buaa.edu.cn

导师简介: 黄海(1963-), 男, 教授, 博士生导师, 博士, 主要从事飞行器结构设计与优化、航天器结构与机构控制及航天器系统设计技术方面的研究。Email: hhuang@buaa.edu.cn

0 引言

CMOS 器件具有低功耗、高抗干扰能力等优点,已被大量用于各类卫星上的各种电子系统中,成为其核心部件。由于宇宙空间中存在大量高能质子、重离子等,它可使卫星上的 CMOS 器件发生单粒子效应。单粒子门锁(Single Event Latchup, SEL)是单粒子效应之一,轻则损坏器件,重则使在轨卫星失效^[1-2]。

目前提高电路抗 SEL 方法主要是从版图设计和加工工艺上采取措施防止和避免 SEL 现象^[3-4]。CMOS 加工工艺在非空间环境工况下有效抑制了 SEL 的发生,但在宇宙空间中,由于高能粒子引起的局部电荷沉淀仍可能触发这种效应。李毅等^[5]提出了一种空间信息处理系统的抗 SEL 保护网络,此方案能有效的检测 SEL 效应并进行断电保护,但断电后无法自动重新上电,且无过流保护措施。杨世宇、贺朝会等^[6-7]开展了多种 SEL 试验研究,但并没有给出可参考的抗 SEL 防护电路。

文中对空间单粒子门锁效应防护进行了深入研究,通过一种门锁防护电路,实现对星上低功率电子设备进行板级的保护。该电路能够在门锁发生后对电源进行自动断电并重启,具有简单、稳定、可靠和响应速度快的特点。通过电路仿真和实验测试,验证了该方案的有效性。

1 单粒子门锁效应

1.1 产生机理

所谓单粒子门锁效应是由于电路的输入端或输出端输入外来的噪声电压、电流,而导致寄生的双极型晶体管(也称寄生可控硅)形成门锁导通,所引起的从电源到地之间流过太电流的现象^[8],这种骤然增大的电流会使电路和器件无法正常工作甚至电路烧坏。以图 1 为例,发生 SEL 的过程可分为四个步骤:

(1) 空间高能粒子射到 CMOS 器件,沉积在衬底或阱中。

(2) 在器件中,沉积能量产生空穴电子对,随着空穴电子对的漂移和扩散产生微电流。若电流经过衬底或阱的电阻,在电阻两端产生压降。

(3) 由于任意一个晶体管的集电极与另一个晶体管的基极相连,构成正反馈回路。正常情况寄生可

控硅处于高阻关断状态,若在第二步产生的压降使其中的任意一个晶体管导通,另一个晶体管也随之导通。

(4) 此时两个寄生双极型晶体管都处于导通状态,并且两个晶体管增益的乘积大于 1,由于可控硅的正反馈效益,电流持续增大,等效于电源和地直接相连,发生门锁效应。

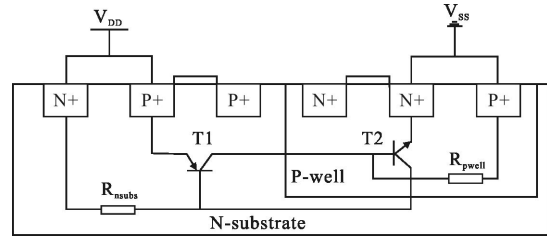


图 1 P 阱 CMOS 反向截面图

Fig.1 Cross-section of P hydrazine CMOS inverter

1.2 单粒子门锁触发条件

对于 CMOS 器件而言,产生单粒子门锁效应需如下三个条件^[9]:

条件一 寄生的两个双极型晶体管任何一个发射极因外来干扰信号获得正偏,就有可能触发单粒子门锁。

条件二 两个双极型晶体管的共发射极电流放大系数乘积大于 1:

$$\beta_{PNP} \times \beta_{NPN} > 1 \quad (1)$$

条件三 电源能提供的电流应等于或大于门锁的维持电流。

单粒子门锁效应的发生必须同时满足上述的三个条件,缺一不可。

2 SEL 防护措施

空间带电粒子包括重离子和质子能够在芯片表面许多地方形成 SEL 触发信号,引发 SEL 现象。其中对于在轨微小卫星而言,质子是导致单粒子门锁的主要原因。

单粒子门锁被触发时,如果星上电源满足单粒子门锁触发条件三,那么电源将会无止境的给电路提供电流,形成异常大电流。单粒子门锁所引发的电流一般为 0.03~3 A^[10]。微弱的门锁电流仅会造成设备工作不正常,可通过备份切换或地面遥控指令进行手动断电复位处理。但对于较大的门锁电流而言,此大电流会引起器件的损坏,所以必须迅速关断输入

端电源。在闩锁现象消失后恢复电路供电,是单粒子闩锁防护的关键。文中所设计的抗 SEL 电源接口电路将有效抑制单粒子闩锁产生的大电流,避免器件的损坏。此抗 SEL 电源接口保护电路具备下面三个功能:

(1) SEL 发生时,迅速关闭电源输入端,以保护器件不被烧坏。

(2) 保持一定时间的断电状态,确保 SEL 彻底解除。

(3) CMOS 器件的 SEL 现象解除之后,恢复星上电子设备供电。

2.1 SEL 防护电路的设计

SEL 防护电路如图 2 所示。电路主要一个 PNP 三极管、一个 NPN 三极管、两个二极管、一个电容以及若干电阻组成。电源输入端电压为 u_i , 输出电压为 u_o 。负载电流为 0~200 mA。 Q_1 、 Q_2 选用放大倍数较大、集电极最大允许电流较大的三极管型号。该电路连接于微小卫星电源输入端和星上电子设备之间。在正常状态下 $u_o=u_i$, 此电路电压降很小, 电源能正常给负载供电。发生 SEL 现象时, 该电路能迅速切断负载供电并经过一定时间后重新给负载上电。同时该电路还有过流保护的作用。

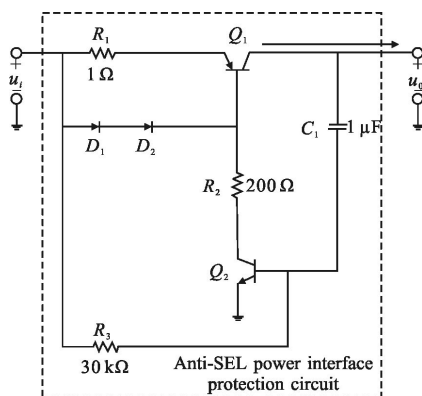


图 2 抗 SEL 电源接口电路图

Fig.2 Anti-SEL power interface protection circuit

(1) 正常供电原理:电源入口端为卫星电源分系统给负载供电端口,供电电压为 u_i 。电源上电后电源 u_i 通过 R_3 给 Q_2 基极提供正电压, Q_2 导通。 Q_1 基极和发射极电压为正向偏置, Q_1 导通。由于 Q_1 放大倍数较大,负载电流较小(0~200 mA),则 Q_1 工作于饱和区。 Q_1 饱和压降 U_{CES} 及 R_1 两端压降较小。此时相

当于电源直接给负载供电, $u_o=u_i$, 电容 C_1 两端电压与供电电压 u_i 相等。

(2) SEL 保护原理:当单粒子闩锁发生时,电路中电流迅速增大,抗 SEL 电源接口电路进入限流状态。电流 I_c 的增大使 R_1 两端压降增大, Q_1 的基极电流减小, Q_1 的发射极和集电极两端压降 u_{EC} 迅速增大, Q_1 集电极电压(即电容 C_1 上端电压)迅速下降。由于电容两端电压不能突变,则此时 Q_2 基极电压也迅速下降为负电位,使 Q_2 发射结处于反向偏置, Q_2 截止。 Q_2 截止后, Q_1 基极电流为 0, Q_1 截止,负载和电源供电系统断开连接。

系统断开供电之后,电源通过 R_3 给电容 C_1 充电。充电一段时间 T 后, Q_2 的基极电压大于 0.7 V 后, Q_2 重新导通,接着 Q_1 也导通,系统重新恢复供电。其中充电时间 T 取决于时间常数 t :

$$t=R_3 \times C_1 \quad (2)$$

充电时间 T 约为 1~2 个时间常数 t 。

(3) 过流保护原理:电阻 R_1 和两个二极管 D_1 、 D_2 在电路中起到限制电流浪涌的作用。根据需要配置 R_1 及二极管的正向压降的大小即可限制上电浪涌电流的大小。以 $R_1=1 \Omega$,两个二极管的正向导通电压为 1.2 V(单个二极管正向导通电压为 0.6 V),三极管 Q_1 导通电压为 0.7 V 为例。

若设备负载电流 $I_c < 500$ mA 时,三极管 Q_1 正常导通,其发射极与基极之间电压 U_{EB} 约为 0.7 V,即 Q_1 基极电位大于 3.8 V,故两个二极管未导通。若负载电流 $I_c > 500$ mA 时, R_1 两端压降 $U_{R1} > 0.5$ V,使 Q_1 基极电位小于 3.8 V。两个二极管两端压降大于 1.2 V,二极管导通。由于二极管的稳压作用,使 Q_1 基极电位保持在 3.8 V 左右,则此时 $U_{EB} < 0.7$ V, Q_1 截止。计算结果表明此电源接口电路过流保护上限为 500 mA。电路的过流保护作用可有效的抑制设备上电时产生较大的浪涌电流。

3 仿真测试及验证

为了验证 SEL 防护接口电路的功能,利用电路仿真软件 Multisim 进行仿真实验。

3.1 仿真电路

根据设计的电源接口保护电路,在电路仿真工具 Multisim 中建立了仿真模型,电源输入电压 $u_i=5$ V,其余具体参数如图 2 所示。其中三极管选用放大倍

数较大、集电极最大允许电流较大的三极管型号。单粒子门锁模拟电路如图 3 所示。

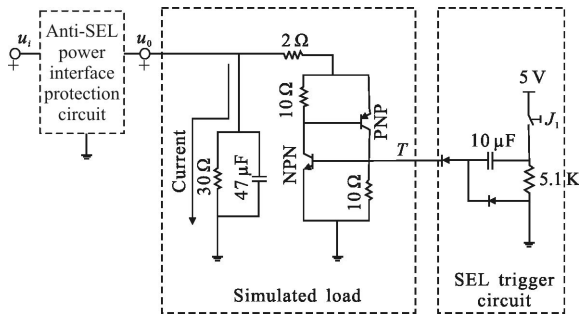


图 3 SEL 效应模拟电路

Fig.3 SEL effect simulation circuits

图 3 中所示电路模拟负载分为两个部分,图左模拟负载的等效电阻和等效电容,图右模拟 CMOS 器件的寄生可控硅。正常情况下,可控硅等效电路图中三极管处于断开状态。按下开关 J_1 后,由于触发电路的作用,图中 T 点出接收到一次脉冲信号,NPN 三极管发射极获得正向偏置,NPN 三极管导通,产生电流。寄生可控硅等效电路收到触发形成正反馈电流不断增大,与单粒子门锁效应现象相同。模拟负载电路模拟星上等效阻抗为 30Ω ,等效电容为 $47\mu\text{F}$ 的电子设备。

3.2 仿真结果

未加抗 SEL 电源接口防护电路时,由于模拟电源为理想电源,当发生 SEL 效应后电源不断给可控硅等效电路和负载供电,开关三极管 Q_1 的集电极电流从 150mA 突增至 1.2A 以上,达到正常工作电流的 10 倍以上,如图 4 所示。结果表明模拟负载电路中的可控硅等效电路可有效地模拟 SEL 效应。

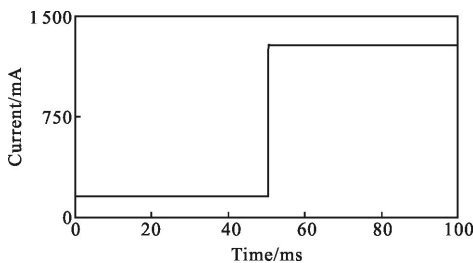


图 4 未加保护电路时负载电流变化

Fig.4 Current changes without anti-SEL protection circuit

当使用抗 SEL 电源接口防护电路时,发生 SEL 效应后,负载端的电流及电压变化如图 5 所示。

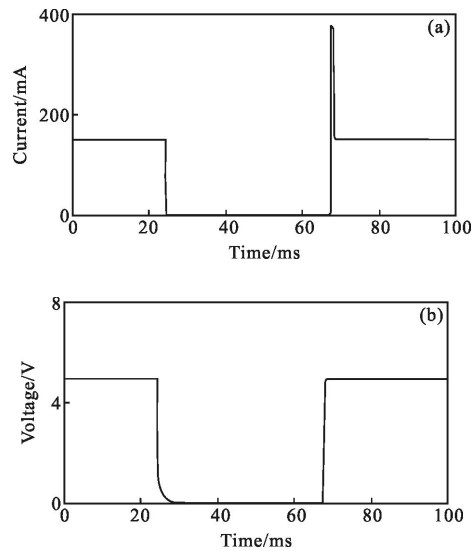


图 5 加保护电路时负载电流电压变化

Fig.5 Current/voltage changes with anti-SEL protection circuit

从结果可以看出当发生单粒子门锁效应时,接口电路立即切断负载端供电。当电路切断负载供电后,经过 50ms 左右时间系统重新上电,首先给模拟负载中电容充电,由于接口保护电路限流保护的功能,电路的启动电流不超过 400mA 与理论值 500mA 相近。当电路负载中电流充电完成后,电路恢复至门锁前状态,负载恢复工作。

仿真结果表明,抗 SEL 电源接口保护电路具有防止单粒子门锁效应特性和过流保护特性,且电路功耗低、压降损失小、可根据需求重新配置。

4 SEL 防护电路测试

4.1 测试原理

为了进一步验证抗 SEL 电源接口电路的正确性和可靠性,采用脉冲激光模拟单粒子效应的试验技术,配合具有飞行经验并在空间发生过单粒子门锁的 SRAM 芯片,对该电路进行测试。

脉冲激光模拟单粒子效应的试验原理是当激光的光子能量大于半导体禁带宽度时,光子可以通过光致电离作用在半导体材料中产生电子空穴对,从而使聚焦后的激光脉冲可以像粒子一样在半导体器件中引起单粒子效应。脉冲激光诱发单粒子效应的物理机制与重离子是类似的,它们在微电子器件和集成电路中产生单粒子效应的基本物理过程,即重离子或脉冲激光微束在半导体材料的电离过程和电

路对电离电荷的收集过程是一致的。

利用脉冲激光实验装置触发 SRAM 器件产生单粒子门锁效应, 由此检查 SEL 防护电路的功能, 同时记录相关数据。被测芯片信息如表 1 所示。

表 1 被测器件信息表

Tab.1 Information of the tested device

Chip model	MES5128D35MNL
Type	SRAM
Capacity	512 K
Package	Ceramic dual in

4.2 测试系统

建立的存储器单粒子门锁测试系统结构如图 6 所示。其中嵌入式单板计算机用于现场监控, 能够快速检查被保护的 SRAM 芯片的状态, 包括电源状态和读写访问状态, 并将状态信息以及相对应的时间信息通过 RS232 串口发送到 PC 上位机。PC 机能显示、保存 SRAM 断电的时间信息和读写异常的位置信息, 辐照测试平台如图 7 所示。

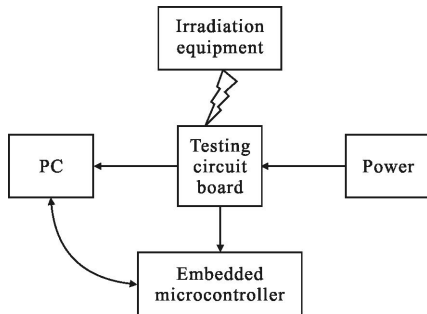


图 6 SEL 防护电路测试系统连接图

Fig.6 SEL protection circuit testing system connection diagram

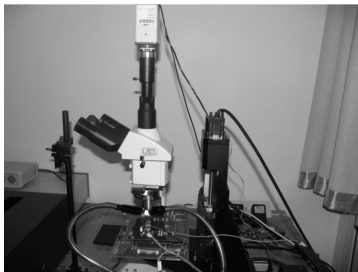


图 7 辐照测试平台

Fig.7 Irradiation test platform

4.3 测试方法

首先将待测试 SRAM 芯片分区, 以确定激光辐

照的具体位置。以管芯左上端为坐标原点设定如图 8 所示的坐标系, 测试时将管芯分成左上区域、左下区域、右上区域和右下区域四个部分, 分别进行脉冲激光单粒子效应测试。



图 8 坐标设定和测试区域划分

Fig.8 Coordinate setting and zoning region

SEL 防护电路试验内容如下:

- (1) 将开封装的 SRAM 器件安装到研制好的试验电路板上, 加电检测电路板工作是否正常;
- (2) 启动脉冲激光单粒子效应试验装置, 校准激光脉冲的能量为 60 nJ;
- (3) 设定试验装置的移动速度为 4 000 $\mu\text{m}/\text{s}$, 脉冲激光的工作频率为 1 Hz, 启动自动测试功能, 对被测器件进行辐照测试;
- (4) 测试中发生 SEL 效应时, 嵌入式下位机将 SRAM 状态信息和时间信息发送至 PC 机上显示;
- (5) 使用 1 Ω 电阻代替 SEL 防护电路进行辐照试验。对 SRAM 的供电电流变化情况进行测试, 与采用 SEL 防护电路测试时所得结果进行对比。

4.4 测试结果

脉动激光器产生单粒子门锁效应的试验记录如表 2 所示。

表 2 辐照测试记录

Tab.2 Irradiation test records

Number	Position (X μm , Y μm)	Laser pulse energy/nJ	Current/mA
1	(1000, 290)	60	653
2	(1060, 1130)	60	646
3	(920, 4310)	60	462
4	(920, 3510)	60	432
5	(4600, 350)	60	652
6	(4600, 1150)	60	510
7	(4600, 4290)	60	450
8	(4600, 3520)	60	418

当左上区1点(1000,290)发生 SEL 现象时,示波器显示的 SRAM 的供电电流(及 SEL 防护电路的输出电流)在无保护电路和有保护电路时的变化情况分别如图 9 和图 10 所示。

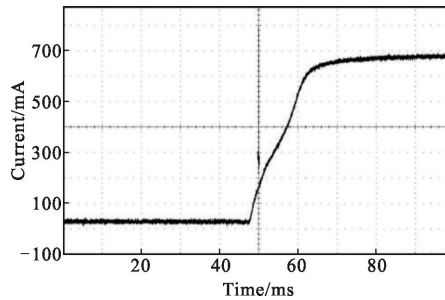


图 9 无保护电路时 SRAM 电流变化

Fig.9 SRAM current changes without protection

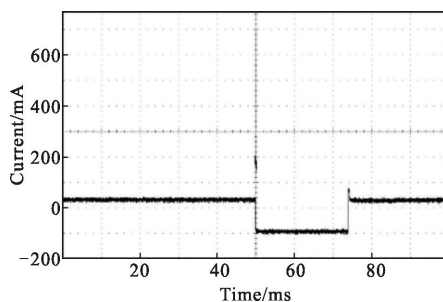


图 10 有保护电路时 SRAM 电流变化

Fig.10 SRAM current changes with protection

结果显示当不使用抗 SEL 电源驱动电路时,敏感器件 SRAM 发生单粒子闩锁,电流从 25 mA 迅速增至 650 mA,超出 SRAM 正常工作电流几十倍,导致器件不正常工作甚至烧坏器件。当使用抗 SEL 电源接口电路时,接口电路能对 SRAM 的闩锁效应迅速做出动作,切断芯片供电,50 ms 后给器件重新上电,SRAM 恢复工作。试验验证了抗 SEL 电源驱动电路在保护与恢复锁定芯片正常工作的有效性,同时验证了抗 SEL 电源驱动电路辐照测试装置符合设计要求。

5 结论

文中深入分析了单粒子闩锁的产生机理和解除办法,给出了一种简单可靠地抗 SEL 解决电路,并进行了仿真和试验,仿真结果和试验结果相符。验证

了该接口电路的实用性和可靠性。同时该保护电路可根据系统供电需求进行配置,并进行模块化设计应用于卫星电子设备中,有效解除 SEL 现象。此电源接口电路有较高的可靠性,对于 CMOS 器件的空间应用有很好的借鉴意义。

参考文献:

- [1] Becker H N, Miyahira T F, Johnston A H. Latent damage in CMOS devices from single-event latchup [J]. *Nuclear Science, IEEE Transactions on*, 2002, 49(6): 3009-3015.
- [2] Wang Changhe. The influence with reliability of motional satellite by the single-event phenomena [J]. *Semiconductor Intelligence*, 1998, 35(1): 1-8. (in Chinese)
- [3] Zhang Xiaoping. The analysis and design of radiation-hardened CMOS integrated circuits [D]. Xi'an: Xi'an University of Technology, 2003. (in Chinese)
- [4] Song Qinqi. Single-particle effect and hardening of CMOS devices [J]. *Atomic Energy Science and Technology*, 1997, 31(3): 250-257. (in Chinese)
- [5] Li Yi, Li Rui, Huang Ying, et al. The implement of Single Event Latchup protection technology in space information processing system based on COTS [J]. *Journal of Astronautics*, 2007, 28(5): 1283-1287. (in Chinese)
- [6] He Chaohui, Geng Bin, Li Yonghong, et al. Measurement system of single event latchup radiation effects for very large scale integrated circuits [J]. *Nuclear Electronics and Detection Technology*, 2005, 25(6): 724-728. (in Chinese)
- [7] Yang Shiyu, Cao Zhou, Xue Yuxiong. Research on the single event latchup in the space and it's protection technology[J]. *Nuclear Electronics and Detection Technology*, 2007, 27(3): 567-570. (in Chinese)
- [8] Wang Yunhui, Yu Zongguang, Sun Zaiji. Electronic Component Reliability Design [M]. Beijing: Science Press, 2007. (in Chinese)
- [9] Layton P J, Czajkowski D R, Marshall J C, et al. Single event latchup protection of integrated circuits [C]//Fourth European Conference on Radiation and its Effects on Components and Systems, 1997.
- [10] Dodds N A, Hooten N C, Reed R A, et al. Effectiveness of SEL Hardening Strategies and the Latchup Domino Effect[J]. *Nuclear Science, IEEE Transactions on*, 2012, 59 (6): 2642-2650.