

基于肖特基变容二极管的 0.17 THz 二倍频器研制

缪 丽^{1,2}, 黄 维^{1,2}, 蒋 均^{1,2}, 郭桂美^{1,2}

(1. 中国工程物理研究院电子工程研究所, 四川 绵阳 621900;

2. 中国工程物理研究院微系统与太赫兹研究中心, 四川 绵阳 621900)

摘 要: 研制了一种基于肖特基变容二极管的 0.17 THz 二倍频器, 该器件为 0.34 THz 无线通信系统收发前端提供了低相噪、低杂散的本振信号。倍频器结构基于波导腔体石英基片微带电路实现, 其核心器件是多结正向并联的肖特基变容二极管。文中采用结参数模型和三维电磁模型相结合的方式对二极管进行建模, 通过两种电路匹配方式实现了 0.17 THz 二倍频器的最优化设计, 最终完成器件的加工及测试。测试结果表明, 在输入 80~86 GHz, 20 dBm 的驱动信号下, 倍频器的最大输出功率达 12.21 mW, 倍频效率 11%, 输出频点为 163 GHz; 当前端输入功率达到饱和状态时, 该频点输出功率可达 21.41 mW。

关键词: 太赫兹技术; 二倍频器; 变容二极管; 倍频源

中图分类号: TN771 文献标志码: A 文章编号: 1007-2276(2015)03-0947-04

Research on a 0.17 THz Schottky varactors doubler

Miao Li^{1,2}, Huang Wei^{1,2}, Jiang Jun^{1,2}, Guo Guimei^{1,2}

(1. Institute of Electronic Engineering, China Academy of Engineering Physics, Mianyang 621900, China;

2. Microsystem and Terahertz Research Center, China Academy of Engineering Physics, Mianyang 621900, China)

Abstract: A 0.17 THz Schottky varactors frequency doubler for 0.34 THz wireless communication system was presented in this paper, which can supply the low phase noise and low spurious of local oscillator (LO) signal. The doubler was based on quartz microstrip circuit integrated in waveguide cavity and with the Schottky varactor diodes constituting anti-parallel pairs as the key part. The modeling and simulation for the diodes were accomplished by combining the knot parameter model with three-dimensional electromagnetic model. Two ways were found to achieve a matching circuit for the optimal doubler design and a 0.17 THz doubler was fabricated and tested according to these simulating results. The test results indicate that, at the 80–86 GHz driving frequency and 20 dBm driving power, the maximum output power of the doubler is 12.21 mW with the efficiency up to 11% at 163 GHz, and it can reach to 21.41 mW while the input power at the saturation terminal.

Key words: THz technology; doubler; varactors; multiplier source

收稿日期: 2014-07-09; 修订日期: 2014-08-11

基金项目: 国家“973”计划(2015CB755406)

作者简介: 缪丽(1986-), 女, 助理研究员, 硕士, 主要从事毫米波及亚毫米波固态器件的仿真设计与研制工作。Email: molly2012@126.com

0 引言

宽带、高效率地太赫兹固态倍频器研制,对实现太赫兹通信、雷达系统收发前端倍频源具有十分重要的意义。目前,国外太赫兹倍频器研制已能覆盖 3THz 以下的频段^[1-5],0.3 THz 以下频段的输出功率为几十毫瓦到几百毫瓦,0.3~0.9 THz 频段的输出功率为毫瓦量级,0.9~3 THz 输出功率为微瓦量级。而国内倍频技术研究尚处于发展阶段,主要着力于提高倍频效率,电路结构研究相对较少^[6-8]。同时,也有公开文献报道倍频功率合成技术的研究成果,但频段主要集中在 100GHz 左右^[9]。

一般来说,低于 0.5 THz 的固态倍频器大多采用基于肖特基二极管的混合集成方式实现^[2],该结构灵活性较高,可以通过改变倍频器电路偏置及匹配结构来实现倍频器最优化设计;高于 0.5 THz 的倍频器受到材料特性及工艺等限制,多采用无基板传输线技术实现^[3],这种技术对半导体工艺线要求较高。

无论是肖特基二极管制作还是太赫兹固态器件电路设计,美国两大公司的研究成果都堪称世界领先,分别是 NASA 的 Jet Propulsion Laboratory(JPL)实验室和 Virginia Diodes Inc.(VDI)公司。目前国内研制的一些高频段固态倍频器也是采用这两家公司的二极管实现。

文中介绍了一种基于 VDI 公司肖特基二极管的 0.17 THz 二倍频器,该倍频器是以实现基于超外差原理的 0.34 THz 无线通信系统收发前端本振源为目的。

1 倍频器电路设计

0.17 THz 二倍频器采用波导腔体石英基片微带电路实现,其平面拓扑结构如图 1 所示。整个金属腔体为 E 面波导上下腔分离形式,输入输出信号均采用标准波导。该二倍频器电路主要由输入信号波导-微带探针过渡、偏置电路、低通滤波和输出信号波导-微带探针过渡四部分组成。其中,低通滤波器为高低阻抗线形式,起到对基波输入信号(f_0)呈通带,且抑制输出信号($2*f_0$)向输入端口传播的作用。为了使得肖特基二极管工作在最佳状态,通过引线键合(25 μm 金丝)连接中频滤波器为二极管施加外部直流偏置,从而提高倍频器的倍频效率和输出功率。输入输出信号通过 E 面探针进行能量耦合,WR5 标准波导端口的倍频输出信号通过波导特性实现端口抑

制,各分段结构均是采用 HFSS (High Frequency Structure Simulator)软件建立其三维电磁模型,并最终实现该结构 S 参数的最优化仿真。

肖特基二极管是实现倍频器功能的核心器件。理论上,肖特基变容二极管较阻性二极管具有更高的倍频效率,尤其是多结串并联结构的肖特基二极管还可承受更大地驱动功率。文中采用的变容二极管其单管参数 $R_s=100\ \Omega$, $C_p=15\ \text{fF}$, $V_j=0.7\ \text{V}$ 。肖特基二极管的建模采用结区非线性集总模型和外围结构微同轴探针三维电磁模型联合建模技术实现。两种模型相结合,将二极管的主要参数植入后便可仿真出二极管对在理想状态下的阻抗分布和倍频性能。从仿真结果来看,文中采用的变容二极管阻抗 $Z_{in}=110-j*20$, $Z_{out}=52-j*19$,输入阻抗值较大,这对微带传输线的阻抗匹配设计而言相对困难。文中在设计时采用了模阻抗匹配和共轭阻抗匹配两种电路进行仿真,共轭匹配倍频效率高,但带宽受到限制,实阻抗匹配性能稍差但平坦度较好,3 dB 功率带宽波动范围较大。

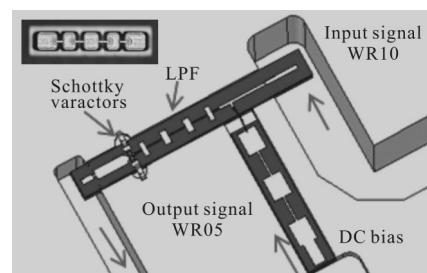


图 1 0.17 THz 二倍频器电路拓扑结构

Fig.1 Topology structure of 0.17 THz doubler

采用 HFSS 和 ADS 相结合的方式通过非线性谐波平衡仿真法得到的倍频器在最优偏置电压下的仿真结果如图 2 所示。对比两种电路的输出功率可知,

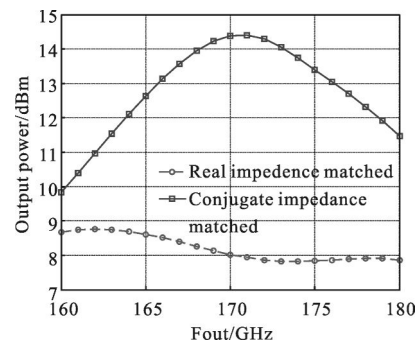


图 2 0.17 THz 二倍频器输出功率仿真结果

Fig.2 Output power of simulated results of 0.17 THz doubler

共轭匹配电路的倍频器性能整体较好(实线曲线),最高点输出功率可达14.4 dBm(27.5 mW),20 GHz带宽内波动4.5 dB。

2 倍频器性能测试

0.17 THz二倍频器电路制作在介电常数为 $\epsilon_r=3.78$,厚度 $h=0.127$ mm,加工精度为0.01 mm的石英硬基片上。肖特基变容二极管和石英基片采用导电银浆粘接,倍频器实物照片如图3所示。两种电路对应的腔体标号分别为V4和D1(V4对应共轭匹配电路;D1对应模阻抗匹配电路)。

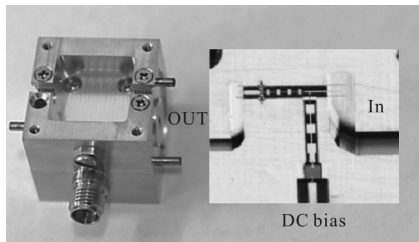


图3 0.17 THz倍频器实物照片

Fig.3 Physical picture of 0.17 THz doubler

图4给出了0.17 THz二倍频器的输出功率测试

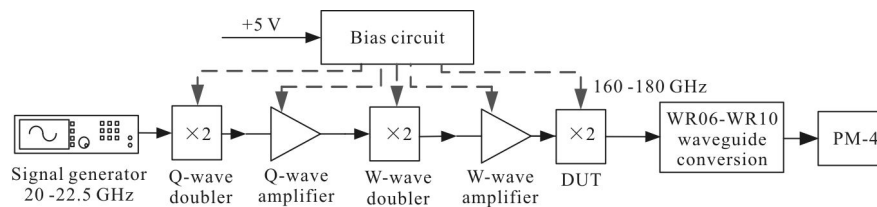


图4 0.17 THz倍频器测试原理框图

Fig.4 Measured schematic of 0.17 THz doubler

图7中,实线对应V4模块输出功率,虚线对应D1模块输出功率。不难看出:1)两种模块的输出功率曲线趋势一致,波动明显,整个频段内仅出现多个峰值点可用;2)单从输出功率的峰值对比而言,V4模块的性能优于D1模块,输出功率最大值相差2 mW,但在高频段,输出功率值都明显降低。对比图7和图2,即实测数据曲线与仿真曲线可知,两种匹配电路的倍频器性能仅在输出功率上略有差距,其带宽并无明显差别,且两种电路的实际输出功率最大值仅与模阻抗匹配仿真结果较为接近,这很可能说明腔体或电路加工精度以及装配对位的精度使得二极管共轭阻抗匹配失配。综合分析,导

框图,主要设备包括前级W波段倍频放大链路,供电模块以及PM-4功率计,其中,W波段驱动倍频链采用自主研发的倍频放大模块级联而成。如图4所示,信号源输入20~22.5 GHz的信号,经过二次放大后输出频率40~45 GHz,功率200 mW的信号,再经过一级二次倍频放大后输出100 mW的功率驱动待测器件,根据原理框图搭建的现场测试平台如图5所示。第一级(Q波段)倍频放大后输出的饱和功率最高可达400 mW,但W波段的倍频器的二极管无法承受如此大的驱动功率,为了确保器件使用的安全性,实际测试时,将Q波段的信号通过3 dB功分器后再驱动W波段二倍频器。同时,为了测试0.17 THz倍频器的最大输出功率,在其前端采用了功率合成,使得W波段驱动输出功率最高可达22.5 dBm。

测试时,首先标定W波段放大器的输出功率,使其输出功率达100 mW,标定的功率曲线如图6所示。从图中可以看出,输出功率自86 GHz起,输出功率明显降低,可用带宽不足,这是受到芯片本身工作带宽的限制。在图6的驱动功率下,分别测试得到两种倍频器模块的输出功率曲线如图7所示。

致倍频器实测结果与仿真结果存在较大差距的原因可能有两个方面:一是0.17 THz二倍频器端口的隔离度不好,加之前端W波段放大器输出功率也呈驻波状,因此使得倍频器的输出功率存在严重的驻波问题;二是肖特基变容二极管结参数模型不够精确,文中建立的肖特基二极管倍频器模型极有可能与实际工作中二极管呈现的容性工作状态不相符合。

在0.34 THz无线通信系统及无线局域网系统中,谐波混频器的本振信号只需要单个频点就可以实现。因此从0.17 THz二倍频器的测试结果来看,系统是可行的。

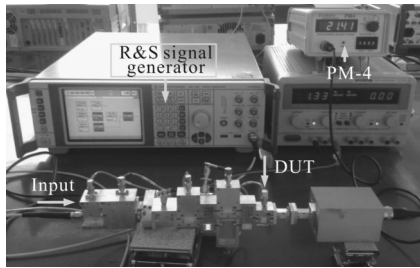


图 5 0.17 THz 倍频器现场测试平台

Fig.5 Measured photo of 0.17 THz doubler

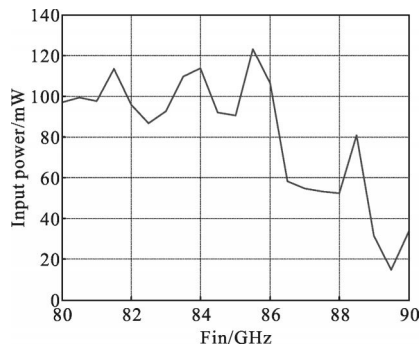


图 6 0.17 THz 倍频器驱动功率曲线

Fig.6 Drived power curve of 0.17 THz doubler

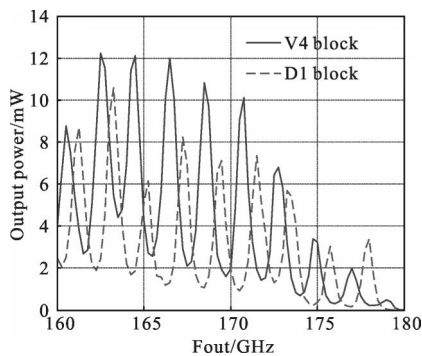


图 7 0.17 THz 倍频器测试结果

Fig.7 Measured results of 0.17 THz doubler

3 结论

文中以肖特基变容二极管倍频理论为基础,从二极管建模出发,设计了波导-微带探针过渡、低通滤波器以及偏置电路,并对各部件及倍频器整体结构进行联合仿真,最终完成 0.17 THz 二倍频器的加工、制作和实验测试。通过文中的测试解雇与仿真数据的对比,实测的倍频器性能与仿真结果吻合度不佳,输出功率驻波明显。在 0.34 THz 无线通信系统中,上下变频器所需的最佳本振功率为 6~8 mW,因此文中研制

的 0.17 THz 二倍频器在整个频段内仅几个峰值频点可用。下一步,课题组将采用在测试链路中加入隔离器挥着修改匹配电路等方式改善倍频器的性能。

参考文献:

- [1] Vukusic J, Bryllert T, Emadi T, et al. A 0.2-W heterostructure barrier varactor frequency tripler at 113 GHz[J]. *IEEE Electron Device Letters*, 2007, 28(5): 340-342.
- [2] Maestrini A, Tripon-Caneled C, Ward J S, et al. A high efficiency multiple-anode 260-340 GHz frequency tripler[C] //Proc of the 17th ISSTT, 2006, 2: 233-236.
- [3] Alain Maestrini, John S Ward, John J Gill, et al. A 540-640-GHz high-efficiency four-anode frequency tripler[J]. *IEEE Transactions on Microwave Theory and Techniques*, 2005, 53(9): 2835-2843.
- [4] Maestrini A, Ward J S, Gill J J, et al. A frequency-multiplied source with more than 1 mW of power across the 840-900 GHz band [J]. *IEEE Transactions on Microwave Theory and Techniques*, 2010, 58(7): 1925-1932.
- [5] Martin S, Nakamura B, Fung A, et al. Fabrication of 200 to 2700 GHz multiplier devices using GaAs and metal membranes [C]//Microwave Symp Digest, 2001 IEEE MTT-S, 2001, 3: 1641-1644.
- [6] Qiuquan Lu, Yong Zhang, Wei Liu, et al. Design of a 225 GHz frequency tripler using planer Schottky diode[C]//2012 International Conference on Microwave and Millimeter Wave Technology, 2012.
- [7] Yao Changfei, Zhou Ming, Luo Yunsheng, et al. Development of terahertz frequency solid state multiply sources and sensors with Schottky barrier diodes [J]. *Acta Electronica Sinica*, 2013, 41(3): 438-443. (in Chinese)
- [8] Ge Liu, Bo Zhang, Yong Fan, et al. Design of a 183 GHz passive five times multiplier[C]//2012 International workshop on Microwave and Millimeter Wave Circuits and System Technology, 2012.
- [9] Jian Guo, Jie Xu, Yin Jieui, et al. Design of a W-band single-substrate single-waveguide power-combined frequency doubler[C]//2012 International Conference on Microwave and Millimeter Wave Technology, 2012.

姚常飞,周明,罗运生,等.基于肖特基势垒二极管的太赫兹固态倍频源和检测器研制[J].电子学报,2013,41(3):438-443.