

具有记忆功能背景抑制结构的共享型读出电路

郝立超^{1,2}, 陈洪雷², 李辉², 陈义强¹, 赖灿雄¹, 黄爱波², 丁瑞军²

- (1. 工业和信息化部电子第五研究所 电子元器件可靠性物理及其应用技术重点实验室, 广东 广州 510610;
2. 中国科学院上海技术物理研究所 红外成像材料与器件重点实验室, 上海 200083)

摘要: 甚长波红外(VLWIR)波段富含大气湿度、CO₂ 含量及云层结构和温度轮廓等大量信息, 是大气遥感的重要组成部分。为了满足现阶段甚长波红外探测器对读出电路高注入效率、大动态范围、稳定的探测器偏压、长积分时间等需求, 设计了一种具有记忆功能背景抑制结构的共享型读出电路。该电路采用 2×2 四个相邻的探测器像元共用一个读出电路单元的共享缓冲直接注入级(SBDI)结构, 增大了单元电路的面积, 在单元内实现了具有记忆功能背景抑制结构的设计, 其总积分电容达到 8.8 pF, 有效延长了积分时间和红外焦平面的信噪比(SNR), 并改善了动态范围和对对比度。基于 HHNEC CZ6H 0.35 μm 1P4M 标准 CMOS 工艺, 完成了电路的流片制造。仿真及测试结果表明: 在 50 K 温度下电路功能正常, 其动态范围大于 90 dB, 线性度优于 99.9%, 积分时间可达 74 μs, 达到了设计要求。该读出电路适用于甚长波红外探测器。

关键词: 背景抑制; SBDI; 甚长波红外; 读出电路; 共享套筒式运放

中图分类号: TN215 **文献标志码:** A **文章编号:** 1007-2276(2015)11-3293-06

Shared readout integrated circuit with memory-function background suppression

Hao Lichao^{1,2}, Chen Honglei², Li Hui², Chen Yiqiang¹, Lai Canxiong¹, Huang Aibo², Ding Ruijun²

- (1. Laboratory of Science and Technology on Reliability Physics and Application of Electronic Component, The Fifth Research Institute of MIIT, Guangzhou 510610, China; 2. Key Laboratory of Infrared Imaging Materials and Detectors, Shanghai Institute of Technical Physics, Chinese Academy of Sciences, Shanghai 200083, China)

Abstract: Very long wave infrared (VLWIR) band widely used in remote atmosphere sounding applications is particularly rich in information about humidity, CO₂ levels and provides additional information about cloud structure and the temperature distribution. In order to meet the requirements of VLWIR detectors at present stage, a shared readout integrated circuit with memory-function background suppression was designed for its high injection efficiency, large dynamic range, stable detector bias, long integration time and some other advantages. In this design, the share buffered direct injection(SBDI) input circuit was used to minimize pixel area limitation and to maximize the efficiency of memory-function background suppression by 2×2 four neighboring pixels united. The total integration capacitor could reach

收稿日期: 2015-03-11; 修订日期: 2015-04-09

基金项目: 重点实验室基金(9140C1030302150C03011); 广州市珠江科技新星专项(2014J2200086); 国家自然科学基金(61290302)

作者简介: 郝立超(1986-), 男, 工程师, 主要从事读出集成电路设计及其焦平面可靠性方面的研究。Email: hao_li_chao@163.com

导师简介: 丁瑞军(1964-), 男, 研究员, 主要从事红外焦平面设计、测试及应用等方面的研究。Email: DingRj@mail.sitp.ac.cn

up to 8.8 pF that has larger capacity, extended integration time, and increased the signal-to-noise ratio (SNR) of infrared focal plane array (IRFPA). At the same time, better contrast and dynamic range were also achieved. The final chip was fabricated with HHNEC CZ6H 0.35 μm 1P4M process technology. The simulation and test results show that the dynamic range is over 90 dB, the linearity is more than 99.9%, the integration time could be extended to 74 μs when the ROIC operates at the temperature of 50 K.

Key words: background suppression; SBDI; VLWIR; ROIC; share telescope op amplifier

0 引言

甚长波红外是指波长大于 14 μm 的红外波段,其包含大气湿度、 CO_2 含量及云层结构和温度轮廓等大量信息,并对其它光学波段的分析具有很重要的参考意义,是大气遥感的重要组成部分^[1]。利用大气在甚长波红外波段的部分窗口,可以实现对地探测,获知诸如植被类型、河流污染、森林火灾、火山爆发等一些重要的地表信息。另外,甚长波红外探测对地球外层空间冷目标的探测、跟踪及预警也有非常重要的应用价值^[2-3]。因为甚长波红外焦平面(VLWIR FPA)在气象监测、对地探测、地球空间冷目标预警等领域比较优越的应用前景,成为第三代红外探测器重要的研究方向之一^[4]。

甚长波红外焦平面一般工作在高背景环境中,其背景电流较大,甚至会超过信号电流,且甚长波探测器本身的暗电流也较大,积分电容极易饱和,很难获得较为理想的信噪比(SNR)^[5];而甚长波红外焦平面的主要噪声来源是光子噪声,要提高其信噪比,就须增加积分时间,因此就要在光电流积分之前,从中减除背景电流成分,并增大积分电容。另外,背景电流的非均匀性较高,对焦平面响应率的非均匀性影响较大,因此需对不同像元减除其自身产生的背景电流。这些都须从读出电路设计方面进行考虑,弥补现阶段甚长波红外探测器自身的缺陷,提升焦平面的整体性能。

为了克服上述问题,文中设计了一种 2×2 四个探测器像元共用一个读出电路单元的共享缓冲直接注入级(SBDI)结构,有效提高了单元面积的利用率,总积分电容达到 8.8 pF。另外,在单元内设计了具有记忆功能的背景抑制结构,有效减除了背景电流,改善了焦平面响应率的非均匀性。

1 读出电路单元架构

读出电路单元电路主要用于完成信号的鉴别转换、积分放大、采样保持、后级驱动等功能。文中所设计的读出电路单元主要包括 SBDI 输入级、积分采样电容、单位增益缓冲器和背景抑制结构四个部分。图 1 是共享型读出电路单元架构,其中背景抑制结构用于减除光电流中的背景电流,并由 SBDI 输入级和积分采样电容配合,完成信号电流的积分和采样;而单位增益缓冲器用于改善信号的驱动能力。

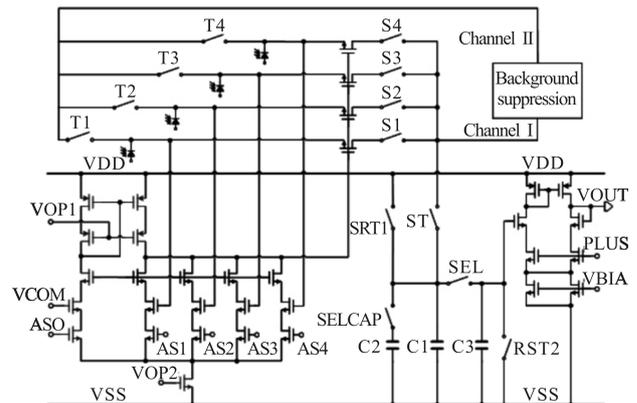


图 1 共享型读出电路单元架构

Fig.1 Unit structure of shared readout circuit

SBDI 结构采用四个注入管分别抽取对应的 2×2 四个相邻的探测器像元的光电流信号,并通过 S1 至 S4 四个开关控制其工作情况。它的工作过程分为背景记忆和信号电流积分两个阶段。在背景记忆阶段,控制开关 ST 断开,背景抑制结构通过 Channel I 与 SBDI 结构输出端相连,注入管抽取的背景电流进入背景抑制结构,由背景抑制结构完成此信号的复制记忆。由于 SBDI 结构的注入效率接近 100%,背景抑制结构可以准确采集背景电流,并精确记忆。然

后闭合控制开关 ST 及背景抑制减电流控制开关 T1~T4,背景抑制结构产生的减电流通过 Channel II 与 SBDI 结构输入端直接相连,SBDI 输入级转换到信号电流积分阶段,此时已经减除背景电流的光信号电流直接注入积分电容,完成信号的积分放大处理。

SBDI 输入级结构是基于缓冲直接注入级(BDI)结构进行的共享设计,其注入效率^[6]为:

$$\eta = \frac{A_v I_d q R_d}{nkT + A_v I_d q R_d} \quad (1)$$

式中: A_v 为运放开环增益; R_d 为探测器动态结阻抗; I_d 为 MOS 管漏源电流,即注入光电流; q 为电子电量; n 为亚阈值斜率因子; k 为玻尔兹曼常数; T 为绝对温度。

现阶段甚长波红外探测器动态结阻抗非常小^[7],由公式(1)可知,为了保持较高的注入效率,需要负反馈运放具备足够高的直流开环增益。文中设计了一种共享套筒式负反馈运放,用于提高 SBDI 输入级的注入效率,降低其输入阻抗,并使探测器维持在稳定的偏置状态^[8]。该负反馈运放的直流开环增益较高、频响较好、噪声较低、功耗较小,且容易使 SBDI 的注入管维持在亚阈值状态^[9]。表 1 给出了共享套筒式运放各主要参数的仿真结果。

表 1 共享套筒式运放的仿真结果

Tab.1 Simulation result of shared telescope op amplifier

Parameter	Value
Supply voltage/V	5
Voltage swing/V	2.2
DC-open-loop-gain/dB	92
Phase-margin/(°)	60
CMRR/dB	110
Power consumption/nV/ $\sqrt{\text{Hz}}$ @1 MHz	36.7
Supply voltage/ μW	15.4

背景电流包括背景辐射电流、探测器自身的暗电流和漏电流^[10]。由于红外探测器禁带宽度比较窄,在生长过程中非常容易受到材料、生长工艺、实验室环境等多种因素影响^[11-12],其暗电流和漏电流的非均匀性较高,进而造成背景电流均匀性较差的特点。

文中单元电路采用了具有记忆功能的背景抑制结构,记忆不同单元的背景电流,并在电路积分阶段减除此记忆电流。由于负反馈运放的“虚地”原理,背景抑制结构输出端的偏压比较稳定,降低了 MOS 管二级效应对其精度的影响。

读出电路采样电路由开关 SEL 直接控制,其采样信号传输增益在 98%以上,可以工作在先积分后读出(ITR)和边积分边读出(IWR)两种模式下。单位增益缓冲器闭环增益接近 1,线性度较高,输入阻抗很高,输出阻抗很低,且频响特性较好,因此文中设计了改进型的单位增益缓冲器作为单元电路的输出级,用于实现对单元信号的控制,并增加对后级的驱动能力。

2×2 四个相邻探测器像元共享一个读出电路单元,有效扩展了单元面积,在单元内集成了具有记忆功能的背景抑制结构,减除了单元自身的背景电流,有效改善了焦平面的非均匀性;且其总的积分电容达到了 8.8 pF,积分时间延长至 74 μs ,有效提升了甚长波红外焦平面的信噪比和对比度。

2 具有记忆功能的背景抑制结构

红外焦平面的噪声主要包括光子噪声、探测器噪声和读出电路噪声;特别是甚长波红外焦平面,光子噪声是其主要噪声来源。在这种情况下,红外焦平面的信噪比近似与积分时间的平方根成正比^[13],其表达式为:

$$i_{\text{ph}} = \sqrt{2qI_d\Delta F} \approx \sqrt{2qI_d\frac{1}{2T_{\text{int}}}} = \sqrt{\frac{qI_d}{T_{\text{int}}}} \quad (2)$$

$$S/R = \frac{I_d}{i_{\text{ph}}} = \sqrt{\frac{I_d T_{\text{int}}}{q}} \quad (3)$$

式中: i_{ph} , I_d , ΔF 和 T_{int} 分别为光噪声电流,探测器光电流,噪声带宽和积分时间。

要提高红外焦平面的信噪比,须在甚长波红外焦平面读出电路中增加背景抑制结构,去除总电流中的背景电流,从而延长积分时间,提高红外焦平面的信噪比。针对甚长波红外探测器背景电流不一致性较高的特点,文中设计了一种具有记忆功能的背景抑制电路结构,通过记忆电容复制某个像元的总背景电流,并在信号电流积分阶段,将其从该探测器像元的光电流中减除。

具有记忆功能的背景抑制结构主要由简单镜像

电路、记忆管 M_{mem} 、三个环状记忆电容和控制开关等部分构成,其详细结构如图 2 所示。其中简单镜像电路用于产生大致的背景减电流,三个环状记忆电容用来准确复制产生该背景减电流的电压,并将其存储起来用于驱动记忆管 M_{mem} 产生精确的背景减电流。

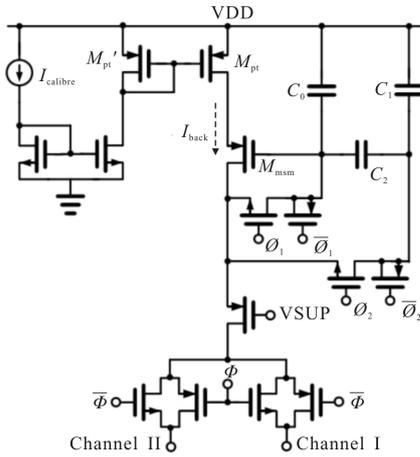


图 2 具有记忆功能的背景抑制结构

Fig.2 Background suppression with memory function

记忆管 M_{mem} 的栅极电压是由三个环状耦合电容控制,当某个记忆电容电压受到噪声干扰发生波动时,由于其它两个电容的钳位作用,其对记忆管栅压的影响会大幅降低;同时,控制开关 ϕ_1 和 ϕ_2 由时钟馈通产生的干扰电压也会降低到原来的 C_2/C_1 ,其沟道电荷注入及 KTC 噪声也会相应降低。该电路 C_2 为 50 fF, C_0 和 C_1 均为 1 pF,因此记忆管栅压所受到的干扰大约降低到了 1/20,因此有效减弱了背景减电流的抖动误差。另外,记忆管 M_{mem} 漏极的输出电阻为:

$$R_{out} = [1 + (g_{nmem} + g_{mbmem})r_{Omem}]r_{Op1} + r_{Omem} \approx (g_{nmem} + g_{mbmem})r_{Omem}r_{Op1} \quad (4)$$

式中: g_{nmem} 和 g_{mbmem} 分别是记忆管 M_{mem} 的栅源跨导和衬源跨导; r_{Omem} 和 r_{Op1} 分别是记忆管 M_{mem} 和镜像管 M_{pt} 的本征输出阻抗。因为镜像管 M_{pt} 的本征输出阻抗很大,由公式(4)可知,记忆管 M_{mem} 漏极的输出阻抗非常大,所以它的电压-电流转换率较低,线性度较高,记忆电容抗干扰也能力非常强。

在控制开关的设计中,使用虚拟管或传输门来降低时钟馈通和沟道电子注入效应对记忆电压的影响,进一步降低背景抑制结构的抖动误差。

图 2 中 VSUP 是背景抑制结构的选通开关。当

焦平面器件置于无有效信号的全背景环境下,并开启 VSUP 和 Channel I 时,背景抑制结构中的镜像电路产生一个与校准电流 $I_{calibre}/10$ 相差不大的电流;然后,开启 ϕ_1 和 ϕ_2 ,SBDI 结构强制背景抑制电路产生的减电流 I_{back} 与注入管 M1 中读出的背景电流完全一致,再由记忆电容 C_1 、 C_2 和 C_3 的充放电荷,经 M_{mem} 栅极电荷积累精确记忆产生此背景电流的栅极电压。

图 3 是当红外焦平面背景电流按步进 $0.1 \mu A$ 从 0 增大到 $1 \mu A$ 时,背景抑制结构产生背景减电流的仿真结果。由图可知,具有记忆功能的背景抑制结构能够精确记忆焦平面的背景电流。

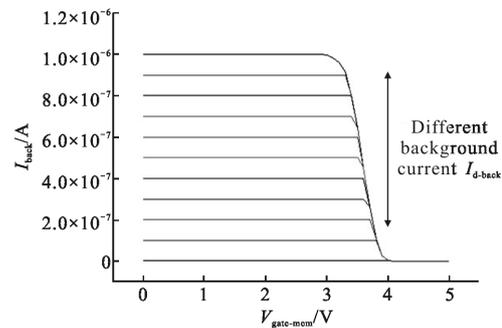


图 3 不同背景下背景抑制结构产生的背景减电流

Fig.3 Copied background current curves of the background suppression for different background

由于背景抑制结构的简单镜像电路是按照 10:1 对设定的校准电流 $I_{calibre}$ 进行镜像复制,它产生记忆背景减电流 I_{back} 在 $50\%(I_{calibre}/10)$ 至 $I_{calibre}/10$ 的范围内其精度较高。表 2 是不同的背景电流对应背景抑制结构产生的记忆背景减电流,其中 I_{Sback} 是仿真结果, I_{Tback} 是 50 K 温度下实际测试结果, T-Error 是测试结果的误差。由表 2 可以看出背景抑制结构的仿真误差小于 1%,测试误差小于 2%。另外,当实际背景电流在 $75\% I_{calibre}$,其产生的减电流误差最小,在 $70\% I_{calibre}$ 到 $80\% I_{calibre}$ 的范围内,其误差小于 0.5%,基本满足多数情况下的实际需求,达到了国际水平^[13]。

表 2 记忆背景减电流

Tab.2 Memory background currents

$I_{calibre}/\mu A$	5.00	6.00	7.00	8.00	9.00	10.00
I_{Sback}/nA	504.8	600.3	699.7	800.2	901.7	1 008
I_{Tback}/nA	506	604	702	798	907	1 010
T-error	1.2%	0.67%	0.28%	0.25%	0.78%	1.0%

3 仿真及测试结果

该电路采用三级单位增益缓冲器作为输出级,并基于 HHNEC CZ6H 0.35 μm 1P4M 标准 CMOS 5 V 工艺进行了仿真、版图设计及流片。

图 4 是选用 8.8 pF 积分电容,开启背景抑制结构时,积分电压随时间的变化曲线。仿真中,电路采用的积分时间为 50 μs,背景电流分别为 0.8 μA、0.9 μA、1.0 μA 和 1.1 μA,信号光电流按 0.05 μA 的步进从 0 上升至 0.75 μA,每个像元处理四个不同的电流,其积分电压从 5 V 开始下降。仿真结果表明:积分阶段积分电容上的电压线性下降,其积分电压的线性度大于 99.9%,SBDI 输入级注入效率接近 100%,单元输出摆幅约为 3.2 V。

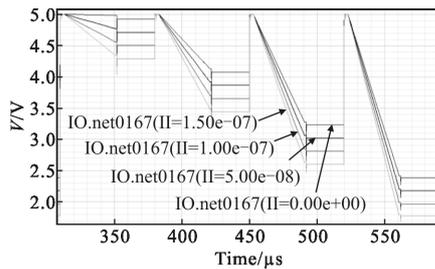


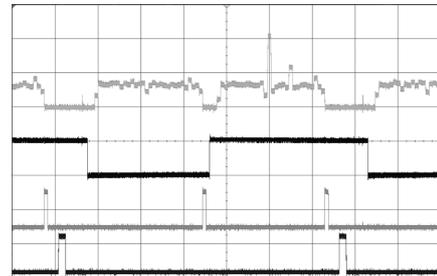
图 4 单元电路积分电压变化曲线
Fig.4 Integration waveform in unit cell

由于单元电路控制开关较多,且 MOS 管数目多、结构较为复杂,电路的噪声较大。仿真结果显示,从 1 Hz~10 MHz 范围内,单元电路的输出噪声电压约为 72.14 μV,因此可得到输出信号的动态范围为:

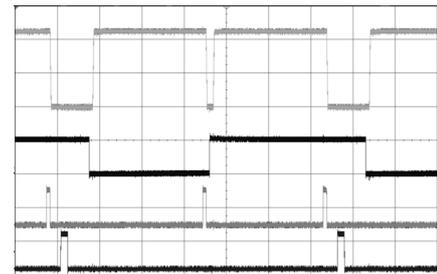
$$DR_{\text{alink}} = 20 \log_{10} \left(\frac{U_{\text{out}}}{U_{\text{noise}}} \right) = 92.94 \text{ dB} \quad (5)$$

式中: U_{out} 为单元电路输出电压摆幅; U_{noise} 为单元电路的输出噪声电压。

图 5 是 50 K 温度下开启与关闭背景抑制结构的输出结果对比图。当设置积分时间为 50 μs 时,此时背景电路约为 0.5 μA,图 5(a)中对背景电流的响应电压呈现一定的非均匀性,其非均匀性约为 20%。将校准电流 I_{calibre} 设置为 5 μA,开启背景抑制,电路输出基本归零,输出电压一致性较好,表明在 50 K 温度下具有记忆功能的背景抑制结构能够精确记忆复制背景电流,并将其从总的光电流中减除,其复制误差和抖动误差都比较小。



(a) 未开启背景抑制
(a) Turn off background suppression



(b) 开启背景抑制
(b) Turn on background suppression

图 5 背景抑制结构的输出结果对比图

Fig.5 Comparison output voltage of background suppression

综上所述,共享型读出电路在 50 K 温度下功能正常,在单元内实现了 8.8 pF 的积分电容,其积分时间延长至 74 μs。记忆功能背景抑制结构能够在较大范围内完成背景电流的记忆,并针对不同焦平面像元减除其自身的背景减电流。仿真及测试结果表明:共享型单元电路的输出摆幅大于 3 V,动态范围大于 90 dB;背景抑制结构的复制误差小于 2%,抖动误差小于 0.5%。单元电路芯片主要性能及测试结果如表 3 所示。

表 3 电路的主要性能及测试结果

Tab.3 Performance and measurement result of circuit

Parameter	Performance
Pixel pitch/μm ²	60×60
Power supply/V	5
Linearity	99.9%
Well capacity/e ⁻	1.76×10 ⁸
Output swing/V	3.2
Power dissipation/mW	5.6
RMS noise/mV	<0.2
Memory current error	<2%
Skimming error	<0.5%
Operating temperatures/K	50

4 结论

在分析了甚长波红外焦平面工作环境及自身特点的基础上,设计了一种具有记忆功能背景抑制结构的共享型读出电路。该读出电路采用 2×2 四个相邻的探测器象元共享一个读出电路单元,在单元内实现了 8.8 pF 的积分电容,其电荷容量达到 $1.76 \times 10^8 e^-$,有效延长了积分时间,增大了对比度。具有记忆功能背景抑制结构的设计进一步延长了积分时间,有效改善甚长波红外焦平面响应率的均匀性。该电路采用HHNEC CZ6H $0.35 \mu\text{m}$ 1P4M标准CMOS工艺进行了仿真、版图绘制、流片及测试,结果表明芯片在 50 K 温度下功能正常,SBDI输入级性能较好,背景抑制精度达到设计要求,且电路整体注入效率高、功耗低、噪声小、输出摆幅大、动态范围高,满足现阶段甚长波红外探测器的需求。

参考文献:

- [1] Xie Xiaohui, Liao Qingjun, Yang Yongbin, et al. Electro-optical characteristics of HgCdTe very long wavelength infrared photovoltaic detector [J]. *Infrared and Laser Engineering*, 2013, 42(5): 1141–1145. (in Chinese)
解晓辉, 廖清君, 杨勇斌, 等. HgCdTe 甚长波红外光伏器件的光电性能[J]. 红外与激光工程, 2013, 42(5): 1141–1145.
- [2] Patricia Pidancier, Nicolas Jamin, Bruno Fièrque, et al. A review of the latest developments of MCT infrared technology from visible to VLWIR for space applications at Sofradir[C]//SPIE, 2013, 8704: 87040M.
- [3] Wenisch J, Eich D, Hanna S, et al. Two-dimensional long-wavelength and very long-wavelength focal-plane arrays at AIM[J]. *Journal of Electronic Materials*, 2010, 39(7): 846–851.
- [4] Fan Jinxiang, Yang Jianyu. Development trends of infrared imaging detecting technology [J]. *Infrared and Laser Engineering*, 2012, 41(12): 3145–3153. (in Chinese)
范晋祥, 杨建宇. 红外成像探测技术发展形势分析[J]. 红外与激光工程, 2012, 41(12): 3145–3153.
- [5] Delaunay P Y, Nguyen Binh-Minh, Hoffman D, et al. Background limited performance of long wavelength infrared focal plane arrays fabricated from M-structure InAs-GaSb superlattices [J]. *IEEE Journal of Quantum Electronics*, 2009, 45(2): 157–162.
- [6] Hao Lichao, Chen Honglei, Li Hui, et al. Improved readout circuit with BDI structure for VLWIR FPAs[J]. *Infrared and Laser Engineering*, 2014, 43(6): 1782–1787. (in Chinese)
郝立超, 陈洪雷, 李辉等. BDI型甚长波IRFPA读出电路研究与设计[J]. 红外与激光工程, 2014, 43(6): 1782–1787.
- [7] Guang Yang, Chao Sun, Timothy Shaw, et al. A high dynamic-range, low-noise focal plane readout for VLWIR applications implemented with current mode background subtraction[C]//SPIE, 1998, 3360: 42–51.
- [8] Jiang Junwei, Zhao Yiqiang, Meng Fanzhong, et al. High performance readout integrated circuit for IR detectors [J]. *Infrared and Laser Engineering*, 2009, 38(5): 787–791. (in Chinese)
姜俊伟, 赵毅强, 孟范忠, 等. 红外探测器高性能读出电路的研究[J]. 红外与激光工程, 2009, 38(5): 787–791.
- [9] Behazd Razavi. Design of Analog CMOS Integrated Circuits [M]. Translated by Chen Guican, Cheng Jun, Zhang Ruizhi et al. Xi'an: Xi'an Jiaotong University Press, 2008: 243–252. (in Chinese)
Behazd Razavi. 模拟CMOS集成电路设计 [M]. 陈贵灿, 程军, 张瑞智, 等译. 西安: 西安交通大学出版社, 2008: 243–252.
- [10] Zhou Yangfan, Xie Liang, Xia Xiaojuan, et al. Design of pixel readout circuit with time-sharing background suppression [J]. *Laser and Infrared*, 2009, 39 (11): 1219–1222. (in Chinese)
周扬帆, 谢亮, 夏晓娟, 等. 具有分时背景抑制功能的单元电路设计[J]. 激光与红外, 2009, 39(11): 1219–1222.
- [11] Phillips J D, Edwall D D, Lee D L. Control of very-long-wavelength infrared HgCdTe detector-cutoff wavelength [J]. *Journal of Electronic Materials*, 2002, 31(7): 664–668.
- [12] Angelo Scotty Gilmore, James Bangs, Amanda Gerrish. VLWIR HgCdTe detector current-voltage analysis [J]. *Journal of Electronic Materials*, 2006, 35(6): 1403–1410.
- [13] Doo Hyung, Sang Gu Kang, Hee Chul Lee. Novel current-mode background suppression for 2-D LWIR applications [J]. *IEEE Transactions on Circuits and systems-II: Express Briefs*, 2005, 52(9): 606–610.