

新型激光成像雷达图像匹配处理机的设计与实现*

龚俊斌, 苏建忠, 徐洪波, 张 钧, 田金文

(华中科技大学 图像识别与人工智能研究所)

图像信息处理与智能控制教育部重点实验室, 湖北 武汉 430074)

摘要:激光成像雷达是一种新型成像雷达, 图像匹配处理机的使用是该雷达导航应用的先决条件之一。对激光成像雷达的图像匹配处理机进行分析, 再进行设计。采用以高速 DSP 为主处理器, 以大规模 FPGA 为处理器的图像匹配处理机的硬件方案。该方案计算能力强大且可扩展性强, 通信接口多样可靠, 算法软件实现可灵活修改。实验结果表明, 该系统具有高实时性、高数据吞吐率、高可靠性、结构灵活的特点, 为激光成像雷达在图像匹配导航中的应用研究提供了强大的处理平台。

关键词: 图像匹配; 激光成像雷达; 系统设计; DSP; FPGA

中图分类号: TP391 **文献标识码:** A **文章编号:** 1007-2276(2005)05-0612-05

Hardware design of new type image matching machine for imaging laser radar*

GONG Jun-bin, SU Jian-zhong, XU Hong-bo, ZHANG Jun, TIAN Jin-wen

(Key Laboratory of Education Ministry for Image Processing & Intelligence Control, Institute for Pattern Recognition and Artificial Intelligence, Huazhong University of Science and Technology, Wuhan 430074, China)

Abstract: Imaging laser radar is a new type imaging radar. Image matching machine is one of the key foundations for the radar used in imaging navigation application. In this paper, the demands of the machine are analyzed at first. Then the machine with the scheme of DSP+FPGA is designed and implemented. The scheme has great capability on calculating and extensibility. It has a steady and various communication interfaces. And the software implement of algorithm can be modified easily. The experimental results show that the system works well for the application with high real-time, high reliability, and flexible architecture.

Key words: Image matching; Imaging laser radar; System design; DSP; FPGA

0 引言

激光成像雷达是激光技术与雷达技术相结合的

产物, 在军事和工业等领域有着广泛的应用。新型的激光成像雷达能实时地获得飞行器下视距离信息和反射强度信息, 通过坐标变换和几何校正得到飞行器

收稿日期: 2004-12-10; 修订日期: 2005-01-12

* 基金项目: 航天支撑基金(41701160303)

作者简介: 龚俊斌(1978-), 男, 河南南阳人, 硕士, 研究方向为高速信号处理系统的设计与实现。

下方地形高度图和反射强度图。地形高度图可以用作实时地形图,与飞行器上的参考地形图进行匹配;反射强度图可以用作实时强度图,与飞行器上的参考景象图进行匹配,从而确定飞行器的飞行位置和飞行方向。在上述应用中,针对激光成像雷达图像导航系统研制满足其实时性、复杂性要求的可扩展的图像匹配处理机是前提条件之一^[1,2]。

针对上述应用,设计了一套激光成像雷达图像匹配处理机系统。该系统针对激光成像雷达在图像匹配导航中的应用进行优化,采用德州仪器公司的 TMS320C6414 超高性能 DSP 芯片为主处理器,和 Altera 公司的 EP1C6 高性能 FPGA 作为加速器和粘和逻辑的解决方案。接口部分一端提供传递真实雷达数据的 LVDS 接口和传递 PC 机仿真数据的 USB2.0 接口,另一端提供与控制系统相连的 RS422 接口及 RS232 等接口,同时通过板间通信接口增强多机扩展能力。存储系统则采用多级存储结构,以满足图像匹配算法所需的高速、大容量的存储要求^[3-5]。

1 激光成像雷达成像原理与匹配导航系统需求分析

激光成像雷达是一种新型成像雷达。激光成像雷达采用大功率、高重复频率脉冲激光器作为辐射源。通过扫描光学系统改变输出激光束的方向,实现激光束的横向扫描,通过飞机沿着一定的航向飞行而得到激光束的纵向扫描,通过测量地面采样点激光回波脉冲相对于发射激光主波之间的时间延迟而得到飞机到地面采样点之间的距离,进而通过三角关系和坐标变换再经几何校正即可得到飞行器下方地形高度图。同时,还可以根据各点处的反射强度信息,经过类似前述的操作,得到飞行器下方的反射强度图^[1,2,6]。

根据以上传感器成像特点,可以进行该传感器的图像匹配系统的需求分析,再根据分析结果,对系统进行功能细化分解;然后以功能分解图为依据,适配到相应硬件器件,设计出所需的硬件系统。由上述过程可知,一个典型的激光成像雷达图像匹配导航系统的工作流程如图 1 所示。其中,系统的预处理部分如图 2 所示。

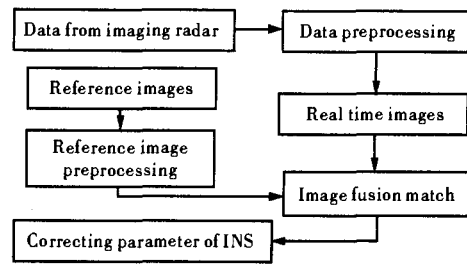


图 1 激光成像雷达图像匹配导航工作流程图
Fig.1 Flow chart of imaging navigation application based on imaging laser radar

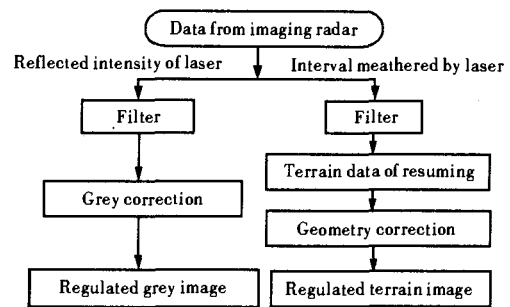


图 2 系统图像预处理部分功能分析

Fig.2 Function analysis for image preprocess part of the system

类似地,可以系统各个部分进行需求分析。根据需求分析发现,该系统与以往常见系统相比,具有以下显著特点:(1)大量的预处理操作,如图像恢复、滤波去噪、暇点剔除等,计算量较大,但操作步骤简单,方法稳定。这一操作比较适宜于采用中等规模的 FPGA 来实现,既可以满足需求,又方便以后更换宇航级的产品。(2)无论是地形匹配还是景象匹配以及数据融合,算法都灵活多变,同时需要大量的数学计算,因此适宜于采用高速 DSP 器件实现软件算法。(3)作为一种新型成像雷达,其成像能力、方式、帧频等参数可变,因此,相应的处理机系统要求具有良好的向后延伸性和可扩展性。FPGA 的引入可以很好地满足可扩展性的要求。在设计中,可以通过前文所述的 FPGA 扩展板间通信接口,然后以 FPGA 为数据流向控制中心,实行分而治之,从而对后继产品中单板无法完成的任务实行多板并行计算。该方法既可以很好地满足当前的需求,又加强了今后的扩展能力。(4)图像匹配算法往往既需要存储大容量的参考图数据,又需要高速的数据交换能力使算法得以全速运行。但

由于存储器件条件限制，高速和大容量构成一对矛盾。因此在设计中，应采用多级存储和 DMA 后台搬移相结合来解决这一问题。(5)系统的工作环境比较恶劣，因此应提供足够的隔离和保护措施以保证系统可靠工作^[3-5]。

2 图像匹配处理机系统的硬件设计实现

图像匹配处理机系统主体部分的设计如图 3 所示，图中只画出部分器件及其连接关系，在下面的文字部分给出更详细的设计说明。

2.1 主-协处理器系统

本图像匹配处理机系统既需要运行复杂灵活的算法，又需要大量的预处理操作，因此运算部件采用主 DSP 处理器加 FPGA 加速器同时提供扩展多板并行计算功能的架构来实现。

主 CPU 采用 TI 公司的 TMS320C6414 定点 DSP。TMS320C64X 是当今单片处理能力最强的 DSP 芯片。BDTI 的 DSP 综合性能测试 BDTIMark2000 得分为 9130, 1 GHz 时 1024 点 16 bit 定点 FFT 仅耗时 11.2 μ s^[3,4]。该芯片具有计算能力强、IO 带宽大、高度集成的特点，可以很好地满足图像匹配软件算法的复杂

性、实时性和灵活性的要求，因此被选为主处理器用于运行实时算法。

雷达数据的预处理和多板并行计算扩展则通过 Altera 公司 Cyclone 系列的 FPGA 来实现。Cyclone 系列是一款低价格、中等密度的 FPGA。这里采用 EP1C4F400C8。该芯片包含 4000 个逻辑单元，301 个用户 IO 引脚，自带锁相环电路，内嵌 17 \times 128 \times 36 bit 的双口 RAM 块，内置 600 MHz 的 LVDS 模块。其规模、集成度适中，可以很好地满足本系统预处理和板间通信的需求，还可以方便地迁移到 Lattice 公司的宇航级产品上。而且，该芯片与更大规模的 EP1C20F400C8 (20000 逻辑单元) 引脚相互兼容，具有可伸缩性，在系统规模变大时可以方便地更换^[3,5]。

主-协处理器间的通信采用两套总线机制来完成，一条为高速数据通信总线，另一条为命令通信总线。高速数据通信总线用于传递雷达成像数据，由 DSP 的 EMIFA 和 FPGA 间的连接构成，100 MHz 速度，64 bit 宽度，6.4 Gbit/s 的带宽，DSP 采用同步 FIFO 模式操作 FPGA 中的 RAM。其中，高速数据总线工作流程如下：来自激光雷达的数据以 11 对 LVDS 信号的形式进入 EP1C4F400C8，经过解串行、

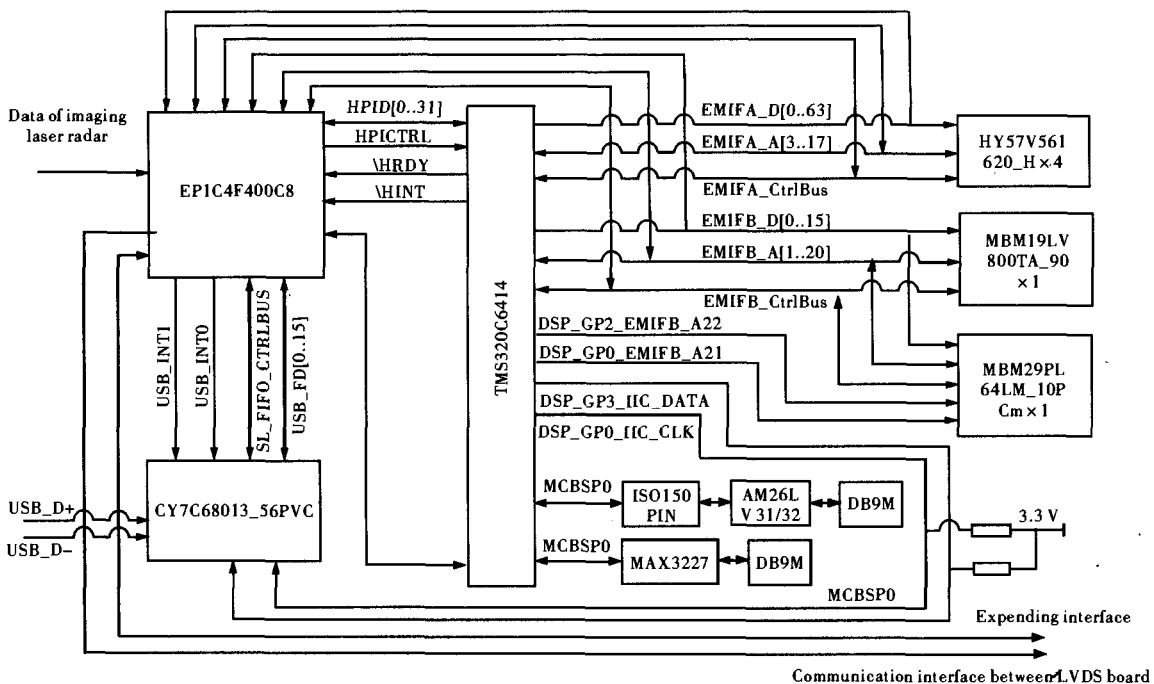


图 3 图像匹配处理机系统硬件设计总体方案

Fig.3 Block diagram of the image matching machine's hardware architecture

拆包,校验和预处理等操作后,送入由8个M4k Ram块进行宽度并联、深度级联扩展得到的512×64 bit同步FIFO中;然后再由TMS320C6414的EMIFA以同步FIFO的方式读取前述数据。另一条命令总线由TMS320C6414的EMIFB的CE3的低8根地址线和低8位的数据线和EP1C4F400C8间的连接构成,主要是映射一些寄存器,用于主-协处理机间的协调同步等^[3-5]。

同时,通过EP1C4F400提供了高速的板间数据通信接口。该接口为单向数据输出接口,与前述雷达数据接口相对应,结构相同,方向相反,可以直接互连。这样,当单板无法满足需求时,可以将处理板1的板间接口与处理板2的雷达接口对接构成高速数据通道,并且通过后文所述的备用资源中的高速多通道同步缓冲串口等进行同步协调,很方便地构成多机并行系统,提供强大的并行可扩展性。

2.2 多级存储系统

图像匹配算法需要高速大容量存储系统,因此该处理机的存储系统采用多级存储结构。其中,TMS320C6414的内部大容量ISRAM为第一级,运行于CPU同频,为运算核与外界的缓冲,用来保存实时代码和数据中的活跃子集部分,通过EDMA无开销地与外存进行数据交换。四片SDRAM HY57V 561620-H并联构成16 M×64 bit的存储系统,和DSP的EMIFA口连接,构成第二级,用来保存系统运行时的全部代码和数据。SDRAM的板上时钟频率为100 MHz、64 bit宽度。经实测,排除SDRAM刷新、跨页操作等因素,连续操作时可以达到90%的效率,此时系统的持续IO带宽为100 M×64 bit×90%=5.76 Gbit/s,可以满足高速运行时内外存数据交换的需求。C6414的EMIFB口的CE1空间扩展一片8 Mbit的FLASH MBM29LV800TA,用于保存系统的代码,CE0空间扩展一片64 Mbit的FLASH MBM29PL64LM,用于保存图像匹配所需的参考图像数据,构成第三级,用于掉电保存数据。其中,MBM 29PL64LM的最高两根地址线由DSP的GPIO1和GPIO2来提供。

多级存储的工作流程为:在系统上电后,首先由DSP自动搬移CE1上的FLASH地址0的系统初始化代码部分到ISRAM地址0,然后由初始化代码接管

DSP,对系统进行相关的设置并通过EDMA将系统运行所需的所有数据搬移到SDRAM。根据快速归一化相关算法的特点,接着需对SDRAM中的数据进行必要处理,然后通过EDMA将匹配算法的代码和初始数据搬入ISRAM,系统进入待机状态。当对应中断发生时,系统退出待机状态,开始运行实时图像匹配算法,运算核心从ISRAM中存取数据进行处理,同时EDMA控制器则以后台DMA的方式实时交换SDRAM和ISRAM中的数据,使当前活跃数据子集始终驻留在ISRAM中,从而使算法得以全速运行。

2.3 通信接口系统

图像匹配系统的通信接口部分主要通过DSP的三个MCBSP串口和FPGA来实现。

系统的前向通道包括雷达数据接口和PC机的仿真数据接口。雷达数据接口采用LVDS方式传输,前面已有介绍。与PC机的仿真数据接口则采用USB2.0方式,采用CYPRESS公司的CY680013_56PVC芯片实现。CY68013一端通过USB接口与PC机相连,工作于高速模式,480M bit/s,即插即用,另一端工作于SlaveFifo模式,通过FPGA与DSP相连。图像匹配系统采用同步FIFO的方式存取CY68013,并通过DSP的GPIO0和GPIO3引脚来模拟IIC总线配置CY68013芯片。

系统的后向通道较为简单。TMS320C6414的MCBSP0先通过耦合器进行隔离,然后经RS422接口芯片转化后接控制系统。隔离耦合器采用BB公司双通道双向数字耦合器的ISO150PIN。该耦合器采用电源隔离、电容耦合的工作方式,抗干扰能力强,无光耦合器件的老化问题,速率支持从DC~80 MHz,能很好地满足系统的需求。RS422接口的发送驱动芯片为AM26LV31,接收驱动芯片为AM26LV32,最高支持25 MHz速率。TMS320C6414的MCBSP1则扩展了高速RS232接口,用于连接常用串行外设如键盘、串行通信模块等。RS232电平转换芯片采用Maxim公司的Max3227。Max3227是一种新型的双向高速RS232电平转换芯片,最高支持速率达1 MHz。TMS320 6414的MCBSP2通过FPGA引出,作为备用资源引出,用于多板并行计算时的板间通信的命令通道,工作方式如前文所述。同时作为备用资源引出的还有DSP的

主机口,用于该处理机系统作为从机时与上位机的连接口。以上接口的时钟均使用 TMS320C6414 的内部时钟分频得到,分频比可根据需要由软件设定,方便灵活。

2.4 时钟发布网络

本图像匹配系统的 DSP 工作于 600 MHz,板上高速总线(4 片并联的 SDRAM 和 EP1C4F400)工作于 100 MHz,因此对系统的时钟发布提出较高要求。在本系统中,采用两片 EPSON 公司的 SG8002 时钟芯片,分别给 DSP 和 FPGA 的内部逻辑提供时钟。EMIFA 的时钟则采用 DSP 的 AECLKOUT1 为时钟源,经过 CYPRESS 公司的零延迟时钟缓冲芯片 CY2308 后分为 8 个同相时钟,其中 5 个分别送到 4 片 SDRAM 和 EP1C4F400,以保证系统的同步。

2.5 供电及电源监测

高速数字系统对电源的设计也提出了较高的要求。在本系统中,外部采用 5 V 电源,内部需提供 1.4、1.5、3.3 V 和 3.3 V_{ISO} 4 种电源。其中,1.4 V 为 DSP 的核心电压,1.5 V 为 FPGA 的核心电压,3.3V_{ISO} 则为 ISO150PIN 的 B 端和 AM26LV31/32 等与控制系统相连部分单独供电,3.3 V 则为系统的其他部分供电。3.3 V 和 1.4 V 功耗最大,采用 TI 公司的高效电源模块 PT6932 来提供,1.5 V 采用 LT 公司的 LDO 芯片 LT1963EST_1.5 来提供,3.3 V_{ISO} 则采用 Maxim 公司的 MAX604 来单独提供。

系统的电源监测采用 TI 公司的 TPS3307 对输入电源、3.3、1.4 V 进行监测,以保证系统可靠运行。

2.6 高速电路设计

本处理机系统工作频率高,器件多、功能全,拓补结构复杂,因此必须采用高速电路设计的方法。高速电路设计技巧繁多,这里不详述。需要指出的是,在设计过程中,首先通过 HyperLynx6.1 中 LineSim 等工具的仿真并且结合以往高速板设计经验,生成约束性的设计规则,然后基于该规则进行设计布线。在物理设计过程中,不断使用 BoardSim 进行仿真验证,然后根据结果反馈来修正规则,继续物理设计。其中,所需的各种 IBIS 模型均可从各芯片公司的网站上得到,制板的参数则可以从 PCB 厂商和以往的经验得到。实

测结果表明,在使用正确的模型和参数后,仿真的结果可与实测的结果相吻合。上述设计方法很好地保证了图像匹配处理机的设计成功。

3 结 论

针对特定应用,设计了以高速 DSP 为主处理器,以大规模 FPGA 为处理器的图像匹配处理机的硬件方案。采用本实验室设计的快速去均值归一化相关算法,在 512×512 参考图,128×128 实时图的条件下,计算相关面仅耗时 2.5 ms。

该方案计算能力强大且可扩展性强,通信接口多样可靠,算法软件实现可灵活修改。因此,该系统具有高实时性、高数据吞吐率、高可靠性、结构灵活的特点,为激光成像雷达在图像匹配导航中应用的研究提供了强大的处理平台。

参考文献:

- [1] DAI Yong-jia ng.The Principal of Laser Radar [M].Beijing: National Defence Industry Press(戴永江.激光雷达原理.北京:国防工业出版社),2002.
- [2] SU Jian-zhong,LIU Jian,TIAN Jin-wen,et al.Research on image acquisition and processing of laser radar[J].Infrared and Laser Engineering(苏建忠,柳健,田金文,等.激光雷达图像采集处理技术研究.红外与激光工程),2001,30(5):370-373.
- [3] Berkeley Design Technology INC.The BDTIMARK2000 White Paper[M].USA:BDTI,2004.
- [4] Texas Instrument.TMS320C6000 Peripherals Reference Guide[M]. USA:Texas Instrument,2003.
- [5] Altera Corporation. Cyclone Device Handbook [M]. USA:Altera Corporation,2004.
- [6] ZHANG Yu,TANG Meng,CHEN Zhong-xian,et al.Modeling and simulation of lidar for direct detection[J]. Infrared and Laser Engineering(张宇,唐勤,陈锺贤,等.直接探测激光雷达系统的建模与仿真.红外与激光工程),2004,33(6):572-575.