

基于 TMS320C6415 的图像匹配处理机的设计和实现

国澄明¹,李铁盘²,朱永松¹,张凤珊¹,肖瑞珠¹

(1.天津大学 电子信息工程学院,天津 300072;2.河南教育学院,河南 郑州 4500014)

摘要:图像匹配处理机是目标识别系统的重要组成部分。提出了采用以 TMS320C6415 DSP 为核心处理器实现图像匹配处理机的方案。该方案使用 SDRAM 存储实时图像数据、预装和预置数据、中间数据和程序代码,采用 FLASH ROM 固化程序及预装、预置数据,并采用双端口 RAM 实现与上级控制装置的通信。采用 DSP 的图像匹配处理机,由于用软件实现匹配算法,因而系统更加灵活。TMS320C6415 是目前世界上最先进的 DSP 之一,具有 5760 MIPS 的处理能力。实验表明,本系统采用 FFT 相关算法,可在 0.02 s 内完成两幅 512×512 图像的配准;若采用积相关算法,可在 0.1 s 内完成 72×72 图像与 320×320 图像的配准。该系统结构紧凑、可靠性高、实时性强,为图像匹配系统提供了新的高速处理平台。

关键词: TMS320C6415; DSP; 图像匹配

中图分类号: TP391.41 **文献标识码:** A **文章编号:** 1007-2276(2005)04-0481-05

Design and implementation of image matching system based on TMS320C6415

GUO Cheng-ming¹, LI Tie-pan², ZHU Yong-song¹, ZHANG Feng-shan¹, XIAO Rui-zhu¹

(1. School of Electronic Information Engineering, Tianjin University, Tianjin 300072, China;

2. College of Henan Education, Zhengzhou 4500014, China)

Abstract: Image matching machine is an important part of target recognition system. The scheme using TMS320C6415 as the core processor to realize an image matching system is put forward in this paper. SDRAM storing real-time pictures, preassembled and preset data, temporary data and program code, FLASH ROM solidified with code, preassembled and preset data, and dual port RAM realizing communication with superior control equipment are adopted in this project. Implementing image matching algorithm with software, image matching system with DSP is more flexible. TMS320C6415 is one of the most advanced DSPs in the world, and it has a processing ability of 5760 MIPS. Experiments show that this system is able to match two pictures of 512×512 within 0.02 s with FFT correlation algorithm or a picture of 72×72 and another picture of 320×320 within 0.1 s with product correlation algorithm. This system is

收稿日期:2005-01-18; 修订日期:2005-03-21

作者简介:国澄明(1943-),男,河北武邑人,教授,博士生导师,2004年被评为天津市授衔专家,研究方向为实时图像处理、DSP技术及其应用、数字视频技术、多媒体技术及数字电视等。

featured by compact construction,high reliability,and good real-time ability.The system provides a new high-speed processing platform for an image matching system.

Key words: TMS320C6415; DSP; Image matching

0 引言

图像匹配是无人飞行器导航和制导的关键技术,它将飞行器现场拍摄的实时图与事先存储的基准图进行匹配,确定飞行器的当前位置,修正航向误差。由于飞行器惯导系统的误差,图像匹配必须在大范围内搜索才能完成,这使得速度与可靠性成为匹配定位的关键。

采用 DSP 作为核心处理器来研制高速实时图像匹配处理机与采用专用芯片加 FPGA 的方案相比,具有硬件结构简单、成本低的优点,而且由于用软件实现匹配算法,因而系统更加灵活。

我们曾采用 TMS320C6701 DSP 研制成功了图像匹配处理机^[1,2],使用二维 FFT+相关+二维 IFFT 的算法,可在 0.197 s 内完成一幅 512×512 实时图与一幅 512×512 基准图的相关处理^[3]。而使用积相关匹配算法,可在 1 s 内完成 72×72 实时图与 320×320 基准图的积相关处理^[4]。如果要加快图像匹配的速度,或提高图像匹配的精度(使用更大的实时图和基准图),则要采用更先进的 DSP。

TMS320C6415(以下简称 C6415)是美国德州仪器公司于 2002 年推出的新一代高性能定点 DSP,是目前世界上最先进的 DSP。主频高达 720 MHz,处理能力可达 5760 MIPS。C6415 采用 VelociTI.2 核结构,性能为 C6701 系列的 10 倍以上,具有特别适合实时图像处理的特点^[5,6]。

(1) 采用超长指令字(VLIW)体系结构,有 8 个功能单元、64 个 32 bit 通用寄存器。一个时钟周期同时执行 8 条指令。指令获取、分配、执行和数据存储需要多级流水线完成。两个乘法累加单元一个时钟周期可同时执行 4 组 16×16 bit 乘法或 8 组 8×8 bit 乘法,每个功能单元在硬件上都增加了附加功能,增强了指令集的正交性。除此之外还增加了一些指令用以削减代码长度和增加寄存器的灵活性。

(2) 每条指令都是条件执行指令,减少了代价昂

贵的跳转开销,增加了并行度。

(3) 外部存储器接口(EMIFA 和 EMIFB)支持与各种外部存储器件的无缝连接,包括 SBSRAM、SDRAM 以及非同步存储器件,如 EPROM、FLASH ROM、FIFO、SRAM 等。

(4) EDMA 共有 64 个通道,每个通道的优先级都可编程设置,每个通道都对应一个专用同步触发事件,使得 EDMA 可以被外设来的中断、外部硬件中断、其他 EDMA 传输完成的中断等事件触发,开始进行数据的搬移。EDMA 独立于 CPU 进行工作。

(5) 采用了两级缓存(CACHE)结构,即 16 K 字节的一级数据缓存、16 K 字节的一级程序缓存和 1024 K 字节的数据和程序统一内存。为了达到更大的扩展,1024 K 字节内存中的 256 K 字节存储空间可设置为二级缓存。

本文以 C6415 为核心处理器研制新一代图像匹配处理机。与上一代图像匹配处理机相比,在相同匹配精度下,可以将匹配速度提高 10 倍以上;在相同匹配时间时,可大大提高匹配精度。

1 图像匹配处理机硬件平台设计

图像匹配处理机负责对从上级控制装置传过来实时图图像和预先存储在图像匹配处理机中的基准图图像进行匹配,并将匹配结果传回上级控制装置。所以图像匹配处理机除了要完成图像匹配外,还需与上级控制装置进行通信^[1]。

图像匹配处理机硬件由 C6415 处理器和相应的外围芯片组成,图 1 给出了硬件总体框图,主要包括位于 EMIFA CE0 空间的 SDRAM,位于 EMIFB CE0 空间的双端口 RAM,位于 EMIFB CE1 和 CE2 空间的 FLASH ROM。

1.1 采用双端口 RAM 实现与上级控制装置的通信

上级控制装置是向图像匹配处理机发布命令、提供各种数据的装置。根据图像匹配处理机技术和任务

的要求,图像匹配处理机通过双端口 RAM 与上级控制装置进行通信。上级控制装置通过双端口 RAM 向图像匹配处理机发送指令、传输基准图及相关信息等,图像匹配处理机则通过双端口 RAM 向上级控制装置传送自检和匹配结果。两者的握手信号为任务脉冲(TP)与数据就绪脉冲(DRP)。

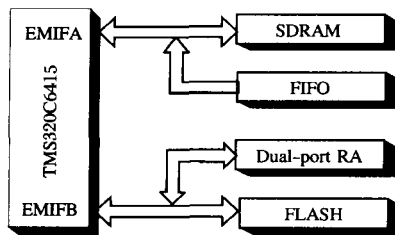


图1 图像匹配处理机硬件总体框图

Fig.1 Hardware block diagram of image matching

C6415 的存储器接口提供了 SDRAM、SBSRAM 和异步器件如 SRAM/ROM 等存储器的无缝接口,也可连接到外部 I/O 器件。存储器接口有 EMIFA 和 EMIFB,其中 EMIFA 接口有 64 bit 宽的数据总线,可连接 64/32/16/8 bit 的器件;EMIFB 接口有 16 bit 宽的数据总线,可连接 16/8 bit 的器件。双端口 RAM 采用 IDT7133 (2 K×16 bit),可直接映射到 EMIFB 的 CE0 空间。

1.2 采用 SDRAM 存储实时图数据、预装和预置数据、中间数据及程序代码

由于 FLASH ROM 存取速度慢 (120 ns),用 FLASH ROM 存储的预装、预置数据使用前必须通过 EDMA 搬到更快的存储媒体中,以便 CPU 能快速存取;FIFO 采集的实时图数据也必须通过 EDMA 搬到快速存储媒体中;运算过程中将产生大量的中间数据;此外可能还需要存储程序代码。因此选用速度快、容量大的 SDRAM 较为合适。

为使系统有最大灵活性,选用两片 1024×4×32 bit 143 MHz 的 SDRAM (MT48LC4M32B2TG-7),构成 32 Mbit 的存储器,占用 EMIFA CE0 空间。

1.3 采用 FIFO 作为实时图像数据输入缓冲器

来自上级控制装置的 8 bit 实时图像数据,需要先缓存在 FIFO 中。为了缓解片内 L2 存储器的存储压力,存储在 FIFO 中的数据先搬到 SDRAM 中。

由于输入的实时图数据宽度为 8 bit,而 EMIFA 所支持的数据宽度为 64 bit,为了达到较高的资源利用率,选用具有 8 bit 入 32 bit 出的同步 FIFO。本系统采用 IDT72V3650,其输入输出宽度可设成以下几种模式:32 bit 进 32 bit 出,32 bit 进 16 bit 出,32 bit 进 8 bit 出,16 bit 进 32 bit 出以及 8 bit 进 32 bit 出。模式的选择通过设置 FIFO 的管脚/BE, IW 和 OW 实现。与选用 8 bit 进 8 bit 出的 FIFO 相比较,效率明显提高了 4 倍。

同时,利用 C6415 提供的 PDT 功能,可以将 FIFO 中的数据直接写到 SDRAM。正常情况下,将 FIFO 中的数据写到 SDRAM 中,需要先执行一次读操作,紧接着再执行一次写操作,这样完成一次数据传送需要两个操作。而通过 PDT 功能,完成一次数据传送只需执行一次操作,这是因为 FIFO 和 SDRAM 接在同一个数据总线上,当从 FIFO 读数据时,从 FIFO 中读取的数据就会出现在 SDRAM 的数据引脚上,这样利用 PDT 提供的一套机制就可以直接将出现在 SDRAM 数据引脚上的数据直接写到 SDRAM 中。这样相当于数据传送效率至少又提高了 1 倍。

FIFO 的半满信号/HF 与 6415 的一个外部中断相连。/HF 用于通知 C6415 通过 PDT 读取数据。C6415 有 4 个外部中断源,选取 XINT4 连接/HF。

1.4 用 FLASH ROM 固化程序存储预装和预置数据

预装和预置数据都是图像匹配处理机实时工作前装入的数据,预装数据包括成像器几何畸变校正表及其参数,预置数据包括基准图数据及其相关数据。预装、预置数据装入后系统需要关机,而且预装数据在系统工作时可能还要修改,同时为了使图像匹配处理机脱机能够独立运行,也必须把程序固化到图像匹配处理机,因此使用掉电后仍可保持数据且加电后现场可擦除、可编程的 FLASH ROM 存储以上三种数据。

本系统使用的 FLASH ROM 为两片 E28F640J3A (支持 8/16 bit 的数据宽度),每片 8 Mbit,分别映射入 EMIFB 的 CE1 和 CE2 空间。由于 C6415 自举只支持 8 bit 的 ROM,因此 FLASH ROM 的数据宽度配置为 8 bit。

由于 EMIFB 只提供 20 根地址线,而 E28F640J3A

需要 23 根地址线(工作在 $\times 8$ bit 模式下),因此从 C6415 的 16 个通用 I/O 口中取出三个,与 E28F640J3A 最高的三根地址线相连,以进行存储器扩展。

1.5 时钟与电源管理,复位及 JTAG 接口

当 C6415 管脚 CLKMODE [1:0] 为 10 b 时,CPU 时钟频率将等于 CLKIN 的 12 倍。使用一个 60 MHz 的晶振提供 CLKIN,这样 C6415 就可工作在 720 MHz 下。本系统中不使用 CLKOUT4、CLKOUT6、AECLKOUT2、BECLKOUT2,为避免对板的高频干扰,可通过对 EMIF 全局控制寄存器的编程废弃以上四个时钟输出。

本系统仅需外部提供数字+5 V 的电源,它直接提供系统中+5 V 的芯片使用,C6701 的 3.3 V 电源脚和系统中 3.3 V 器件所需要的数字 3.3 V 及 C6415 的 1.4 V 电源脚由输入为+5 V 的一个开关稳压器产生,这种开关稳压器件的优点是高效率 and 凉运行,易于使用(仅需要输入和两个输出各并一个滤波电容),不需要特殊的布局。

使用 MAX708S 芯片实现系统复位管理,可在上电时产生复位信号,也可使用复位按钮手动复位。

C6415 的七个 JTAG 仿真脚/TRST、TMS、TDI、

TDO、TCK、EMU1 和 EMU0 连接到一个 14 脚双排插头上,可与 XDS510 仿真器相连,系统调试时可通过 PC 机下载程序进行调试。

1.6 C6415 芯片配置

在复位期间,DSP 检测 EMIFB 地址线的值决定其复位后的工作方式。如,BEA20 用于大小端的选择,BEA[19:18]用于自举方式选择,BEA[17:16]用于 EMIFA 接口时钟选择,BEA[15:14]用于 EMIFB 接口时钟选择。

配置时若使用 C6415 内部缺省的上拉或下拉,则不需再做处理。BEA[20:19]为内部上拉,BEA[18..0]为内部下拉。根据系统配置要求,BEA20 采用默认的上拉,将 BEA19、BEA[17:14]引出以实现各种可选配置。同时 C6415 要求 BEA7 外部上拉。

2 核心软件及工作过程

图 2 给出了图像匹配处理机软件流程图。图像匹配处理机的软件可分为系统部分、预处理和匹配部分。

系统部分包括:系统初始化软件,在图像匹配处理机开机之后首先要对系统进行初始化,主要完成对

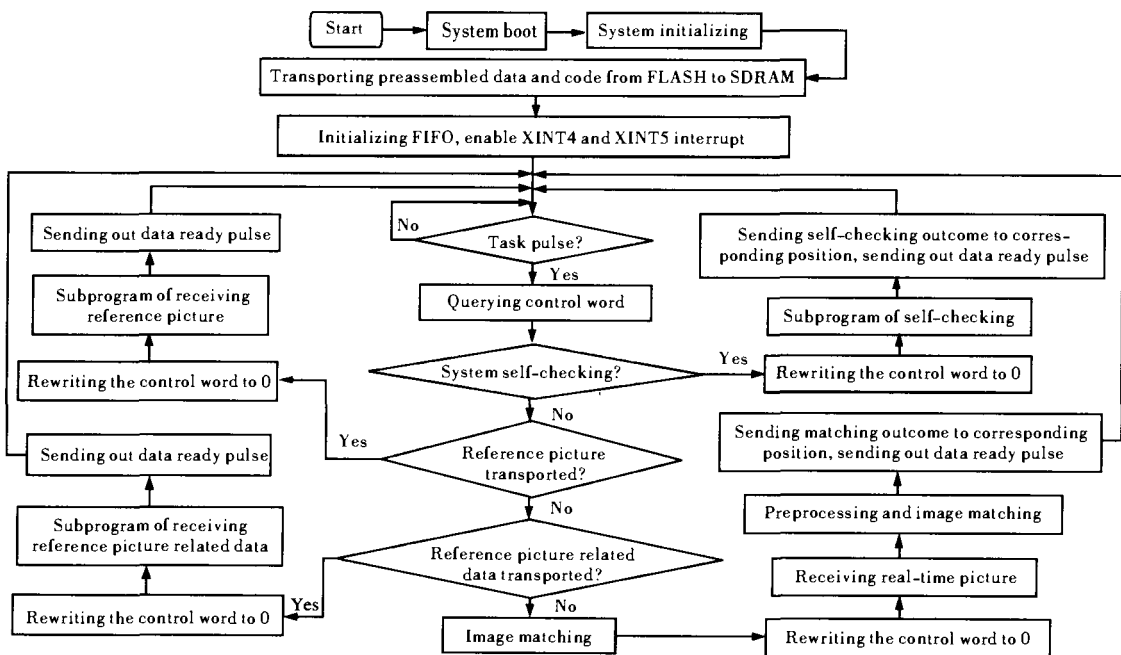


图 2 图像匹配处理机软件流程图

Fig.2 Software flow chart of image matching system

各寄存器的设置,包括 EMIF、中断、EDMA 等相关的寄存器,通过对相关寄存器的设置废弃在本系统无用的片内 Timer、McBSP、HPI 等,以保证系统正常运转;控制软件,对上级控制装置发出的指令进行响应,合理调度系统的各个部分协调工作;通讯软件,完成上级控制装置与图像匹配处理机之间的通讯,主要靠上级控制装置发出的任务脉冲 TP 和图像匹配处理机发出的数据就绪脉冲 DRP 来完成;图像数据获取软件,包括基准图数据和实时图数据的获取;自检软件,当收到上级控制装置的自检命令时,检测所有存储器,并将自检结果送回上级控制装置。

预处理和匹配部分包括:畸变校正软件、高通滤波软件、基于 FFT 的相关处理软件、匹配位置优选软件、亚像元匹配处理软件^[3]。

图像匹配处理机的工作过程为:

(1) 自举,本系统采用 ROM 加载方式。系统上电复位后,C6415 的 EDMA 控制器从 EMIFB 的 CE1 空间拷贝 1 K 字节程序,放到内部存储器 L2 空间的零地址,传输完毕后 CPU 由 L2 的零地址开始执行程序。

(2) 系统初始化。

(3) 将 FLASH 中所有的预装、预置数据以及程序代码搬到 EMIFA CE0 空间的 SDRAM。

(4) FIFO 复位、初始化,XINT4、XINT5 中断使能,使图像匹配处理机可以响应任务脉冲和接收实时图数据。

(5) 等待上级控制装置发送的任务脉冲 TP(XINT5 中断):若有任务脉冲到来,则查询控制字,控制字是上级控制装置向图像匹配处理机发送的指令信息。控制字的不同位为 1 代表相应的任务。图像匹配处理机判定某位为 1 后,先将该位回写 0,然后执行相应的操作。对于基准图数据和基准图相关数据,在接收完毕后,图像匹配处理机送出 DRP 即可;对于系统自检,要在图像匹配处理机自检完毕将其结果送相应单元后送出 DRP;对于配准,首先接收实时图数据及实时图相关数据,其次对实时图进行预处理,然后与基准图进行配准,将配准结果送相应单元,最后送出 DRP。

3 实验结果

在本系统进行图像匹配运算结果表明,一幅 512

×512 实时图与一幅 512×512 基准图,采用 FFT 相关算法可在 0.02 s 内完成配准,而对 72×72 实时图与 320×320 基准图,采用积相关匹配算法,可在 0.1 s 内完成配准,大大提高了配准速度。

4 结束语

以 C6415 为核心处理器的图像匹配处理机,简化了系统复杂性,减少了硬件成本开销,解决了大运算量与实时性和大数据量与片内存储空间小的矛盾。总之,该系统结构紧凑,可靠性高,实时性强,为图像匹配系统提供了新的高速实时的处理平台。

参考文献:

- [1] ZHU Yong-song, GUO Cheng-ming, XIAO Zhi-tao. The hardware design of image matching machine based on TMS320C6701 DSP [J]. Signal Processing (朱永松, 国澄明, 肖志涛. 基于 TMS320C6701 DSP 的图像匹配处理机的硬件设计. 信号处理), 2002, 18(5): 452-455.
- [2] XIAO Zhi-tao, GUO Cheng-ming, ZHU Yong-song. Design and implementation of image matching system based on TMS320C6701 [J]. Journal of Tianjin University (肖志涛, 国澄明, 朱永松. 基于 TMS320C6701 的图像匹配处理机的设计与实现. 天津大学学报), 2002, 35(4): 487-490.
- [3] ZHU Yong-song, GUO Cheng-ming, XIAO Zhi-tao. Study on correlation algorithm of image matching machine based on TMS320C6701 DSP [J]. Signal Processing (supplement) (朱永松, 国澄明, 肖志涛. 基于 TMS320C6701 DSP 的图像匹配相关处理算法的研究. 信号处理(增刊)), 2001, 17(S): 479-482.
- [4] CHEN Qiang, GUO Cheng-ming, LI Jing, et al. Implementation of picture product correlation algorithm based on TMS320C6000 DSP [J]. Journal of Tianjin University (陈强, 国澄明, 李晶, 等. 基于 TMS320C6000 DSP 图像匹配积相关算法的实现. 天津大学学报), 2003, 36(5): 571-575.
- [5] Texas Instrument. TMS320C6000 Peripherals Reference Guide [M]. US: Texas Instrument, 2003.
- [6] Texas Instrument. TMS320C6415 Data Sheet [M]. US: Texas Instrument, 2003.