

基于 FPGA 的高吞吐率可变长编码实现

张 伟,司马苗,周源华

(上海交通大学 图像通信与信息处理研究所,上海 200030)

摘要:介绍了一种通过两级查找表法实现可变长编码的方法,先对单个的游程编码数据进行可变长编码,再同时合并各个可变长编码码字形成码流输出;对两个查找表进行优化,节约了存储空间。采用流水线操作,提高数据处理能力,而且用 RAM 实现两个查找表,提高了系统可扩展性。通过 FPGA 的仿真,结果表明,可变长编码方法可很好地应用于数据吞吐量大的电视技术压缩编码中。

关键词: 可变长编码; 霍夫曼编码; MPEG-2

中图分类号: TN919.8 **文献标识码:** A **文章编号:** 1007-2276(2003)05-0543-04

High-throughput VLC design based on FPGA

ZHANG Wei, SI Ma-miao, ZHOU Yuan-hua

(Institute of Image Communication & Information Processing, Shanghai Jiaotong University, Shanghai 200030, China)

Abstract: A high-throughput pipeline variable length coding strategy is presented, which encodes run-level coders individually by two steps look up tables and combines them to form stream. The presented strategy uses lesser memory space and has favourable expansibility by two RAM look up tables. The result of FPGA simulation shows that the presented strategy adapts to high-throughput data HDTV encoding.

Keywords: Variable length coding(VLC); Huffman code; MPEG-2

1 引言

可变长编码(VLC)是视频编码中不可缺少的步骤。VLC 编码是无损的熵编码方式,其基本原理是在一组出现概率不同的信源符号中,为出现概率高的符号配置短的码字,为出现概率低的符号分配较长的

码字,从而使编码得到码字的平均码长接近信源的熵。

在信源符号过多的情况下,无法为每一个信源符号提供码字,只能为许多出现概率较低的符号提供一个前缀,并加上信源符号构成的换码方式的编码。这种方法被称为准最佳的 Huffman 编码或者改进的 Huffman 编码^[1,2]。图 1 是为了说明一个改进的 Huffman

收稿日期:2002-10-20; 修订日期:2003-01-12

作者简介:张伟(1975-),男,山东滕州人,博士生,主要研究方向为 HDTV 信源编码器和视频传输技术。

编码原理而设计的一个码树,表 1 是对应的码表。其中信源符号 S_4 - S_8 总的出现概率只有 0.01,因此为它们分配一个前缀(或者“换码”标志)0010,再依次加上代表它们的定长码则得到改进的 Huffman 码

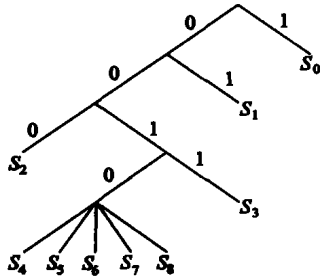


图 1 改进的 Huffman 编码的码树

Fig. 1 Code tree of modified Huffman coding

字。MPEG 标准中的 VLC 编码是典型的改进的 Huffman 编码。VLC 编码的信源符号表是经过游程编码(Run-Level Coding)的 {Run, Level} 对。由于 Run 的取值范围是 0~63,而 Level 有 12 bit 的精度,所以 {Run, Level} 对一共有 2^{18} 种可能的信源符号,显然不能为每一个符号分配一个 VLC 码字,因此在 MPEG-2 标准的 VLC 表 1 中只为其中 111 个码字分配了 VLC 码字,其余的符号采用换码(Escaped code)的形式编码^[3]。

表 1 改进的 Huffman 编码的码表

Table 1 Code table of a modified Huffman coding

Symbol	Probability	CLC	VLC
S_0	0.4	0000	1
S_1	0.3	0001	01
S_2	0.2	0010	000
S_3	0.09	0011	0011
S_4	0.002	0100	0010+0100
S_5	0.003	0101	0010+0101
S_6	0.001	0110	0010+0110
S_7	0.003	0111	0010+0111
S_8	0.001	1000	0010+1000

MPEG-2MP@HL^[3] 信源的采样率达到 74.25 MHz,编码过程中 VLC 之前的数据处理都是在这样的速率下进行的,虽然从统计的角度出发 {Run, Level} 编码会减少符号的数目,但是从最坏情况出

发,VLC 编码的速率仍然需要达到这样的速率。为了提高编码速率,VLC 编码都是通过查表法实现的。但是由于信源的符号比较多,MPEG 中 Run 有 6 bit 精度,Level 有 12 bit 精度,直接使用信源符号查表,查找表要有 2^{18} 个存储单元,而且码表中没有为每一个信源符号提供 VLC 码字。实现 VLC 编码的另一个问题是通过 VLC 编码得到的码字长度相互不同,需要将这些码字连接成连续的比特流。同样需要从最坏情况出发考虑速率问题,码字连接模块要在一个时钟周期完成一次连接,同时要有 74.25 M 字(1 字 = 32 bit)的输出率。

针对上述两个问题,基于优化查找表的 VLC 编码方案,提出了一种高吞吐率的 VLC 编码方法,并且根据 MPEG-2 的 VLC 表 1 实现 VLC 编码码表。

2 基于查找表的高吞吐率 VLC 编码

由于信源符号有众多的可能性,直接用查找表法实现 VLC 编码(尤其对于准最佳的 VLC 编码)资源开销过大,因此采用了经过优化的两级查找表法。按照 {Run, Level} 的不同取值进行分组,构造分组信息表,通过查此表,结合当前的 Level 取值计算出对应的信源符号是否在码表中,如果在码表中,则可根据地址获得 VLC 码字。用两级查找表法实现 VLC 编码的框图如图 2 所示,其中 VLC 码字分组信息表和码表分别由表 2 和表 3 给出。

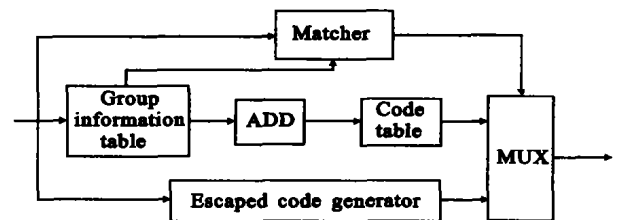


图 2 两级查找表法实现 VLC 编码的系统框图

Fig. 2 VLC coding with two steps look up table

分组信息表是根据 MPEG-2 中 VLC 表 1 设计的 VLC 码字分组信息表,分组信息表有两项内容: Max_Level 和 Base_Address。分组的依据是 Run 的取值,对于确定的 Run 值,Level 在 1~Max_Level 之间变化时,{Run, Level} 对分配有 VLC 码字,其他

表 2 VLC 码字分组信息表

Table 2 VLC group information table

Run	Max_level	Base_address
0	40	0
1	18	40
2	5	58
3	4	63
...

表 3 码 表

Table 3 Code table

Address	Len	Value
...
41	3	0x02
42	5	0x06
...
59	5	0x05
60	7	0x07
61	8	0xfc
...

的 {Run, Level} 对使用“换码”。分组信息表中的第三列是该组码字的码字表中的起始地址(Base_Address)。

码表中依次保存了每一组中每个码字的信息,包括 VLC 码字的长度 (Length) 和值 (Value), 码字的长度用于帮助比特合并模块把长度不同 VLC 码字连接起来。码字的值代表码字的比特组合, 地址用于读取这些信息。

将 DCT 变换所得的系数量化并进行游程编码得到 {Run, Level} 对, 给 {Run, Level} 对分配 VLC 码字, 可以通过两级查找表得到 VLC 码字。例如 {Run, Level} = {1, 2}, 根据 Run 查分组信息表得到:

$$\text{Max_Level} = 18, \text{Base_Address} = 40,$$

因为 Level = 2 小于 Max_Level, 所以可以进一步查码表, 并且地址:

$$\text{Address} = \text{Base_Address} + \text{Level} = 42,$$

用这个地址查码表得到:

$$\{\text{Len}, \text{Value}\} = \{5, 0x06\}.$$

判断是否可以用查找表生成 VLC 码字的依据为: 首

先 Level 必须小于当前的 Max_Level, 另外 Run 必须小于 32。例如 {Run, Level} = {1, 20}, {Run, Level} = {33, 20} 都是不可查表的, 而需要生成换码。图 2 中的匹配模块 (Matcher) 负责检查是否可以查表生成, 这个模块输出的信号控制多路选择器在查找表的结果和换码生成模块的结果之间选择。当 {Run, Level} 没有分配的 VLC 码字时, 使用长度固定的换码作为 VLC 编码的结果。换码生成模块的功能是: 假设目前输入的 {Run, Level} 对没有对应的 VLC 码字, 使用下面的格式生成换码 {ESC + Run + Level}。

方案使用的存储空间已经达到了最优化, 分组信息表和码表中都没有多余的信息, 其中分组信息表占用的空间为:

$$(6 + 7) \times 32 = 416 \text{ bit}$$

码表占用的空间是:

$$(5 + 16) \times 111 = 2\ 331 \text{ bit}$$

两个表占用的总空间远小于直接查找表要求的 24×2^{18} bit 存储单元占用的空间。

3 变长码字的连接

实现变长码字的连接功能的模块由桶形移位寄存器、长度累加器、复用器、中间结果寄存器、OR 模块以及输出 FIFO 组成, 如图 3 所示。

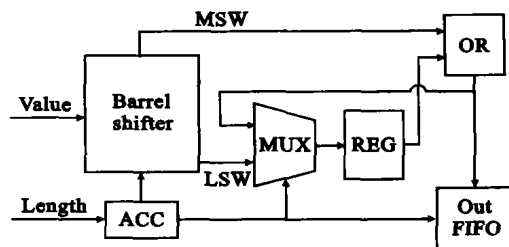


图 3 变长码字连接

Fig. 3 VLC code words connection

模块的输入有变长码的长度和值, 变长码组成连续的比特流之后, 放入输出 FIFO 之中。

长度累加器对已经放入比特流的比特进行统计从而确定下一个码字的开始位置, 同时当比特总数达到或者超过 32 时产生进位信号。

桶形移位寄存器的作用是在长度累加器的控制下把码字中的有效比特调整到适当的开始位置。桶

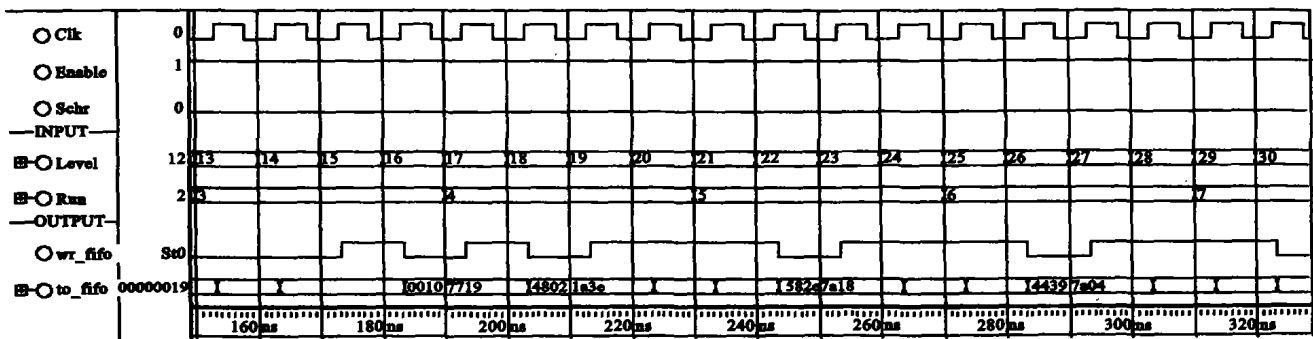


图 4 VLC 编码实现仿真时序图

Fig. 4 VLC coding timing simulation waveform

形移位寄存器的输出分为高字 (MSW) 和低字 (LSW) 两部分。当累加器产生进位信号时, OR 模块的作用是把当前码字比特的 MSB 部分与以前码字的剩余比特 (还没有放入输出 FIFO 之中的) 合并在一起, 然后放入保持寄存器中。当比特总数达到或者超过 32 时, 桶形移位寄存器的输出将跨越 MSW 和 LSW, 此时, MSW_i 和以前的比特“相或”, 然后输出 32 bit 放入输出 FIFO 之中, 剩余的比特与 LSW 合并放入保持寄存器中, 等待在 OR 模块中与后续码字的 MSW 部分合并。

需要说明的是, 图中的各个模块采用流水线的方式工作, 同一个时钟周期, 不同的模块依次为不同的 VLC 码字服务, 虽然流水线引入了几个时钟周期的时延, 但是每个时钟周期都可以完成一个 VLC 码字的连接。换言之, 码字连接模块每个时钟周期输入一个 VLC 码, 每当连接 32 bit 后就会输出一个字。

4 FPGA 实现及仿真结果

高吞吐量 VLC 编码方案已经利用高级硬件描述语言在 XILINX 公司的 VIRTEX-II 系列 FPGA 上实现。设计中的两个表是用 RAM 实现的, 不仅可用于 MPEG-2 编码、重新下载 RAM 中的内容, 而且还可完成其他标准中所规定的 VLC 编码; 同时采用了流水线设计, 每个时钟周期可完成一次 VLC 编码, 比特合并模块也可在一个时钟周期完成一次合并, 将编码数据的吞吐量提高到 $74.25 \text{ MHz} \times 20 \text{ bit}$ 。

图 4 是仿真实现的时序图, 其时钟频率是 74.25 MHz, Run 和 Level 为输入信号, to_fifo 为输出到输

出 FIFO 中合并后的 VLC 码字。

实现高吞吐量 VLC 编码算法, 使用了 382 个触发器, 421 个 4 输入的 LUT, 3 个 32 bit 移位寄存器, $4 \times 1024 \times 9 \text{ bit}$ RAM, 总共 $137 \times 1024 \text{ gate}$, 远低于其他的具有相同吞吐率的 VLC 编码设计所消耗的资源。如参考文献 [4] 用 $70 \times 1024 \text{ gate}$ 实现了 1/8 HDTV 子图 VLC 编码, 若实现 HDTV 的 VLC 编码要用 $560 \times 1024 \text{ gate}$ 。

5 结 论

针对 HDTV 编码数据吞吐量大的特点, 采用分级查找表法设计的 VLC 编码方法和流水线操作, 提高数据处理能力, 而且用 RAM 实现两个优化过的查找表, 节约了存储空间; 还可在不改变设计的情况下, 通过下载新的查找表来适应不同的 VLC 编码码表, 方便了系统可扩展性。通过 FPGA 的仿真实现, 结果表明, 该 VLC 编码方法可很好地应用于 HDTV 压缩编码。

参考文献:

- [1] Huffman D A. A method for the construction of minimum redundancy codes[J]. Proc IRE, 1952, 40:1098-1101.
- [2] 常炯. 信息理论基础[M]. 北京: 清华大学出版社, 1993.
- [3] ISO/IEC 13818, Generic Coding of Moving Pictures and Associated Audio[S]. 1994.
- [4] Jin-young Yang, Youngsun Lee. A variable length coding ASIC chip for HDTV video encoders[J]. IEEE Transactions on Consumer Electronics, 1997, 43(3): 633-638.