

用可编程逻辑器件实现单稳态触发器

王金花,姚宏宝

(天津航技术物理研究所,天津 300192)

摘要:可编程逻辑器件一般用于完成数字电路的功能。对用可编程逻辑器件技术实现模拟集成电路的功能进行了探讨,研究了实现单稳态触发器脉冲宽度控制的两种方法:用外接 RC 的单稳态触发器;用外部信号控制脉宽。实验结果表明在全数字电路的基础上,用可编程逻辑器件实现的单稳态触发器脉宽控制能有效地实现激光引信电路系统小型化,提高电路的可靠性。

关键词: 可编程逻辑器件; 单稳态触发器; 硬件描述语言; 激光引信

中图分类号: T43 **文献标识码:** A **文章编号:** 1007-2276(2002)02-0185-04

Realizing monostable trigger with CPLD

WANG Jir-hua, YAO Hong-bao

(Jinhang Institute of Technical Physics, Tianjin 300192, China)

Abstract: The function of digital circuits is usually accomplished by CPLD. The function of integrated analog circuits realized with CPLD is discussed. Two methods of controlling the pulse width of monostable trigger are studied. One is realizing monostable trigger with external RC , the other is controlling the pulse width with external signal. The experimental results show that controlling the pulse width of monostable trigger with CPLD on the basis of full digital circuits effectively helps the realization of miniaturization of laser fuse circuit system and increases the reliability of the circuits.

Key words: CPLD; Monostable trigger; VHDL; Laser fuse

1 引言

单稳态触发器在电路设计中经常用到,一般常用

的 TIL 电路有:LS221、LS121、LS123 等(封装形式为 DIP14),在一些特殊应用中,对电路系统小型化,高可靠性有更高的要求,除了将全数字电路进行高度集成外,还应将数字模拟电路(如单稳态触发器)进行

行集成。文中介绍了用可编程逻辑器件(CPLD)实现单稳态触发器功能的方法:用外接RC的单稳态触发器;用外部信号控制脉宽。

2 外接RC的单稳态触发器

单稳态振荡器的工作原理:在触发端有一触发脉冲时,整个电路进入暂稳态,由于电容的充放电,电路又逐渐恢复到稳态。根据单稳态的这一工作原理,利用CPLD器件中既有触发端又有清除端的D触发器,采取外接RC的充放电来实现单稳态触发器暂态和稳态的转化。实现方法有两种:简单的外接RC的单稳态触发器和外接射随器的单稳态触发器。

2.1 简单的外接RC的单稳态触发器

图1示出简单的外接RC的稳态触发器原理图,图中IN为触发信号,C为清除信号;Q为单稳态输出端。电路处于稳态时,Q为低电平,C为低电平,当触发端IN来一正脉冲时,输出端Q跳变为高,电容 C_1 经过电阻 R_1 被充电,上升至CPLD

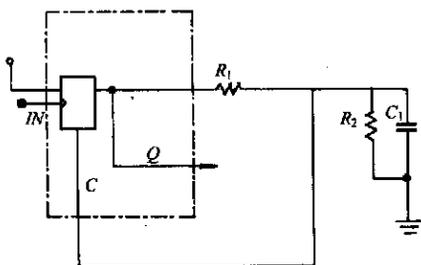


图1 简单的外接RC的单稳态触发器原理图

Fig. 1 Scheme of simple monostable trigger with external RC

中D触发器的阈值电压为1.2V(测得)时,D触发器的清除端有效,Q端又恢复为低电平,电容 C_1 通过电阻 R_2 来放电,清除端C也恢复为低电平,于是整个电路又回到稳态,等待下一个触发脉冲的到来。这样由触发端输入的脉冲在Q端得到了脉宽可调的脉冲,波形如图2所示。

此电路的优点是简单,外接器件少,而且脉宽可调。其不足是,当触发脉冲频率较高(50M以

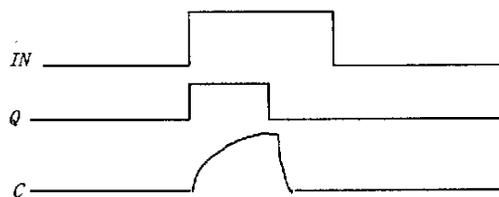


图2 简单的外接RC的单稳态波形

Fig. 2 Waveforms of simple monostability trigger with outer RC

上),IN触发脉冲到来时,清零端C不能很快放电为零(放电时间 $t_c = C_1 R_2$),使 C_1 很快充到D触发器的阈值电压为1.2V,导致输出脉冲宽度变窄。解决的方法应选择电参数,使放电速度较快。

2.2 外接射随器的单稳态触发器

图3是外接射随器的单稳态触发器原理图。利用高速开关的特性,调节电阻 R_2 、电容 C_2 的值,当触发端来一触发信号IN时,电容 C_2 通过电阻 R_2 充电,开关管随着电容 C_2 的充电由关闭状态到导通,使电容 C_2 快速放电,从而,解决了图1电路的不足。

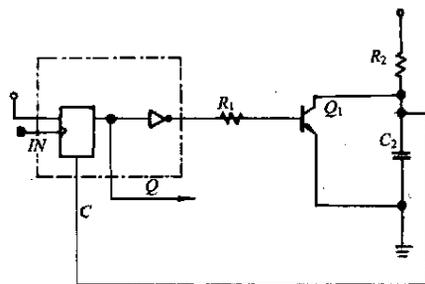


图3 外接射随器的单稳态触发器原理图

Fig. 3 Scheme of monostable trigger with external emitter-follower

此电路的工作过程为:当其处于稳态时,Q为低电平,C为低电平,高速开关管处于饱和状态。当触发端IN来一正脉冲时,输出端Q跳变为高,电容 C_2 经过 R_2 被充电,充电速度为 $R_2 \times C_2$,当清除端C上升至CPLD中D触发器的阈值电压1.2V时,D触发器的清除端有效,Q端又恢复为低电平,高速开关三极管此时处于导通状态,电容 C_2 通过

高速开关三极管 Q_1 快速放电,清除端 C 很快恢复为低电平,于是整个电路又回到稳态,等待下一个触发脉冲的到来。这样由触发端输入的脉冲在 Q 端得到了脉宽相等而且可调的波形,如图 4 所示。

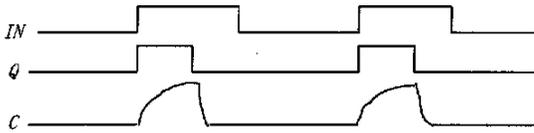


图 4 外接射随器的单稳态触发器波形

Fig. 4 Waveforms of monostable trigger with external emitter-follower

脉冲宽度 $= R_2 C_2 K$, 试验测得 $K = 0.35 \sim 0.45$ 。

此电路的特点是:脉冲宽度任意可调。例如 Lattice 公司的 isp1032CPLD 器件,一片芯片内部有 32 个寄存器,能作 32 个单稳态触发器,集成度很高,可代替 16 片 LS221。

当 IN 触发脉冲频率不是很高时,简单的外接 RC 的单稳态触发器则更为简单,外接器件少。外接射随器的单稳态触发器则适应频率范围更宽,应用更广泛。

3 利用外部信号实现脉冲宽度控制

以上是从单稳态触发器的工作原理出发,通过外接 RC 来实现脉宽调整。另一个途径是通过外部信号控制实现脉宽控制功能。以输出脉宽为 30ns,频率为 157kHz 左右的脉冲为例进行说明。

设计思路:若需输出脉冲宽度为 30ns 左右的脉冲,则需用外部一脉冲宽度最宽为 30ns 左右的时钟(其频率为 16.7MHz, $1/30 \times 2ns = 16.7MHz$);若脉冲工作频率为 157kHz,可以通过将时钟 16.7MHz 进行 108 分频 ($16.7M/157K \div 108$) 后得到,108 分频以内的 2^N 分频,即:2 分频 $CNT(0)$ 、4 分频 $CNT(1)$ 、8 分频 $CNT(2)$ 、16 分频 $CNT(3)$ 、32 分频 $CNT(4)$ 、64 分频 $CNT(5)$ 、108 分频 $CNT(6)$ 。要输出脉宽为 30ns,频率为 157kHz 左右的脉冲,应将时钟

与 108 内的 2^N 分频相与即可得,故取 $T = CLK \times CNT(0) \times CNT(1) \times CNT(2) \times CNT(3) \times CNT(4) \times CNT(6)$,设计原理框图如图 5 所示。

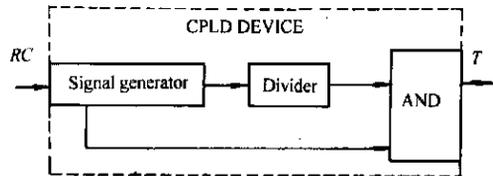


图 5 利用外部信号实现单稳态触发器原理

Fig. 5 Scheme of monostable trigger realized with external signal

3.1 外部信号

充分利用 CPLD 器件内部的非门,通过外接晶振设计信号发生器;根据所需的不同宽度的输出脉冲,选择不同频率的晶振。30ns 左右的输出脉宽, $F = 1/2 \times 30ns = 16.6MHz$,可选择 16MHz 的晶振,具体电路图如图 6 所示。

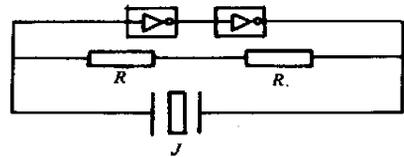


图 6 信号发生器

Fig. 6 Signal generator

由于 CPLD 内部的非门与 CMOS 集成电路的非门有所不同,为了保证信号发生器可靠起振,所选器件的频率,电阻的阻值有所不同。通过多次试验,不同频率晶振需不同阻值的电阻匹配:频率比较高 ($>10MHz$) 的晶振选择电阻 R 值的范围比较小,一般在 1~2K 之间,频率较低 ($<10MHz$) 的晶振选择电阻 R 值的范围比较大,一般在几至十几 K。

3.2 分频电路

分频电路用硬件描述语言 (VHDL) 进行描述更为简便,根据不同的频率要求,进行不同的分频,对于 $T = CLK \times CNT(0) \times CNT(1) \times CNT(2) \times CNT(3) \times CNT(4) \times CNT(6)$,VHDL 语言描述如下:

library ieee;

```

use ieee.std-logic-1164.all;
use ieee.std-logic-unsigned.all;
use ieee.std-logic-arith.all;
entity divider is
    port (clk :in bit;
          q0,q1,q2,q3,q4,q5,q6 :out bit;
          T : out bit-vector(6 downto 0));
end divider;
architecture RTL of divider is
    signal cnt : std-logic-vector(6 downto 0) := "0000000";
begin
    divide :process(clk)
    begin
        if (cnt = "1101100") then
            cnt <= "0000000";
        elseif (clk-in 'event and clk-in = '1') then
            cnt <= cnt + "0000001";
        end if;
        q0 <= cnt(0);
        q1 <= cnt(1);
        q2 <= cnt(2);
        q3 <= cnt(3);
        q4 <= cnt(4);
        q5 <= cnt(5);
        q6 <= cnt(6);
        T <= clk and cnt(0) and cnt(1) and cnt(2) and
cnt(3) and cnt(4) and cnt(6);
    end process;
end;

```

功能仿真波形如图 7 所示。

此电路的特点是:可以利用不同的外部高频信号和内部不同的分频,可得到所需的脉宽和频率脉冲,外接器件少。

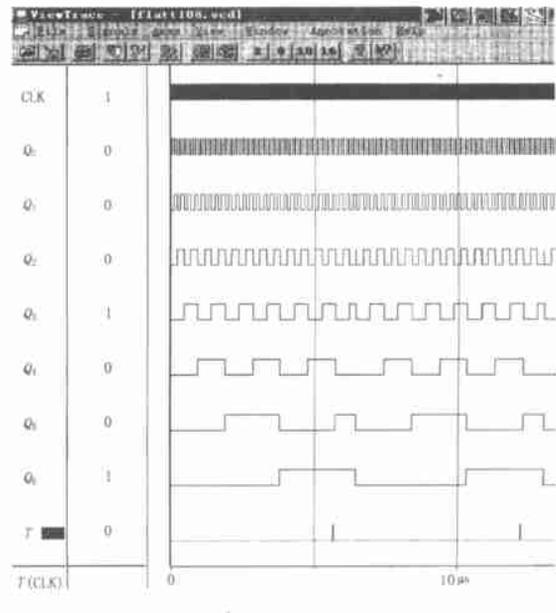


图 7 利用外部信号实现脉宽调整的波形

Fig.7 Waveforms of the pulse width adjusted with external signal

4 结束语

在激光引信设计系统中,在全数字电路采用大规模集成电路的基础上,探索用 CPLD 器件实现单稳态触发器,取代了模拟集成电路,不仅有效地实现了数字电路和模拟集成电路的大规模集成和激光引信电路系统小型化,而且提高了电路的可靠性。

以上用 CPLD 器件实现单稳态触发器脉宽控制功能的两种方法,经过大量的试验验证是可行的。

参考文献:

- [1] 温宗平,林均英. 飞航导弹战斗部与引信[M]. 北京:宇航出版社,1995.
- [2] 北京理工大学 ASIC 研究所. VHDL 语言 100 例详解[M]. 北京:清华大学出版社,1999.
- [3] 王小军. VHDL 简明教程[M]. 北京:清华大学出版社,1997.