



·高功率微波技术专辑·

基于波形测试的异质结双极型晶体管器件 负载失配影响分析*

张津豪, 苏江涛, 谢炜誉, 邵世缘, 徐魁文, 李文钧

(杭州电子科技大学 浙江省大规模集成电路设计重点实验室, 杭州 310018)

摘 要: 大功率电磁脉冲冲击下, 射频集成微系统内部容易产生负载失配问题, 严重者可能导致系统失效甚至损毁。采用实时的波形测试方法, 对射频器件的负载失配进而导致器件损毁的机理进行了分析。该方法以矢量网络分析仪作为主要测试仪器, 结合回波信号注入和相位参考模块获得待测器件实时电压电流波形, 进而分析其负载失配影响机制。采用有源负载牵引技术模拟大功率耦合电磁脉冲注入, 进行了电压驻波比 39:1 的失配测试, 大幅提升了测试范围。创新性地采用了谐波信号源注入模拟杂散谐波电磁干扰, 评估器件的谐波阻抗失配特性。通过实际异质结双极型晶体管 (HBT) 器件测试的结果表明, 基波的失配会造成负载端电压过大, 增加器件的易损性; 基波和谐波频率的干扰分量组合使得输出电压瞬态峰值升高, 造成器件的损毁。在进行电磁安全防护时, 应同时考虑基波和谐波频率的防护。

关键词: 负载失配; 波形测试; 异质结双极型晶体管; 电磁安全防护

中图分类号: TN97

文献标志码: A doi: 10.11884/HPLPB202436.230214

Load mismatch effects to heterojunction bipolar transistor device based on waveform measurement

Zhang Jinhao, Su Jiangtao, Xie Weiyu, Shao Shiyuan, Xu Kuiwen, Li Wenjun

(Zhejiang Key Laboratory of Large-Scale Integrated Circuit Design, Hangzhou Dianzi University, Hangzhou 310018, China)

Abstract: Under the impact of high-power electromagnetic pulses, RF integrated microsystems are prone to generate load mismatch, which may lead to system failure or even damage. Based on a real-time waveform test method, this paper analyzes the mechanism of load mismatch of RF devices leading to device damage. This method utilizes vector network analyzer as the main instrument, obtaining the real-time voltage and current waveforms with reflection signal and phase reference module. Active load-pull technique is used to simulate high power coupled electromagnetic pulse injection and ruggedness test under 39:1 VSWR is done. Furthermore, harmonic source injection is newly applied to simulate the electromagnetic interference caused by harmonics, obtaining the harmonic impedance mismatch characteristics of the device. The test results of actual heterojunction bipolar transistor device indicate that the combination of fundamental and harmonic interference components causes the transient peak value of the output voltage to be higher, which is more likely to damage the device. Hence the fundamental and harmonic components should be considered when conducting electromagnetic protection.

Key words: load mismatch, waveform test, heterojunction bipolar transistor, electromagnetic protection

无线通信技术进步日新月异, 射频 (RF) 集成微系统内部越来越复杂。当空气中的干扰信号或电磁脉冲攻击信号被天线接收时, 系统中原本设计好的负载匹配电路将会因此变化而造成负载失配。弱干扰信号引起的负载失配可能只会使设备的性能降低, 而大功率强电磁脉冲攻击信号引起的严重负载失配可能导致系统崩溃。射频集成微系统中每个电路由多个有源晶体管及无源器件组成, 单个晶体管受到电磁脉冲干扰发生错误即可导致后续模块出现功能错误, 甚至整个系统的崩塌。对射频集成微系统而言, 由于其对电磁脉冲攻击具有天然的敏感性, 尽管存

* 收稿日期: 2023-07-10; 修订日期: 2023-09-08

基金项目: 国家自然科学基金项目 (62293493); 科技部重点研发计划 (2020YFB1804903)

联系方式: 张津豪, zjhdu@163.com。

通信作者: 苏江涛, jtsu@hdu.edu.cn。

在着限幅、滤波等电磁安全设计技术,但在大功率电磁脉冲攻击下,不仅会损毁有源器件,更会造成整个链路的连锁失效,甚至引起重大设施与网络的瘫痪^[1-3]。传统基于无源阻抗调谐器的负载失配测试技术是对器件易损特性进行评估的重要手段^[4]。但是这种技术通常只能进行 5:1 的电压驻波比(VSWR)圆失配测试^[5],即使阻抗调谐器与待测器件(DUT)之间的损耗尽可能地被消除到最小,阻抗的反射系数也仍然被限制在 0.7 以内。此外,这种方式只能得出器件的损伤阈值,却无法对损毁的机理做出分析。因此,急需一种更为有效的测试方法来研究负载失配对器件的影响。目前,基波频率下的负载失配已经受到了充分重视,但谐波频率下的负载失配测试却经常被忽视。此外,传统的失配测试往往忽视了基波和谐波的叠加非线性特性,从而高估放大器的抗损毁特性,对射频集成电路及微系统的工作造成较大影响。本文以射频微系统中常用的异质结双极型晶体管(HBT)器件为例,研究了将谐波控制模块引入到测试系统中,通过矢量网络分析仪结合相位参考模块形成波形测试方法分析射频微系统有源器件在大功率脉冲攻击下的阻抗失配特性。

1 HBT 失配问题

1.1 HBT 器件概述

半导体器件分为双极型晶体管(BJT)和场效应晶体管(FET),其中使用宽能带隙材料制作发射极的双极型晶体管被称为异质结双极型晶体管(HBT)。由于 HBT 发射极材料与基极材料存在能带差,发射区材料的禁带宽度大于基区的禁带宽度可以获得极高的注入比,使 HBT 性能大幅度提高^[6]。此外,导带间隙差的存在使得即使在基极高掺杂、发射极低掺杂条件下,HBT 也可以获得高增益^[7]。

目前,功率放大器(PA)的发展趋于小型化、集成化、宽带化、线性化、高功率和低电压方向,具有良好的高频特性、高功率增益、低噪声性能并且适合集成化等特点。尽管 HBT 器件相对于 HEMT 器件在功率密度上有一定的弱势,但是它能够提供更高的击穿电压、更好的阈值电压一致性以及指数性的转移特性,加之其良好的高频特性、高功率增益、低噪声性能并且适合集成化等特点,其已经在射频和微波领域得到广泛应用。

1.2 VSWR 失配特性测试介绍

为了测试器件在电磁信号干扰下负载失配时的工作环境下能否正常工作,常常使用 VSWR 测试模拟当 DUT 的负载阻抗未按预期变化时可能发生的情况。 δ_{VSWR} 指驻波波峰与波谷电压振幅的比值,定义如下

$$\delta_{\text{VSWR}} = (1 + |\Gamma|) / (1 - |\Gamma|) \quad (1)$$

式中: Γ 为对应的反射系数。当 δ_{VSWR} 为 1 时, Γ 为 0,此时器件和负载阻抗完全匹配。此时,所有的能量都被传输,没有反射信号造成能量损失。 δ_{VSWR} 值越大,阻抗失配越严重,器件承受压力越大。当 δ_{VSWR} 无穷大时,信号全反射并且能量不被吸收或传输。

传统的 VSWR 测试是指通过人工方式控制待测器件输出端负载阻抗,使待测器件负载阻抗在史密斯圆图上围绕 50 Ω 阻抗中心值,沿某一 Γ 值对应的 VSWR 圆以固定相位角度移动^[8]。传统上这种方式仅能分析基波阻抗失配特性,忽略了谐波阻抗的影响。传统 VSWR 测试系统的另一缺点是其仅能提供标量的测试数据,例如输出功率、增益和效率,实际的器件工作电压和电流值并不可知。所以当器件故障损坏时,没有足够的射频电压-电流(RF I - V)信息确定器件故障原因。

1.3 HBT 损毁机理概述

在 HBT 器件中,由于外加高能电场的影响,势垒区中的载流子在穿过器件漂移层时获得的能量超过禁带宽度 E_g 时,下次载流子发生的碰撞电离有可能产生新的电子-空穴对。若电场能量足够强大,此现象会重复发生,载流子在到达电极之前将在耗尽区中倍增,新产生的电子-空穴对在增加过程中继续发生碰撞而导致雪崩击穿^[9]。

已经有多篇文献讨论了射频器件的五种主要损毁机制^[10-12]:包括 RF 峰值电压电流过大、栅漏极或集电极基极反向过偏置、高 RF 功率、偏置条件不合理和温度升高等。具体来说,在进行 VSWR 扫描测试时,器件阻抗过高情况会出现峰值射频漏极电压,可能引起栅漏极或基极集电极反向偏置;阻抗过低时,存在高漏极或集电极电流导致高功耗和高静态结温;同时,高功率损耗造成的发热现象可能会导致有源器件热损伤,造成器件有源区退化或损坏。特别是对于 GaAs/AlGaAs HBT 器件来讲,由于缺乏对实际器件电流产生面的工作波形的表征方法和手段,难以区分高功率微波造成的其有源结区击穿^[13],或者是集电极基极电压击穿^[14]。对影响 HBT 集电极基极击穿电压的因素包括集电极掺杂浓度,集电极厚度,器件结构、尺寸、工艺和温度,以及器件本身的自热效应可能会造成器件性能的永久退化^[15]更加难以进行有效分析。由此,迫切需要一种系统化的,能够对器件损毁时的电压电流特性

进行表征的阻抗失配测试方法。

2 失配测试系统

2.1 波形测试介绍

传统的基于功率计或者频谱仪的测试分析技术一般称为频域测试系统。然而, 射频器件工作原理本质上是电压和电流的相互关系; 器件端口的电压-电流特性才是器件本身电磁易损特性的直接反映, 频域特性所表征的, 仅为器件一段时间内的统计特性, 是时域特性的子集。在测试系统中利用矢量网络分析仪(VNA)测量器件的入射波和反射波后, 可以经过频域分析、时域变换得到电压和电流在时域上的波形信息, 这就是波形测试方法的基本原理。该方法将入射波和反射波转换为频域上的电压电流分量, 再通过傅里叶逆变换将频域分量转换为时域波形, 从而获得 DUT 在不同时刻的电压和电流波形, 实现对 DUT 状态的直观分析。

尽管波形测试具有较多优点, 但也存在所需测试仪器昂贵、测试系统较为复杂、测试算法实现难度较大等问题, 实现较为困难。本文创新性地 will VSWR 测试与波形测试相结合, 采用具有实时波形测试的失配测试系统理解器件的阻抗失配特性, 结合输出波形信息对器件的损毁特性进行分析。

2.2 建立测试系统

失配测试系统的整体框图和实际照片分别如图 1 和图 2 所示。对 HBT 来说, 通常使用高阻抗镜像电流电路作为直流偏置。在负载失配时, HBT 集电极处会有大电压情况出现; 而 HBT 器件对电压敏感, 所以 HBT 器件多因集电极电压峰值过高而被击穿损毁。因此, 偏置电压不应超过击穿电压 V_{CEO} 。本研究中基极恒定电流通过电阻型恒流源和输入偏置器 (BiasTee) 施加到探针, 而集电极电压则通过输出偏置器由电压源施加一定值的电压到探针,

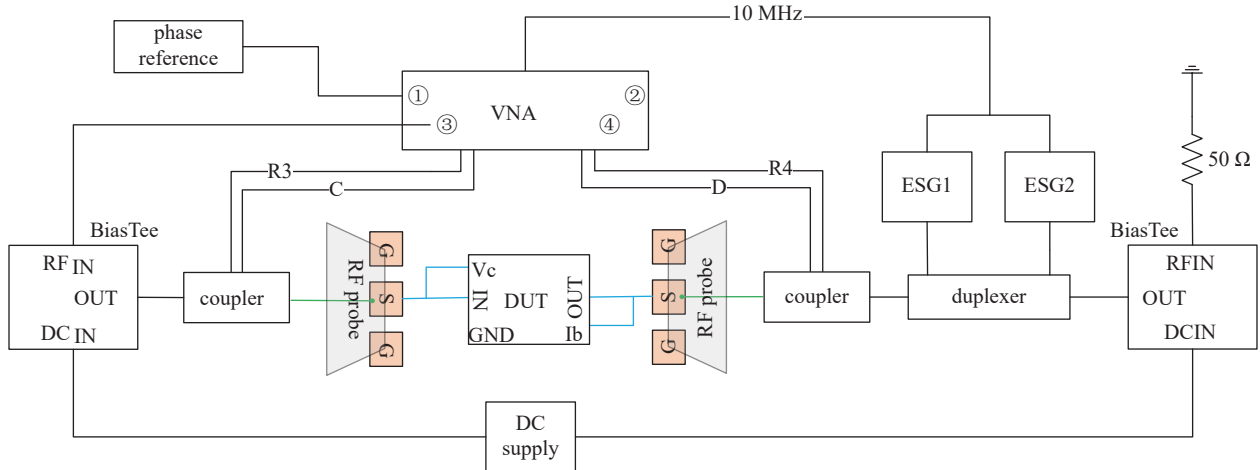
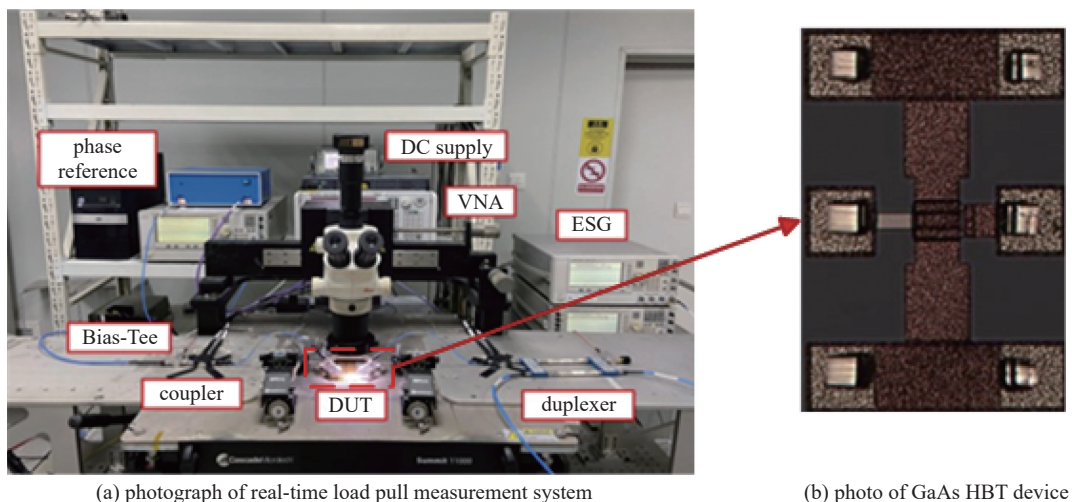


Fig. 1 Block diagram of load mismatch measurement system

图 1 失配测试系统框图



(a) photograph of real-time load pull measurement system

(b) photo of GaAs HBT device

Fig. 2 Photograph of real-time load pull measurement system

图 2 实时负载牵引测试系统的照片

最后通过探针施加到 HBT 器件的基极和集电极。

选用 Keysight N5247A 作为此测试系统的 VNA。测试系统使用 VNA 的内部信号源为 DUT 提供输入信号,还可以在 VNA 和 DUT 之间添加 PA 或衰减器来调整输入信号的动态范围。入射波和反射波可以通过一对高精度耦合器被 VNA 的内部接收器接收。两个信号发生器(ESG)是 Keysight E8267D(ESG1)和 E8257D(ESG2),分别用作基波和二次谐波的有源阻抗调谐器,其作用是能够通过调整 ESG 的幅度和相位来合成不同的阻抗。其中,双工器的使用避免了两个 ESG 之间的干扰,并准确地合成特定的负载阻抗^[16]。使用 10 MHz 电缆线将 VNA 与 ESG 串联,以同步每个仪器的初始相位。相位参考模块可以通过端口 1 向 VNA 提供对应频率的相位基准信息,从而通过反傅里叶变化获得入射波和反射波的时域信息^[17]。失配测试系统的校准由两个主要部分组成:小信号校准^[18]和功率校准。

与传统的失配测试系统相比,本文所建立的失配测试系统具有明显优势。

3 测试结果与分析

3.1 去嵌入对测试结果的影响

在测试系统中,除了需要测试的 DUT 之外,还包含与待测器件 DUT 连接的测试设备和过渡结构。这些额外的结构会引入寄生参数而对 DUT 的实际测试结果产生较大影响。去嵌入指去除测试过程中由于使用测量仪器、设备及过渡结构而对 DUT 测量结果产生的影响,将测试的参考平面从测试仪器的端口转移到需要测试的器件的端口^[19]。

图 3(a)为 HBT 器件寄生网络参数模型,包括外部寄生网络与内部寄生网络。通常测试时 DUT 结构的寄生主要来源于探针盘(Pads),即探针与探针盘的接触,以及器件自身结构的寄生参数与器件封装寄生参数;探针盘与器件封装引入的寄生为外部寄生,器件自身结构的寄生属于内部寄生。测试前需要先通过短路、开路、负载、直通(SOLT)和直通、反射、匹配(TRM)等校准方法算出矢量网络分析仪 VNA 的误差模型,然后进行校准消除 VNA 上的大部分误差。对于探针盘、器件封装与器件自身结构寄生参数的去嵌入,可以通过建立寄生模型对寄生参数进行表征,然后通过 S 参数数据和去嵌入算法得出寄生模型参数的准确值,最后将外部平面的 RF 电压电流波形经过已知的寄生模型参数网络推到器件的本征部分,从而得到在器件本征电流产生面的电压电流波形。图 3(b)为器件去嵌入前后输出波形对比,可以看出,去嵌入操作对器件波形影响显著,能准确得到 DUT 内部本征电流面上电压电流的波形信息,从而进一步帮助我们分析器件的失配特性。

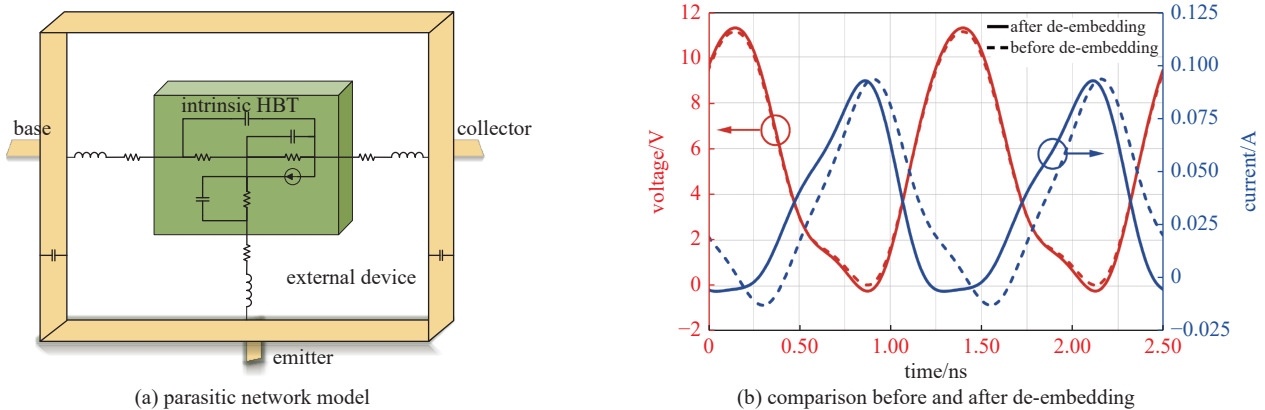


Fig. 3 Parasitic model and comparison about deembedding

图 3 寄生结构与去嵌入对比

3.2 失配测试结果与波形分析

出于保密要求,本文选择了某工艺线指数为 3、发射极宽度 $3\ \mu\text{m}$ 、发射极长度 $40\ \mu\text{m}$ 尺寸的 GaAs HBT 在 3.5 GHz 下进行系统验证, HBT 器件照片如图 2(b) 所示。施加的偏置条件为基极电流 $I_b=47\ \mu\text{A}$, 集电极电压 V_c 以 1 V 的步长从 3.5 V 持续增加到 7.5 V。

通过在 1 dB 功率压缩条件下的负载牵引测试,基波的最佳功率附加效率(PAE)阻抗点可以测得。为了在 3 dB 功率压缩点进行测试,先将基波负载阻抗设置为最佳 PAE 阻抗,然后进行功率扫描测试,从而找出此状态下的 3 dB 功率压缩点对应的输入输出功率。图 4 显示了功率扫描的结果,当射频输入功率(P_{in})增加时,射频输出功率(P_{out})和 PAE 也增加,可以确定失配测试在 3 dB 功率压缩点的输入功率。

在双工器的分离控制作用下,测试通过改变两个 ESG 的幅度和相位分别控制基波阻抗和二次谐波阻抗的大

小和相位。通过对 HBT 施加一定的压力来控制二次谐波负载阻抗围绕 VSWR 圆进行环绕步进, 从而实现在一定的应力条件下测试二次谐波阻抗失配对 HBT 器件的影响。在 3 dB 功率压缩点下, 基波负载阻抗处于最佳 PAE 阻抗位置, 控制 ESG 改变二次谐波负载阻抗以步长 20°扫过整个 VSWR 圆, 以进行二次谐波负载失配测试。

最佳 PAE 基波负载阻抗和等 δ_{VSWR} 圆 ($\Gamma=0.95$) 的位置如图 5 所示, 图为归一化史密斯圆图, 不标明单位。在基波负载阻抗位于最佳 PAE 阻抗点时, 器件在不同二次谐波负载阻抗相位下的 RF $I-V$ 特性如图 6(a) 所示。从图 6(a) 可以看出, RF 电压和电流随着二次谐波负载阻抗的相位变化而变化。观察 RF 电压和电流曲线可以发现, 电压幅值在二次谐波阻抗失配相位 40°之前呈上升趋势, 在 40°之后呈下降趋势; 而电流特性较为复杂, 在二次谐波阻抗相位为 0°时有最小值, 然后随着相位变化急剧上升, 在 40°左右呈现峰值。由于二次谐波阻抗的变化, 电压幅值变化范围从 0 V 附近到 0.8 V 左右, 电流幅值变化范围从 0 A 附近变化到 0.0075 A 左右。

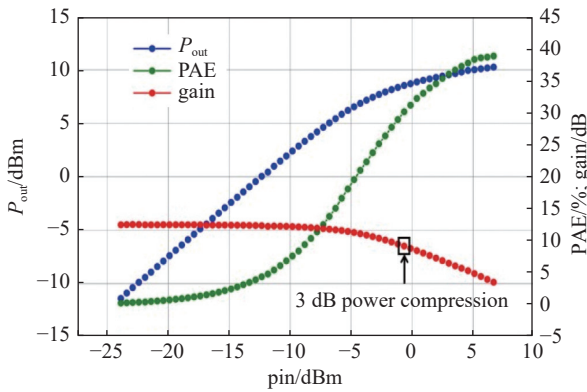


Fig. 4 Power sweep under optimal load impedance

图 4 最佳阻抗点下的功率扫描

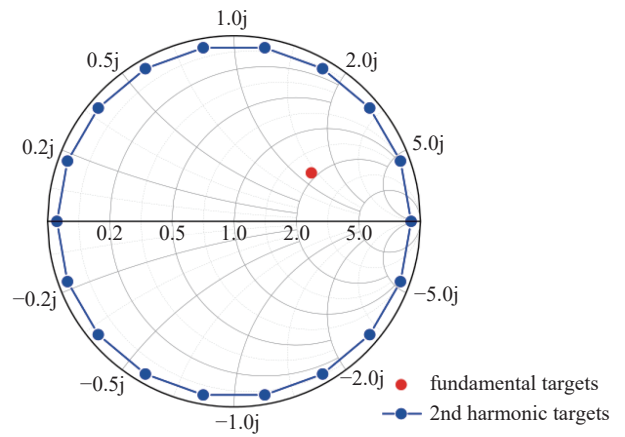


Fig. 5 Locations of impedance point for ruggedness test

图 5 失配测试的阻抗点位置

观察图 6(b) 可以看到, 每个偏置状态下的漏极效率 (DE) 在二次谐波失配 40°左右时较低, 输出功率 P_{out} 最高; 漏极效率的定义为输出功率与直流功率 (P_{dc}) 的比值, 由此可知在二次谐波失配 40°左右时 P_{dc} 也会增大, 显然 P_{dc} 增大速度较快, 因此造成了漏极效率的降低。直流功率在二次谐波失配 -180°时处于较低水平, 在失配相位 40°左右时达到峰值附近, 然后随着失配相位的增大再次降低, 整体趋势跟输出功率 P_{out} 相同。进一步分析可知, 直流功率在失配相位 40°左右时最大, 漏极效率此时却有最小值, 即是说此时更多功率以热量形式散失, 器件处于应力最大情况下, 温度升高。反之, 当远离 40°失配相位时, 直流功率越接近失配相位 -180°和 180°时其值越小; 而漏极效率却显现出相反的趋势, 在两端的值较大。此时直流功率较小漏极效率却较大, 与相位失配 40°时相比, 更多功率转换为输出功率, 器件温度将会降低。二次谐波失配下的漏极效率变化明显, 随着 V_c 的增加, 漏极效率降低。 $V_c=3.5$ V 时, 峰值效率为 33.4%, $V_c=7.5$ V 时, 峰值效率为 14.96%, 降低了约 55.2%。在所有测试条件下, 最高输出功率为 -4.3 dBm。由于 RF 电压电流在失配相位 40°左右时到达峰值附近, 因此在设计者将阻抗设置在功率最大

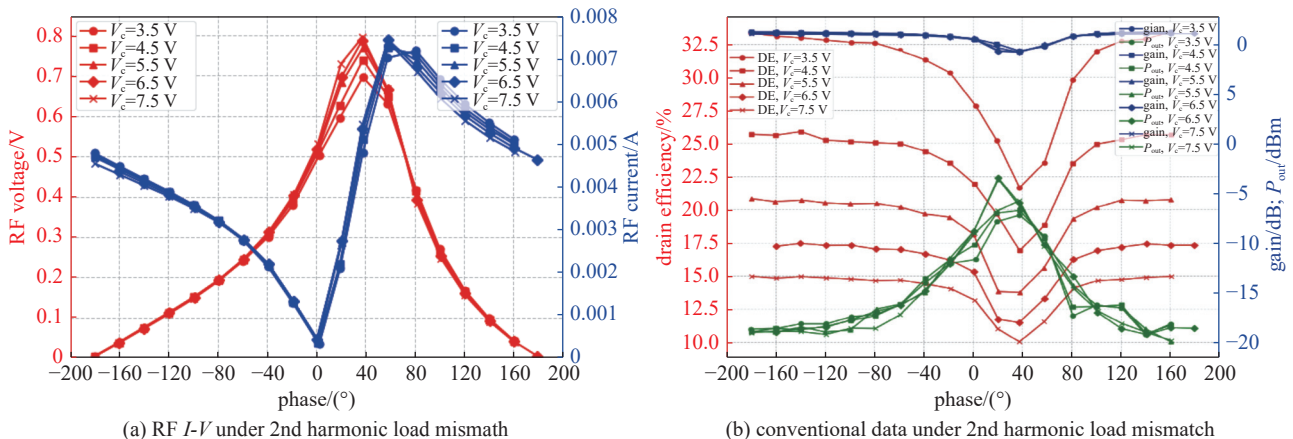


Fig. 6 Characteristic of HBT under 2nd harmonic load mismatch

图 6 HBT 器件在二次谐波负载失配下的射频特性

值附近时,高电压电流峰值以及器件发热导致的高温都可能导致器件失效。

此外,我们在仅二次谐波阻抗匹配的情况下进行了基波负载阻抗失配测试,以便与二次谐波负载失配的情况作对比。在二次谐波匹配在 $50\ \Omega$ 时,基波负载阻抗失配在不同相位时 RF $I-V$ 特性如图 7(a) 所示。图 7(a) 与图 6(a) 相比显示,二次谐波阻抗匹配、基波负载阻抗失配情况下与基波阻抗匹配、二次谐波阻抗失配情况下,RF 电压电流随失配相位变化的趋势相同,两种情况下 RF 电流都在 40° 左右到达峰值附近,而不同点在于二次谐波阻抗失配相位在 40° 左右时 RF 电压到达峰值,而基波负载阻抗失配相位在 20° 左右时 RF 电压处于峰值附近。从 7(b) 来看,基波负载阻抗失配相位在 20° 左右时同时有最大漏极效率、最大输出功率和最大增益,器件在 0° 到 40° 左右时性能最好。在不同偏置下漏极效率差距极为明显,随着偏置电压的增大而减小;器件在 V_c 为 $3.5\ \text{V}$ 、失配相位 20° 左右时有最高失配漏极效率 34.14% ,当 V_c 增大到 $7.5\ \text{V}$ 时最高失配漏极效率为 18.54% ,降低了约 45.7% 。当器件偏置 $V_c=3.5\ \text{V}$ 时,最高增益出现在 20° 失配相位,约为 $10.07\ \text{dB}$;而在 0° 失配相位时增益为 $8.05\ \text{dB}$, 40° 失配相位时增益为 $9.62\ \text{dB}$,最高增益比 0° 失配相位和 40° 失配相位的增益分别高出 20.06% 和 4.47% 。同样在 $V_c=3.5\ \text{V}$ 条件下, 20° 失配相位有最大输出功率 $8.7\ \text{dBm}$, 0° 失配相位和 40° 失配相位输出功率分别为 $6.79\ \text{dBm}$ 和 $8.25\ \text{dBm}$,最大输出功率比 0° 失配相位和 40° 失配相位的功率分别高约 21.95% 和 5.17% 。最大输出功率约为 $8.7\ \text{dBm}$ 随着失配相位偏离 20° ,器件性能下降。

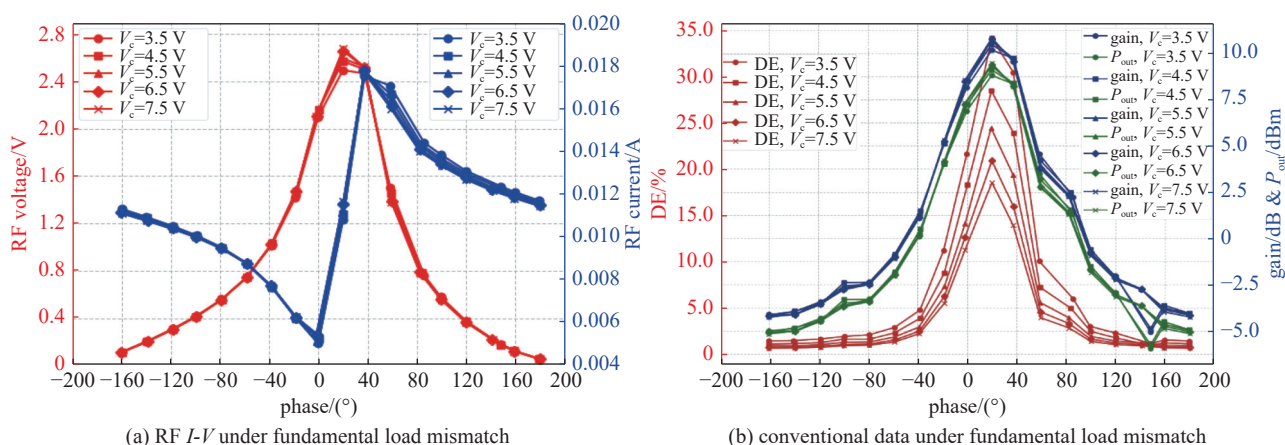


Fig. 7 RF $I-V$ characteristic of HBT under fundamental load mismatch

图 7 HBT 器件在基波负载失配下的射频 $I-V$ 特性

对比图 6(b) 和图 7(b) 的性能变化,尤其是增益曲线,基波阻抗失配情况下增益变化明显更为剧烈,效率和输出功率变化也十分明显,可以看出二次谐波阻抗失配对输出电压电流造成的影响小于基波负载阻抗失配,符合预期估计;但二次谐波阻抗失配不可忽视。

对器件进行去嵌入后得到 HBT 器件的 DLL 的 IV 曲线如图 8 所示,横纵坐标分别为集电极电压 V_c 和集电极电流 I_c ,红蓝线表示两种不同的测试条件。其中红色线表示仅在最佳基波阻抗条件下器件的 DLL 曲线,蓝色线表示考虑二次谐波失配在不同阻抗点时器件的 DLL 曲线。从去嵌入后的 DLL 图中能清楚地观察到,二次谐波负载失配情况下 RF 电压具有比仅基波匹配时略高的峰值。当二次谐波阻抗失配使得 RF 电压峰值超过 HBT 器件的击穿电压时,器件当即毁坏;因此二次谐波负载阻抗失配会通过影响 RF 电压的大小从而影响器件的抗损毁特性。

根据文章的数据和测试条件,使用波形工程验证了 GaAs HBT 器件在不同工作状态下有不同的坚固性,在电压峰值过高情况下可能损毁。由上述分析可得,二次负载失配状态下,不同的失配相位产生不同的 RF $I-V$,某些测试条件下 RF 电压峰值明显增大;载流子在高压工作状态下获取足够能量后产生雪崩击穿,从而造成器件的损坏,说明 GaAs HBT 器件在高失配情况下更易损毁。同时,负载失配导致器件效率低时,直流供给能量大部分将转化为热量散失,器件

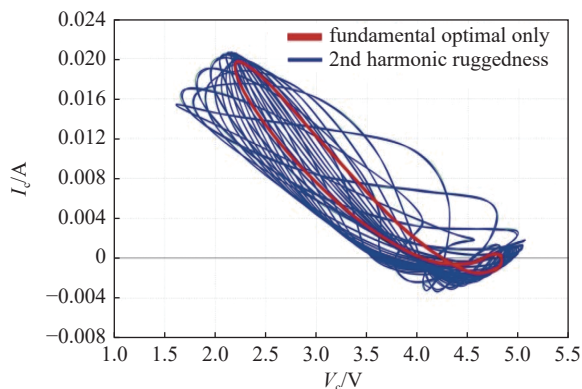


Fig. 8 DLLs of fundamental and 2nd harmonic ruggedness

图 8 失配时基波和二次谐波的动态负载线

温度升高, 对有源结区的退化作用不可忽视。

4 结 论

为深入研究 RF PA 的失配问题, 本文提出融合 VSWR 测试和波形测试的实时阻抗失配测试方法。实验结果表明, HBT 器件在一定的二次谐波阻抗失配条件下最佳性能设计区域不一定为最稳定设计条件。考虑到发热现象与最佳输出功率同时出现, 高发热特性可能会使 HBT 器件温度上升烧毁有源结区。此外, 实验验证了不同偏置条件下二次谐波对器件的效率影响明显, HBT 的效率随着集电极偏置电压的升高而降低。从失配情况器件的电压电流工作特性图中可以看出, 二次谐波的失配会引起电压峰值升高, 超过器件击穿电压使器件损坏, 影响器件稳定性。因此, 在复杂电磁环境中使用 PA 时有必要考虑谐波失配对射频集成电路/微系统的影响。本文在 3.5 GHz 下对指数为 3、发射极宽度 3 μm 、发射极长度 40 μm 尺寸的 GaAs HBT 器件进行了实际测试, 实际测试结果跟预期相符。与传统的无源负载牵引测试系统相比, 具有高 VSWR 反射系数、基波和谐波可同时失配测试的优点。

参考文献:

- [1] 谢斌, 刘洁, 王波, 等. 强电磁脉冲防护技术研究[J]. 火控雷达技术, 2020, 49(2): 111-115. (Xie Bin, Liu Jie, Wang Bo, et al. Research on strong electromagnetic pulse protection technology[J]. Fire Control Radar Technology, 2020, 49(2): 111-115)
- [2] 姜刚, 闫萌. 一种相控阵雷达电磁脉冲防护技术研究[C]//2021 年全国微波毫米波会议论文集(上册). 2021: 3. (Jiang Gang, Yan Meng. Research on electromagnetic pulse protection technology of phased array radar[C]//Proceedings of the 2021 National Microwave and Millimeter Wave Conference (Volume 1). 2021: 3)
- [3] Laribi H, Dehkhoda P, Tavakoli A, et al. Susceptibility analysis of a low-noise amplifier against an electromagnetic pulse[J]. IET Science, Measurement & Technology, 2020, 14(10): 1044-1048.
- [4] Zhao Siyuan, Pan Tao, Su Jiangtao. A real-time waveform load-pull technique enabling the access to RF PA ruggedness[C]//2021 IEEE International Workshop on Electromagnetics: Applications and Student Innovation Competition (iWEM). 2021: 1-3.
- [5] Loescher D, Tasker P, Cripps S. Using waveform engineering to understand the impact of harmonic terminations during 5: 1 VSWR stress tests[C]//2016 IEEE Topical Conference on Power Amplifiers for Wireless and Radio Applications (PAWR). 2016: 49-52.
- [6] 张猛. 异质结双极晶体管 HBT 单边增益研究[D]. 杭州: 浙江大学, 2008. (Zhang Meng. Unilateral power gain of heterojunction bipolar transistor[D]. Hangzhou: Zhejiang University, 2008)
- [7] Deng Junxiong, Gudem P S, Larson L E, et al. A high average-efficiency SiGe HBT power amplifier for WCDMA handset applications[J]. IEEE Transactions on Microwave Theory and Techniques, 2005, 53(2): 529-537.
- [8] Singhal S, Li T, Chaudhari A, et al. Reliability of large periphery GaN-on-Si HFETs[J]. Microelectronics Reliability, 2006, 46(8): 1247-1253.
- [9] 陈繁, 马婷, 谭开洲, 等. SBFL 结构 SiGe HBT 器件的击穿特性研究[J]. 微电子学, 2017, 47(3): 433-436. (Chen Fan, Ma Ting, Tan Kaizhou, et al. Research on the breakdown characteristics of SiGe HBT with SBFL structure[J]. Microelectronics, 2017, 47(3): 433-436)
- [10] Formicone G, Boueri F, Burger J, et al. Analysis of bias effects on VSWR ruggedness in RF LDMOS for avionics applications[C]//Microwave Integrated Circuit Conference. 2008: 28-31.
- [11] McGenn W, Choi H, Lees J, et al. Development of a RF waveform stress test procedure for GaN HFETs subjected to infinite VSWR sweeps[C]//IEEE/MTT-S International Microwave Symposium Digest. 2012: 1-3.
- [12] Bengtsson O, Chevchenko S, Chowdhary A, et al. VSWR testing of RF-power GaN transistors[C]//9th European Microwave Integrated Circuit Conference. 2014: 460-463.
- [13] 张硕. 高功率微波作用下的低噪声放大器的损坏机理及其防护研究[D]. 上海: 上海交通大学, 2016. (Zhang Shuo. Investigation of the destruction mechanism and protection circuit of a low noise amplifier injected by high power microwave[D]. Shanghai: Shanghai Jiao Tong University, 2016)
- [14] Chen J J, Gao G B, Chyi J I, et al. Breakdown behavior of GaAs/AlGaAs HBTs[J]. IEEE Transactions on Electron Devices, 1989, 36(10): 2165-2172.
- [15] Wu Y F, Keller B P, Keller S, et al. Measured microwave power performance of AlGaIn/GaN MODFET[J]. IEEE Electron Device Letters, 1996, 17(9): 455-457.
- [16] 郭庭铭, 苏江涛, 刘军, 等. 一种基于双工器的谐波有源负载牵引测试系统[J]. 杭州电子科技大学学报(自然科学版), 2020, 40(6): 6-12. (Guo Tingming, Su Jiangtao, Liu Jun, et al. A Duplexer-based harmonic active load-pull measurement system[J]. Journal of Hangzhou Dianzi University (Natural Sciences), 2020, 40(6): 6-12)
- [17] Jang H, Ko Y, Roblin P. Development of multiharmonic verification artifact for the LSNA and NVNA (MTT-11)[J]. IEEE Microwave Magazine, 2013, 14(1): 134-139.
- [18] Su Jiangtao, Yang Baoguo, Gao Haijun, et al. A novel TRM calibration method for improvement of modelling accuracy at mm-wave frequency[C]//2018 IEEE/MTT-S International Microwave Symposium - IMS. 2018: 1300-1303.
- [19] 赖雨瑞. 微波射频探针的去嵌入研究及测试应用[D]. 成都: 电子科技大学, 2019. (Lai Yurui. De-embedding research and application of microwave/RF probes[D]. Chengdu: University of Electronic Science and Technology of China, 2019)