



·高功率微波技术·

基于紧凑型微带谐振单元的大功率 高效率小型化功率放大器*

刘 畅^{1,2}

(1. 西北工业大学 微电子学院, 西安 710072; 2. 西北工业大学 长三角研究院, 江苏 太仓 215400)

摘 要: 介绍了大功率高效率功率放大器(功放)在实际设计时面临的晶体管寄生效应问题,并通过引入晶体管封装寄生模型对本征端阻抗进行等效迁移,进而提高了输出匹配网络设计的便捷性。提出一种基于紧凑型微带谐振单元的电路设计方法及其传输线拓扑结构,其中,紧凑型微带谐振单元的作用是提供功放在三谐波所需的开路点,从而通过调谐传输线满足相应阻抗条件。其优点还包括:基波频率下插入损耗低、效率高;实际物理尺寸小,可满足小型化需求。为了更好地验证上述理论,基于 10 W GaN HEMT CGH40010F 晶体管和大功率高效率 E/F 开关类功放在 2.2 GHz 的工作频率下进行了具体的电路设计。仿真结果表明,该款功放的最大功率附加效率可达 78.4%,最大输出功率可达 40.1 dBm,功率增益为 12.1 dB。

关键词: 功率放大器;大功率;高效率;小型化;寄生效应;紧凑型微带谐振单元

中图分类号: TN722

文献标志码: A

doi: 10.11884/HPLPB202335.230192

High power and high-efficiency miniaturized power amplifier with compact microstrip resonant cell

Liu Chang^{1,2}

(1. School of Microelectronics, Northwestern Polytechnical University, Xi'an 710072 China;

2. Yangtze River Delta Research Institute of Northwestern Polytechnical University, Taicang 215400, China)

Abstract: This paper presents the problem of the parasitic effect of the transistor for the practical design of high power and high-efficiency power amplifiers (PAs). To solve the problem, we propose a new method: transferring the impedances at the intrinsic plane into those at the package plane with the help of the package model. In this case, the convenience of the design of the output matching network is improved a lot. Moreover, the design methodology of PAs with compact microstrip resonant cell (CMRC) as well as the topology of the transmission-lines (TLs) are also proposed. The CMRC can provide the required open-circuit for the third harmonic. On this basis, the harmonic impedance conditions can be easily realized by the tuning TLs. The insertion loss of the proposed CMRC at the fundamental is low and the physical dimension is relatively small. To verify the feasibility of the proposed circuit, using a 10W GaN HEMT CGH40010F transistor, a switch-mode class E/F PA operating at 2.2 GHz is designed as a prototype. Simulation results show the power-added efficiency of 78.4%, output power of 40.1 dBm, and power gain of 12.1 dB.

Key words: power amplifier, high power, high-efficiency, miniaturized, parasitic effect, compact microstrip resonant cell

大功率微波功率放大器(功放)作为无线通信系统发射机架构中不可或缺的核心模块^[1],已广泛应用于雷达和电子对抗等诸多重要的实际产品中^[2]。随着信息时代的快速发展,对大功率功放的性能要求也越来越严苛。一方面,功放是整个无线通信系统中消耗功率最大的单元之一。倘若只追求功放的大功率输出而不考虑效率,则会急剧浪费大量电能并增大运营成本^[3]。因此,提高功放效率势在必行。另一方面,功放的实际体积也越来越受到研究者的关注。小型化设计不仅可使功放及其散热设备的尺寸减小,还可降低无线通信系统的整体尺寸和质量,从

* 收稿日期:2023-06-21; 修订日期:2023-07-23

基金项目:国家自然科学基金项目(62201466);太仓市基础研究计划面上项目(TC2021JC29);西北工业大学青年学者研究基金项目(G2022WD01007)

联系方式:刘 畅, marvin_liu@nwpu.edu.cn。

而提高设备的便携性^[4]。

基于上述问题,国内外诸多学者开展了研究。一方面,为了实现高效率,谐波调谐类功放和开关类功放相继提出。其中,谐波调谐类功放是通过“波形工程”对电压波形和电流波形进行控制,从而达到时域的非重叠^[5]。典型的谐波调谐类功极为 F 类^[6]和 F⁻¹类^[7]。而开关类功放则是将晶体管等效为理想开关,从而实现“软切换条件”^[8]。典型的开关类功极为 E 类^[9]和 E⁻¹类^[10]。值得注意的是,在实际设计时由于晶体管存在不可避免的封装寄生效应,输出匹配网络的设计只能在晶体管封装端面完成^[11]。因此,需将本征端阻抗有效迁移至封装端。另一方面,为了实现小型化设计,诸多电路结构被提出^[12-16]。其中,紧凑型微带谐振单元(CMRC)因其带阻和慢波特性和慢波特性,可被用来抑制谐波和减小微带电路尺寸。2011年,香港城市大学曾提出基于紧凑型微带谐振单元的 F 类大功率高效率功放设计方法^[15]。随后在 2015 年, Grebennikov 团队提出利用“领结型”的紧凑型微带谐振单元对高效功放的谐波控制网络进行整体替换^[16]。

本文则基于晶体管封装寄生模型对本征端阻抗进行等效迁移,并通过引入一种新型紧凑型微带谐振单元,提出了一种适用于大功率高效率功放的小型化设计方法。为了证实上述方法的有效性,本文还基于 E/F 开关类功放在 2.2 GHz 的工作频率下进行了具体的电路设计。仿真结果表明,该款功放的最大功率附加效率可到 78.4%,最大输出功率可达 40.1 dBm,功率增益为 12.1 dB。

1 晶体管寄生效应及阻抗参考面迁移方法

高效大功率功放的设计核心在于根据本征端参考面上得到的阻抗条件来设计谐波控制电路和基波匹配电路。根据高效谐波调谐类和开关类功放的分类,在设计电路时通常有两种阻抗参考面,即:谐波调谐类功放中的内部等效电流源参考面(Z_1)和开关类功放中的组合式开关电容参考面(Z_C)。另一方面由于实际晶体管存在封装寄生效应,导致实际得到的阻抗条件和理论值存在偏差。

鉴于上述原因,寻找合适的阻抗参考面可简化电路设计。倘若晶体管的封装寄生网络已知,可将两种阻抗参考面上得到的阻抗条件 $Z_1 = [Z_{11}, Z_{12}, Z_{13}]$ 和 $Z_C = [Z_{C1}, Z_{C2}, Z_{C3}]$ 转化到封装参考面(Z_{pkg})上,得到封装参考面 Z_{pkg} 上的阻抗条件 $Z_{\text{pkg}} = [Z_{P1}, Z_{P2}, Z_{P3}]$ 。之后,再通过谐波控制电路和调谐传输线的设计即可满足此阻抗条件。这样做的优势在于:(1)将谐波调谐类功放中的内部等效电流源参考面 Z_1 和开关类功放中的组合式开关电容参考面 Z_C 统一起来,得到了高效谐波调谐类和开关类功放统一的阻抗参考面,即:封装参考面 Z_{pkg} 。这对于设计所有的高效谐波调谐类和开关类功放均有效;(2)对于封装寄生网络已知的晶体管,通过阻抗参考面的转化可得到精确的阻抗条件,为调谐传输线提供了很好的理论值,很大程度上减小了调谐的复杂性。

虽然高效功放的效率与所控制的谐波次数有直接关系,但需要指出的是当谐波次数大于 3 时,其谐波分量对功放效率和功率的影响很小且由此引入的电路复杂度很高,故在实际设计时一般仅考虑到三次谐波^[17]。此外,由于功放的输出功率仅针对基波功率,因此为了获得足够高的输出功率和效率,高效谐波调谐类和开关类功放相应阻抗参考面的高次谐波阻抗应呈现纯电抗形式。另一方面,晶体管封装寄生网络的电阻分量几乎为零,故由上述方法导出的封装参考面 Z_{pkg} 上的高次谐波阻抗条件也应呈现纯电抗的形式。综上所述,高效谐波调谐类和开关类功放在封装参考面 Z_{pkg} 上的谐波阻抗条件可表示为

$$Z_{\text{pkg}} = \begin{cases} R_1 + jX_1, & \text{at } f_0 \\ jX_2, & \text{at } 2f_0 \\ jX_3, & \text{at } 3f_0 \end{cases} \quad (1)$$

式中: R_1 和 X_1 表示基波阻抗 Z_{f_0} 的实部和虚部, X_2 表示二次谐波阻抗 Z_{2f_0} 的虚部, X_3 表示三次谐波阻抗 Z_{3f_0} 的虚部, f_0 表示基波频率。

2 基于紧凑型微带谐振单元的大功率高效率小型化功放设计

本文拟提出的基于紧凑型微带谐振单元的大功率高效率小型化功放电路结构如图 1 所示。电路由调谐传输线 TL_1 和 TL_2 、 $\lambda/4$ (λ 表示基波频率下的波长) 传输线、紧凑型微带谐振单元和基波输出匹配网络(OMN)构成。调谐传输线 TL_1 和 TL_2 的电长度及特征阻抗分别为: θ_1 、 θ_2 、 Z_1 和 Z_2 。C 表示晶体管的输出电容, V_{dd} 表示漏极直流电压, R_L 表示输出负载电阻。

根据上一小节阻抗参考面的迁移方法,封装参考面 Z_{pkg} 后的匹配网络用来实现公式(1)中的基波及高次谐波阻抗。具体而言, $\lambda/4$ 传输线用来实现电路的漏极直流偏置及为二次谐波提供一个短路点。而后通过调谐传输线

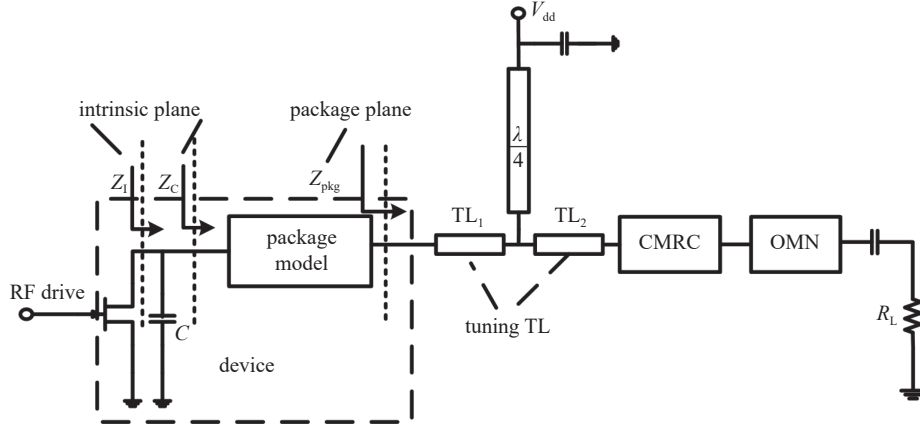


Fig. 1 Structure of the proposed high power and high-efficiency miniaturized power amplifiers with CMRC

图 1 基于紧凑型微带谐振单元的大功率高效率小型化功放电路结构图

TL₁ 使二次谐波满足阻抗条件, 即

$$jZ_1 \tan(2\theta_1) = jX_2 \quad (2)$$

拟引入的紧凑型微带谐振单元则用来在三次谐波频率下提供开路点。另一方面, $\lambda/4$ 传输线在三次谐波频率也为开路, 故可通过调谐传输线 TL₂ 使三次谐波满足阻抗条件, 即

$$jZ_1 \frac{\frac{Z_2}{\tan(3\theta_2)} + Z_1 \tan(3\theta_1)}{Z_1 - \frac{Z_2 \tan(3\theta_1)}{\tan(3\theta_2)}} = jX_3 \quad (3)$$

由于上述封装端阻抗值(公式(2)和(3))是根据晶体管封装寄生模型理论计算得出, 故其准确度受模型影响较大。因此, 在实际设计时, 应在理论计算的基础上引入多谐波负载牵引技术, 进而进一步优化和调谐传输线 TL₁ 和 TL₂ 的电长度和特征阻抗, 以达到最佳的性能。

对于基波信号而言, 可通过在紧凑型微带谐振单元之后引入基波输出匹配网络完成最优阻抗与标准 50 Ω 负载的匹配。

3 紧凑型微带谐振单元设计

在 2.2 GHz 的工作频率下, 本文拟采用的紧凑型微带谐振单元的三维立体结构如图 2(a)所示。每一个组件的物理尺寸均已标出, 其中衬底所采用的介质材料为 Rogers5880(相对介电常数为 2.2, 厚度为 0.787 mm)。整个电路模块的尺寸仅为 15.2 mm \times 8.7 mm, 相比传统传输线方法有效减少了电路的使用面积, 从而节约了电路成本, 提高了功放整体的便携性。

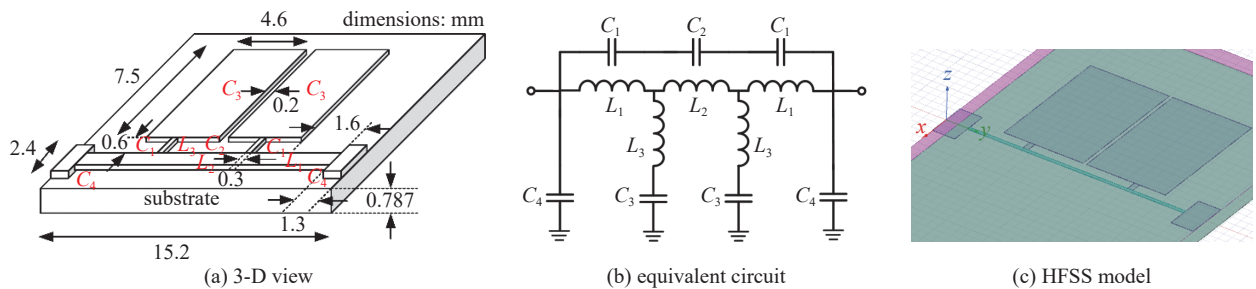


Fig. 2 The proposed compact microstrip resonant cell

图 2 拟采用的紧凑型微带谐振单元

拟采用的紧凑型微带谐振单元所对应的等效电路如图 2(b)所示。其中, 核心谐振单元共包含五个电路元件: 2 个电感 L_1 、1 个电感 L_2 和 2 个电容 C_3 。2 个电感 L_1 和 1 个电感 L_2 共同组成图 2(a)中的底部矩形高特征阻抗窄截面传输线; 2 个电容 C_3 分别对应图 2(a)中顶部的 2 根矩形低特征阻抗宽截面传输线。在此基础上: ①上述顶部传输线与底部传输线之间需通过较窄的两根低特征阻抗传输线进行纵向连接, 即图 2(b)中的 2 个电感 L_3 ; ②顶部传输线与底部传输线在除上述纵向连接以外的部分存在一定的狭窄缝隙, 进而产生电容 C_1 和 C_2 。③底部传输线

与端口特征阻抗为 Z_0 的传输线在连接时由于特征阻抗差别较大,进而产生电容 C_4 。综上所述,图 2(b)所展示的等效电路是图 2(a)充分考虑主谐振电路及其他复杂电路效应后的结果。

为了更加准确地验证拟采用的紧凑型微带谐振单元的可行性,本文通过三维电磁场仿真软件 Ansoft HFSS 进行了仿真。其中, HFSS 中的仿真模型如图 2(c)所示, S 参数随频率变化的仿真结果如图 3(a)所示。从图 3(a)可看出,拟采用的紧凑型微带谐振单元在基波频率下的插入损耗和回波损耗低,正向传输系数(S_{21})仅为 -0.157 dB,反射系数(S_{11})小于 -15 dB。因此,此模块在基波频率下的损耗较小,有利于设计大功率高效率功放。图 3(b)在史密斯圆图中展示了拟采用的紧凑型微带谐振单元的输入阻抗。可以看出,三次谐波频率下其输入阻抗几乎为开路状态,故可为后续功放谐波控制网络的设计提供开路点。

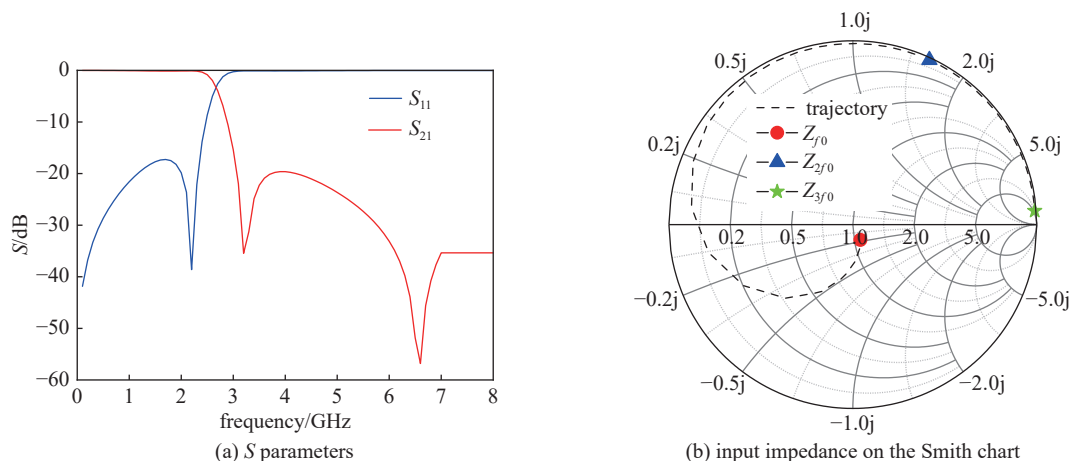


Fig. 3 Simulated S -parameters and input impedance of the designed compact microstrip resonant cell

图 3 所设计的紧凑型微带谐振单元的 S 参数和输入阻抗的仿真结果

4 基于高效 E/F 开关类功放的电路设计与仿真

为了更好地说明上述理论的可行性,本文将采用图 1 拟提出的大功率高效率小型化功放电路设计方法和图 3 所仿真的紧凑型微带谐振单元,基于实际晶体管进行具体电路设计。在实际设计中,晶体管选择模型较为准确,一致性较好的 Wolfspeed 公司 CGH40010 GaN HEMT 晶体管。该晶体管的源漏间电容为 1.2 pF,主要寄生电感为 0.55 nH,主要寄生电容为 0.25 pF。漏极偏置电压设为 28 V,栅极偏置电压设为 -3 V。此外,为了使工作频率下的插入损耗尽可能小(即电容的自谐振频率尽可能接近工作频率),所有隔直电容在实际实现时均采用 Murata 公司 GQM18 系列的 10 pF 电容。在具体实施时,电路采用微带线实现。由于本文拟提出的方法可适用于所有大功率高效率功放,所以这里以典型的 E/F 开关类功放为例进行实际电路设计。仿真过程主要基于 Keysight 公司的 Advanced Design System (ADS) 2020 完成。其中,图 3 关于紧凑型微带谐振单元的仿真结果由 HFSS 保存为 S2P 格式的文件,并在 ADS 软件中通过“SnP”模块进行调用,进而完成前期联合仿真。

根据文献 [18],大功率高效率 E/F 开关类功放在组合式开关电容参考面 Z_C 处,基波频率以及各谐波频率下的最优阻抗条件(Z_{OPT})为

$$Z_{OPT} = \begin{cases} R + j\omega_0 L, & \text{at } f_0 \\ 0, & \text{at } (2n + 1)f_0, \quad n = 1, 2, 3, \dots \\ \infty, & \text{at } 2nf_0, \quad n = 1, 2, 3, \dots \end{cases} \quad (4)$$

式中: R 和 L 分别表示 E/F 开关类功放的负载电阻和串联电感。此时其理想二次谐波阻抗为 ∞ ,三次谐波阻抗为 0 。由于晶体管的封装寄生模型已由厂商给出,故其封装端的基波和谐波阻抗($Z_{E/F}$)可通过本文拟提出的阻抗参考面迁移方法得到,即

$$Z_{E/F} = \begin{cases} 11.7 + j23.0, & \text{at } f_0 \\ j13.1, & \text{at } 2f_0 \\ -j56.7, & \text{at } 3f_0 \end{cases} \quad (5)$$

根据公式(5),可得到其具体的电路拓扑结构,如图 4 所示。其中,传输线 T_5 - T_7 可实现所述电路在基波频率下的开路以及二次谐波频率的短路,同时还可为漏极提供直流偏置。根据图 3(b)的仿真结果,图 2(a)所仿真的紧

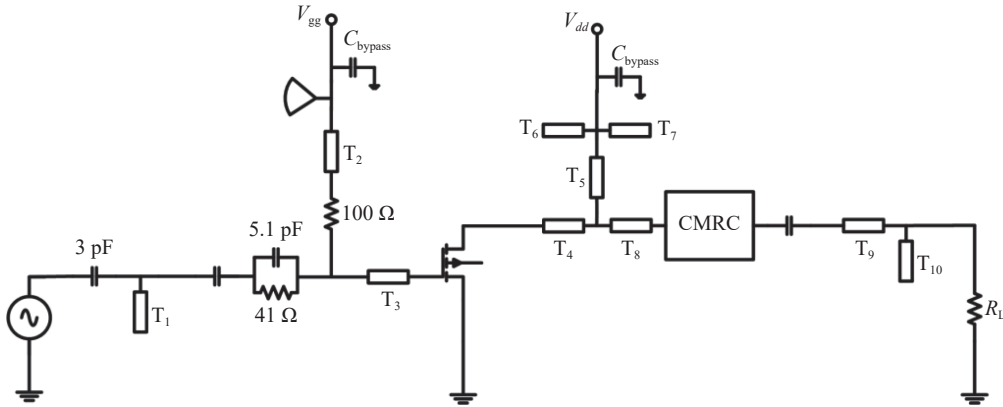


Fig. 4 Schematic of the proposed high power and high-efficiency miniaturized power amplifiers with CMRC

图 4 基于紧凑型微带谐振单元的大功率高效率小型化功放电路原理图

型微带谐振单元提供了高效 E/F 开关类功放所需的三次谐波开路点,进而为后续满足三次谐波的阻抗条件提供便利。与此同时,根据图 3(a)的仿真结果,拟采用的紧凑型微带谐振单元在基波下的损耗小,故其对整体功放结构在工作频率下的性能影响较小。而传输线 T_4 和 T_8 则分别实现了所述电路在二次谐波和三次谐波下的调谐作用,从而使电路封装寄生效应的影响达到最低。传输线 T_9 和 T_{10} 则利用负载牵引技术得到的值,通过 L 型匹配网络匹配到 50Ω 。在晶体管的栅极,通过引入源牵引技术得到封装端的源最优阻抗,而后通过传输线 T_1 和 3 pF 电容构成的 L 型匹配网络完成输入匹配,以实现能量传输最大化。电路的稳定性网络则由 100Ω 的串联电阻和 41Ω 电阻与 5.1 pF 电容并联组成的网络共同构成,其中前者主要用于低频稳定,而后者主要用于高频稳定。 V_{gg} 和 C_{bypass} 分别表示栅极电压和旁路电容。

基于上述设计思路,所有传输线在具体实施时都采用 Rogers5880 作为板材。通过运用 ADS 软件中自带的 Optim 控件,针对功放整体输出功率、效率等核心指标,在初始值附近的小范围内进行全方位优化,进而得到前仿阶段的最终电路图。而后通过 ADS 的 EM 电磁场仿真工具进行后仿,并根据仿真结果动态调整电路尺寸,最终完成版图设计。调试后电路版图中所有传输线的具体物理宽度(W)和长度(L)如表 1 所示。

根据上述电路,在 ADS 软件中基于谐波平衡仿真法(HB),可得到其功率增益(gain)、输出功率(P_{out})和功率附加效率(PAE)随输入功率(P_{in})变化的结果,具体如图 5 所示。其中,HB 仿真控件中谐波的次数设置为 5 次。从图 5 可看出当输入功率达到 28 dBm 时,其整体性能达到最优:功率增益为 12.1 dB ,输出功率为 40.1 dBm ,功率附加效率为 78.4% 。因此,可认为所设计的功放达到了大功率和高效率的性能需求。

表 1 版图中传输线的实际物理尺寸

Table 1 Physical dimensions of the transmission-lines of the schematic

transmission-line	W/mm	L/mm
T_1	2.4	21.2
T_2	0.7	26.8
T_3	1.6	0.8
T_4	1.5	1.7
T_5	0.9	25.2
T_6	0.9	26.3
T_7	0.9	12.5
T_8	2.2	3.3
T_9	2.4	14.8
T_{10}	2.4	12.1

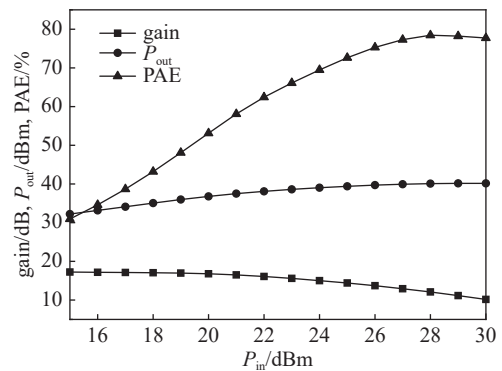


Fig. 5 Simulated gain, output power and power-added efficiency versus input power

图 5 仿真功率增益、输出功率和功率附加效率随输入功率的变化图

5 结论

本文一方面基于晶体管封装寄生模型对大功率高效率功放的本征端阻抗进行等效迁移,以方便输出匹配网络的设计;另一方面利用紧凑型微带谐振单元的带阻和慢波特性的特性设计了三次谐波的匹配网络,进而提出一种适用于

大功率高效率功放的小型化电路设计方法。为了验证理论,基于 10 W GaN HEMT 晶体管和 E/F 开关类功放进行了实际电路设计。仿真结果表明,该方法在保证功放大功率输出和高效率工作的同时,可有效减少功放的实际使用面积,从而节约了电路成本并提高了设备的便携性。

参考文献:

- [1] 郝国欣,金燕波,郭华民,等. 大功率宽带射频脉冲功率放大器设计[J]. 通信技术, 2006(3): 134-136. (Hao Guoxin, Jin Yanbo, Guo Huamin, et al. Design of high power broadband RF pulse power amplifiers[J]. *Communication Technology*, 2006(3): 134-136)
- [2] 李建兵,林鹏飞,郝保良,等. 微波功率放大器发展概述[J]. *强激光与粒子束*, 2020, 32: 200095. (Li Jianbing, Lin Pengfei, Hao Baoliang, et al. Overview of development of microwave power amplifiers[J]. *High Power Laser and Particle Beams*, 2020, 32: 200095)
- [3] Correia L M, Zeller D, Blume O, et al. Challenges and enabling technologies for energy aware mobile radio networks[J]. *IEEE Communications Magazine*, 2010, 48(11): 66-72.
- [4] Wang J C, He S B, You F, et al. Codesign of high-efficiency power amplifier and ring-resonator filter based on a series of continuous modes and even-odd-mode analysis[J]. *IEEE Transactions on Microwave Theory and Techniques*, 2018, 66(6): 2867-2878.
- [5] Tyler V J. A new high efficiency high power amplifier[J]. *Marconi Review*, 1958, 21(130): 96-109.
- [6] Alizadeh A, Yaghoobi M, Meghdadi M, et al. A 10-W X-band class-F high-power amplifier in a 0.25- μm GaAs pHEMT technology[J]. *IEEE Transactions on Microwave Theory and Techniques*, 2021, 69(1): 157-169.
- [7] Zhou L H, Zhou X Y, Chan W S, et al. Wideband class-F⁻¹ power amplifier with dual-/quad-mode bandpass response[J]. *IEEE Transactions on Circuits and Systems I: Regular Papers*, 2020, 67(7): 2239-2249.
- [8] Sokal N O, Sokal A D. Class E-A new class of high-efficiency tuned single-ended switching power amplifiers[J]. *IEEE Journal of Solid-State Circuits*, 1975, 10(3): 168-176.
- [9] Liu C, Cheng Q F. A novel compensation circuit of high-efficiency concurrent dual-band class-E power amplifiers[J]. *IEEE Microwave and Wireless Components Letters*, 2018, 28(8): 720-722.
- [10] You F, He S B, Tang X H, et al. The effects of limited drain current and on resistance on the performance of an LDMOS inverse class-E power amplifier[J]. *IEEE Transactions on Microwave Theory and Techniques*, 2009, 57(2): 336-343.
- [11] Liu C, Cheng Q F. Analysis and design of high-efficiency parallel-circuit class-E/F power amplifier[J]. *IEEE Transaction on Microwave Theory and Techniques*, 2019, 67(6): 2382-2392.
- [12] Lim J S, Kim H S, Park J S, et al. A power amplifier with efficiency improved using defected ground structure[J]. *IEEE Microwave and Wireless Components Letters*, 2001, 11(4): 170-172.
- [13] Ji S H, Cho C S, Lee J W, et al. Concurrent dual-band class-E power amplifier using composite right/left-handed transmission lines[J]. *IEEE Transaction on Microwave Theory and Techniques*, 2007, 55(6): 1341-1347.
- [14] Feng T, Ma K X, Wang Y Q, et al. Bandpass-filtering power amplifier with compact size and wideband harmonic suppression[J]. *IEEE Transaction on Microwave Theory and Techniques*, 2022, 70(2): 1254-1268.
- [15] Chen S C, Xue Q. A class-F power amplifier with CMRC[J]. *IEEE Microwave and Wireless Components Letters*, 2011, 21(1): 31-33.
- [16] Hayati M, Sheikhi A, Grebennikov A. Class-F power amplifier with high power added efficiency using bowtie-shaped harmonic control circuit[J]. *IEEE Microwave and Wireless Components Letters*, 2015, 25(2): 133-135.
- [17] Negra R, Ghannouchi F M, Bächtold W. Study and design optimization of multiharmonic transmission-line load networks for class-E and class-F K-band MMIC power amplifiers[J]. *IEEE Transactions on Microwave Theory and Techniques*, 2007, 55(6): 1390-1397.
- [18] Grebennikov A. High-efficiency class E/F lumped and transmission-line power amplifiers[J]. *IEEE Transactions on Microwave Theory and Techniques*, 2011, 59(6): 1579-1588.