



·粒子束及加速器技术·

基于软核的超导腔失效在线补偿系统的研究*

肖麟阁^{1,2}, 戴建枏¹, 邓子为^{1,2}, 朱 航^{1,2}

(1. 中国科学院高能物理研究所加速器中心, 北京 100049; 2. 中国科学院大学, 北京 100049)

摘 要: 利用遗传算法较强的鲁棒性以及 FPGA 在并行计算方面的巨大优势, 以中国加速器驱动次临界系统 (C-ADS) 注入器 II 的第四个超导加速组元 (CM4) 为例, 开发了超导腔失效在线补偿 FPGA 程序, 并使用束流动力学软件 TRACEWIN 对 FPGA 计算结果的可靠性进行验证。然后将其封装为 IP 核, 以更通用的形式在嵌入式 Linux 系统中使用; 同时, 针对未来超导腔失效补偿系统的独立性、低延时的要求, 应用 MicroBlaze 软核处理器编译了 Linux 系统和 EPICS 组件, 在搭建的仿真通讯环境中验证了超导腔失效补偿系统的通信功能。

关键词: 遗传算法; 失效补偿; FPGA; EPICS; 嵌入式 Linux 系统

中图分类号: TL503.6

文献标志码: A

doi: 10.11884/HPLPB202133.200287

Study of superconducting cavity failure online compensation system based on soft core

Xiao Lin'ge^{1,2}, Dai Jianping¹, Deng Ziwei^{1,2}, Zhu Hang^{1,2}

(1. Accelerator Research Center, Institute of High Energy Physics, Chinese Academy of Sciences, Beijing 100049, China;

2. University of Chinese Academy of Sciences, Beijing 100049, China)

Abstract: Taking advantage of the robustness of genetic algorithm and the advantage of FPGA in parallel computing, we developed the cavity failure compensation program based on the Injector II's Cryogenic Module IV (CM4) of China Accelerator Driven Sub-critical System (C-ADS). The beam dynamics software TRACEWIN was used to verify the results got by the FPGA program, and the FPGA program was packed as an IP core to be used in a more general form in the embedded Linux system. In addition, considering the requirements of independence and low latency for the future superconducting cavity failure compensation system, Linux system and EPICS components are compiled for the MicroBlaze soft core processor, and the communication function of the superconducting cavity failure compensation system was verified in the built simulating communication environment.

Key words: generic algorithm; failure compensation; FPGA; EPICS; embedded Linux

中国加速器驱动次临界系统 (C-ADS) 是利用超导直线加速器产生的高能强流质子束轰击重核产生大量中子作为外源来驱动次临界堆芯中的裂变材料发生持续的链式反应, 以达到更高的核燃料利用率和保护环境的效果^[1]。由于加速器的束流中断易导致 ADS 后端设备严重损坏, 加速器运行的可靠性要求极高。为提高其可靠性, 除了提高加速器主要设备的冗余度等措施外, 使加速器系统具有失效补偿能力, 即通过调整未失效元件的参数来使束流恢复正常状态, 也是一个关键技术。目前, 国内外对于超导腔失效补偿方法的研究, 按照参与补偿的周期数目不同, 可以分为全局补偿法和局部补偿法^[2]; 而按照硬件处理方法的不同, 可以分为查表法^[3]和硬件在线算法^[4]。美国散裂中子源 (SNS) 采用基于查表法的全局补偿在质子机器上进行了补偿实验^[5-6], 取得了一定的结果, 整个过程需要数分钟的时间。

欧洲 XT-ADS 在基于查找表的局部补偿方法方面也进行了一定的仿真研究^[7], 并提出了一些情况下补偿时间的理想目标。总的来说, 在现有加速器中真正实现超导腔失效补偿的方式是采用“查表法”。

遗传算法具有高度并行、自适应能力强、不容易陷入局部最优的特点。与传统算法相比, 遗传算法在复杂空

* 收稿日期: 2020-10-16; 修订日期: 2021-01-26

基金项目: 国家自然科学基金项目 (11575216)

作者简介: 肖麟阁 (1994—), 男, 博士研究生, 攻读方向为加速器高频技术; xiaolg@ihep.ac.cn。

通信作者: 戴建枏 (1968—), 男, 博士, 研究员, 从事加速器物理与技术研究; jpdai@ihep.ac.cn。

间求解时具有更好的鲁棒性,问题越复杂,其优越性越大,为此,国内薛舟等使用遗传算法研究了针对 C-ADS 注入器 I 的超导腔失效补偿的在线计算方法^[4]。

为了将所研究的补偿计算方法推广到更多的加速器系统中,加快对不同情况的加速器进行多项式建模,在薛舟等人工作的基础上,本文开发了多项式模型自动拟合系统,并利用 FPGA 并行计算速度快的特点,结合遗传算法,以 C-ADS 的注入器 II 的 CM4 段为例,开发了对应的 FPGA 在线计算程序。同时,根据所用开发板——Xilinx KC705 无硬核处理器的情况^[8-9],针对 MicroBlaze 软核处理器,编译了嵌入式 Linux 系统和 EPICS 组件,从而更便利地调用 FPGA 计算程序,使该失效补偿系统获得了与外部通信的能力,不需要依赖外部的计算机来读取和发送计算数据,减少了二次发送计算结果的时间。

1 模型建立

遗传算法是一种通过模拟自然进化过程来搜索最优解的方法,即通过数学的方式,将问题的求解过程转换成类似于生物进化中的染色体基因交叉、变异等过程。该算法从一个将需要求解的参数进行随机编码后的个体所组成的种群开始,对每个个体进行交叉、变异等一系列操作之后,计算每个个体代表的解所导致的最终的结果,最后通过评估个体所代表的结果,即对应的适应度,来进行迭代选择。其一般过程如图 1 所示。

影响遗传算法的计算结果和计算效率的因素有很多,包括交叉率、变异率、种群规模以及适应度函数的选择等。其中比较重要的一点是适应度函数的选择,它决定了最后的计算结果逼近理想值的精度,与计算速度也有较大的关联。

为了评价每个个体的补偿效果,采用如式(1)形式的适应度函数。其中 $\Delta\alpha$, $\Delta\beta$ 为参与补偿的传输段出口处三个方向的 TWISS 参数与标准参数的差, ΔE 为能量差, Δt 为传输时间差, $\omega_i(i = 1, \dots, 8)$ 为各目标参数的权重。其中描述纵向运动时,不使用变量 (z, z') ,使用 $(z, \frac{\Delta p}{p})$ 进行代替,与束流动力学软件 TRACEWIN 中的描述保持一致。

$$f = \omega_1 \Delta\beta_x^2 + \omega_2 \Delta\alpha_x^2 + \omega_3 \Delta\beta_y^2 + \omega_4 \Delta\alpha_y^2 + \omega_5 \Delta\beta_z^2 + \omega_6 \Delta\alpha_z^2 + \omega_7 \Delta E^2 + \omega_8 \Delta t^2 \quad (1)$$

为了在 FPGA 中利用遗传算法进行计算,需要对各种加速器元件传输矩阵进行多项式建模,将包含复杂数学运算的公式转换为仅包含简单四则运算的多项式。因此,本文基于部分常见加速器元件的传输矩阵,开发了一套自动拟合系统,用来给出不同条件下各个元件传输矩阵的多项式拟合效果和误差分析,如图 2 所示。选择某一种加速器元件,设定与该元件有关的物理参数在当前加速器中的取值范围、归一化除数、拟合阶数等变量即可进行自动拟合建模。

以“加速缝”(gap)结构的传输矩阵为例,如式(2)所示,其中下标 i 和下标 o 表示 in 和 out,即经过加速缝前后的参数, $E_0 TL_s(eV)$ 为最大的能量增益, $\varphi_s(^{\circ})$ 为同步相位, m_0 为粒子的静止质量, β 和 γ 为相对论因子, q 为元电荷量, c 为光速, λ 为腔谐振频率对应的波长, E_{in} 为加速缝入口处的束流能量, E_{out} 为加速缝出口处的束流能量。由图中公式可以看出,传输矩阵的各项仅与入口能量、出口能量、同步相位有关。当束流经过加速缝时,其出口能量又仅与入口能量、同步相位和加速场强三个变量有关。因此加速缝结构中的传输矩阵中的每一项都可以看成仅与入口能量、同步相位和加速场强三个变量有关。通过 TRACEWIN 可以分别采集到一定范围下,上述三个变量中两个量不变而其中一个量变化时所有情况下的出口能量。

$$R_{xx} = R_{yy} = \begin{pmatrix} \sqrt{\frac{(\beta\gamma)_i}{(\beta\gamma)_o}} & 0 \\ \frac{k_{xy}}{(\beta\gamma)_o} & \sqrt{\frac{(\beta\gamma)_i}{(\beta\gamma)_o}} \end{pmatrix} R_{zz} = \begin{pmatrix} 1 & 0 \\ \frac{k_z}{(\beta\gamma)_o} & \frac{(\beta\gamma)_i}{(\beta\gamma)_o} \end{pmatrix} \quad (2)$$

$$k_{xy} = -\frac{q\pi E_0 TL_s \sin(\varphi_s)}{m_0 c^2 \beta^2 \gamma^2 \lambda} \quad k_z = \frac{2q\pi E_0 TL_s \sin(\varphi_s)}{m_0 c^2 \beta^2 \lambda}$$

$$E_{out} = E_{in} + E_0 TL_s \cos(\varphi_s)$$

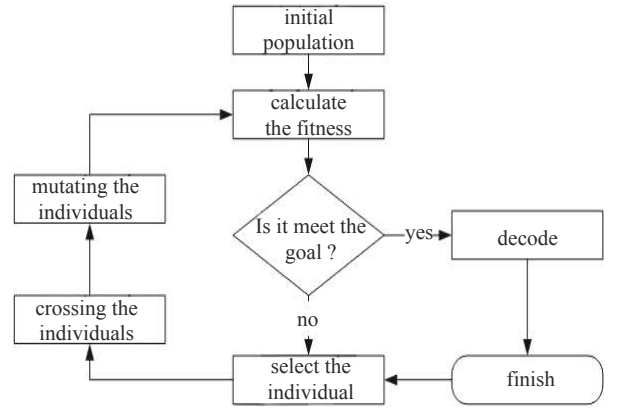


Fig. 1 The flow of the genetic algorithm

图 1 遗传算法的工作流程

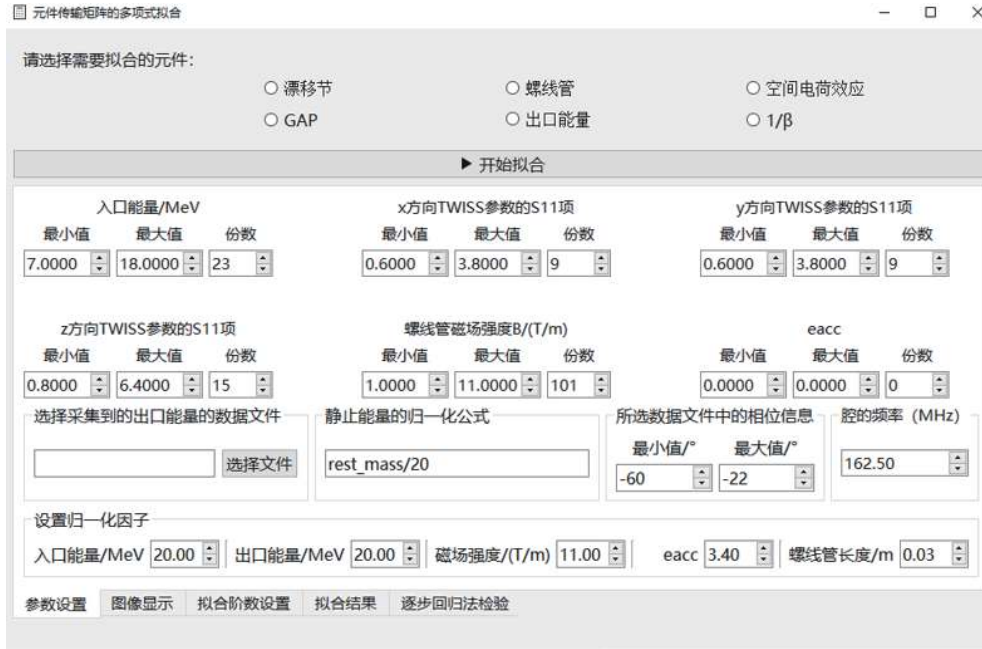


Fig. 2 The automatic fitting system of elements

图2 元件的自动拟合系统

在进行多项式建模的过程中,重要的一点是在多项式阶数与拟合精度之间进行取舍,即在FPGA计算速度与计算精度之间根据自己的需求进行平衡。对于超导腔,为了避免复杂的场分布模型,一般采用“drift+gap+drift”模型来进行等效描述^[2]。这既能减少计算时间,也能达到比较理想的精度。

以图3中纵向传输矩阵的 $Z_{S_{22}}$ 为例,在TRACEWIN程序中,使用束流能量范围为7~18 MeV,同步相位为 $-20^{\circ}\sim -60^{\circ}$,加速场强度因子为1.7~4.7(3.5为标准值),进行出口能量的采集,并将各个自变量分别进行归一化,最后采用三阶拟合的多项式,可得到式(3),其中 E_{acc} 表示加速场强度因子, φ_s 表示同步相位, E_{in} 表示入口处能量。

$$Z_{S_{22}} = \sum_{u=0}^3 \sum_{j=0}^3 \sum_{k=0}^3 a_{ujk} E_{in}^u \varphi_s^j E_{acc}^k \quad (u, j, k = 0, \dots, 3) \quad (3)$$

在自动建模软件中输入上述参数范围和采集到的文件,所得到加速缝的纵向传输矩阵 S_{22} 项的拟合误差及各

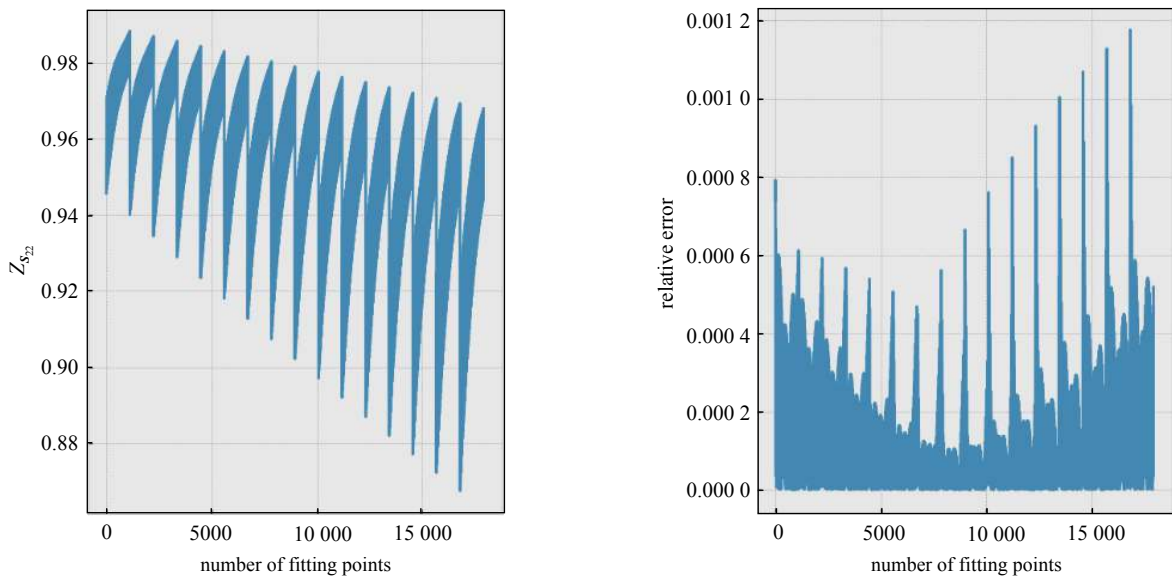


Fig. 3 The value and relative error of polyfit of S_{22} in longitudinal transfer matrix of gap

图3 加速缝的纵向传输矩阵中 S_{22} 项的多项式拟合的值和相对误差

项的系数如图 3 和表 1 所示, 表 1 中, constant 为常数项, E_{acc} 为加速场强度因子, E_{in} 为入口处能量, φ_s 为同步相位; c_{coef} 表示对应项的回归拟合系数, std err 表示该项的拟合标准差, T 值和 P 值为统计学 T 检验中对应的统计量, P 与 t 的绝对值的关系反映了该项的系数应该被采纳的可能性, 最后一栏给出了 95% 置信区间下各项系数的范围。

表 1 多项式的部分系数
Table 1 Partial coefficients of the polynomial

	c_{coef}	std err	T	$P > t $	[0.025, 0.975]
constant	-2.1228	0.009	-237.963	0.000	[-2.140, -2.105]
$E_{acc}E_{in}\varphi_s$	-1.9501	0.005	-360.789	0.000	[-1.961, -1.939]
E_{acc}^3	-0.0098	0.005	-1.982	0.048	[-0.19, -0.000]
$E_{acc}E_{in}^2$	-3.3347	0.012	-279.735	0.000	[-3.358, -3.311]
$E_{acc}\varphi_s^2$	0.0593	0.003	19.281	0.000	[0.053, 0.065]
$E_{in}E_{acc}^2$	-0.3469	0.007	-48.560	0.000	[-0.361, -0.333]
E_{in}^3	5.5633	0.023	244.010	0.000	[5.519, 5.608]

在束流传输过程中, 除了元件的传输矩阵影响束流, 还需要考虑空间电荷效应的影响。在束流动力学软件中, 通常会考虑空间电荷效应的非线性项的影响, 但鉴于 FPGA 的计算能力, 以及旨在进行补偿计算, 本文只考虑线性空间电荷效应的影响。补偿计算结果的可靠性可利用束流动力学软件进行检验: 如果补偿效果可以满足要求, 则意味着在计算中可以忽略非线性项的影响。

假定束流满足三维对称椭球分布, 其在 x, y, z 三个方向的空间电荷力 K_x, K_y, K_z 如式(4)所示, 其中 f 为椭球形状因子^[9], I 为平均流强, λ 为腔谐振频率对应的波长, $a_i (i = x, y, z)$ 为束流三个方向 RMS 尺寸, Δs 为传输距离, q 为元电荷量, c 为光速, ϵ_0 为真空介电常数, β 和 γ 为粒子的相对论因子。当传输距离很小的时候, 我们可以认为空间电荷力是不变的, 在此基础上, 可以实现线性空间电荷效应等效, 最终完成空间电荷效应传输矩阵的建模。根据已有的仿真实验研究, 本文使用 30 mm 作为空间电荷效应的计算步长, 可以得到比较好的近似结果^[2]。

$$\begin{aligned}
 K_x &= \frac{3qI\lambda(1-f)\Delta s}{20\sqrt{5}\pi\epsilon_0m_0c^3\beta^2\gamma(a_x+a_y)a_xa_z} \\
 K_y &= \frac{3qI\lambda(1-f)\Delta s}{20\sqrt{5}\pi\epsilon_0m_0c^3\beta^2\gamma(a_x+a_y)a_ya_z} \\
 K_z &= \frac{3qI\lambda f\Delta s}{20\sqrt{5}\pi\epsilon_0m_0c^3\beta^2\gamma^3a_xa_ya_z}
 \end{aligned} \tag{4}$$

对上述空间电荷效应进行分块多项式建模, 即将上述公式表示成只包含形状因子 f 、入口能量项 $1/\beta^2\gamma^3$ 和 $1/\beta^2\gamma$ 以及束流三个方向 RMS 尺寸 $1/a_x, 1/a_y, 1/a_z, 1/(a_x+a_y)$ 等子项与常数项相乘的形式, 每个子项都有自己的相关自变量及范围, 对这些子项进行分别建模然后相乘, 就得到了空间电荷力的传输矩阵, 如式(5)所示。

$$R_{sc} = \begin{pmatrix} 1 & 0 & 0 & 0 & 0 & 0 \\ K_x & 1 & 0 & 0 & 0 & 0 \\ 0 & 0 & 1 & 0 & 0 & 0 \\ 0 & 0 & K_y & 1 & 0 & 0 \\ 0 & 0 & 0 & 0 & 1 & 0 \\ 0 & 0 & 0 & 0 & K_z & 1 \end{pmatrix} \tag{5}$$

建立各个传输元件及空间电荷效应的多项式模型之后, 即可对 FPGA 遗传算法程序进行开发, FPGA 计算模块的结构如图 4 所示。其中顶层的模块提供了数据输入接口, 可以设定每一次计算初始参数、匹配点标准参数以及交叉率变异率等, initial 用于产生初代种群, random 模块用于产生遗传算法所需的一系列的随机数, cross 模块与 mutation 模块负责对种群中的个体进行交叉和变异, select 模块使用赌轮盘算子对不同适应度的个体进行选择, 而 fit 模块则用来模拟在各种随机解的情况下, 束流最后的传输结果并计

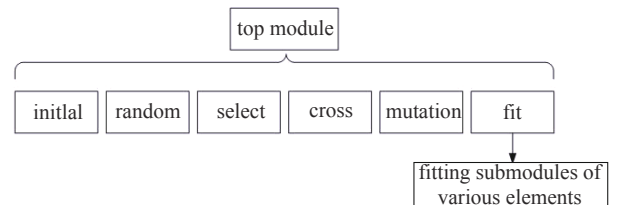


Fig. 4 Genetic algorithm module in FPGA

图 4 FPGA 中的遗传算法模块

算对应的适应度。当运用于不同结构的加速器时,基本上只需要修改 fit 模块即可。

2 失效补偿计算

至于超导腔失效补偿方案中的局部补偿和全局补偿,实际上是在计算速度与对元件性能余量的要求之间进行取舍^[2],即参与补偿的元件越少,对诸如超导腔的梯度、螺线管的磁场强度等要求就会越高。对于未来 ADS 机器的失效补偿来说,计算速度更加重要,因此本文使用了基于硬件在线计算的局部补偿的方案,为了方便研究超导腔失效的情况,将对应周期结构的传输段提取出来,并重新匹配该段的入口束流分布,在给定了入口能量、流强和束流分布的情况下,对某个周期的超导腔失效的情况进行补偿计算。

欧洲 X-ADS 对局部补偿方案的束流动力学仿真分析表明,使用失效腔所在周期及其上下游各 2 个周期的超导腔及螺线管来进行补偿是比较合理的方案,这种情况下对超导腔加速场的余量要求约为 30%^[7]。本文以 C-ADS 注入器 II 的 CM4 段的 5 个周期为例,当其中第三个周期中的超导腔失效时进行失效补偿。每个周期中包含漂移节、超导腔和螺线管三种结构,即每个周期中能调整的三个参数为:螺线管的磁场强度、超导腔的梯度、超导腔的同步相位。当流强为 1 mA,束流入口能量为 8.720 MeV 时,使用 FPGA 遗传算法程序进行失效补偿计算,对于每个个体的适应度的计算,采用的适应度函数如下

$$f = 512 \cdot \Delta E^2 + 16 \cdot \Delta t^2 + \Delta \alpha_x^2 + \Delta \alpha_y^2 + \Delta \alpha_z^2 + \Delta \beta_x^2 + \Delta \beta_y^2 + \Delta \beta_z^2 \quad (6)$$

在低能段时,空间电荷效应明显,加上局部补偿对元件的裕余量要求相对较高,因此放宽了超导腔的腔压和相位的搜索范围,并且能量和相位的误差权重设置较小。在高速段时,由于空间电荷效应的减弱,局部补偿相对变得更加容易,可以更严格地限制补偿参数的范围,即同时提高能量和相位的误差权重系数。由于采用了 gap 的结构,所以腔压以 ETL 值,即最大能量增益时的腔压来代替。

FPGA 遗传算法的补偿计算结果如表 2 所示,使用束流动力学软件 TRACEWIN 对其进行检验的部分结果如图 5 和图 6 所示。

表 2 FPGA 程序进行补偿计算的结果
Table 2 Calculation result of FPGA program

element	standard synchronous	compensated synchronous	standard ETL/MV	compensated ETL/MV	element	standard magnetic	compensated magnetic
	phase/(°)	phase/(°)				field/T	field/T
cavity1	-25	-11.89	1.883	2.680	sol1	5.56	4.29
cavity2	-20	-17.90	1.890	1.812	sol2	5.39	5.06
cavity3	-23	null	1.874	null	sol3	5.58	1.76
cavity4	-20	-27.17	1.846	2.144	sol4	5.39	5.39
cavity5	-20	-10.82	1.814	2.263	sol5	5.46	0.45

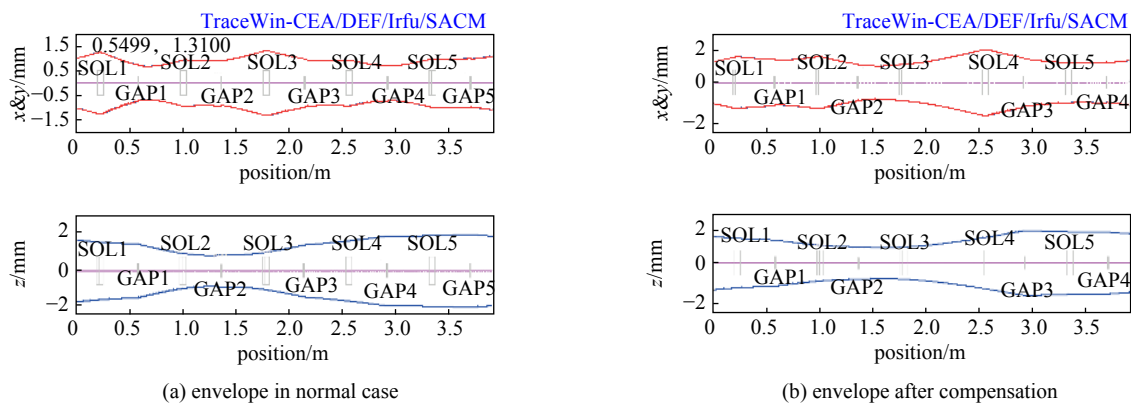


Fig. 5 The envelope diagrams in normal and compensation situations

图 5 正常情况下和补偿后的包络图

从图 5 和图 6 可以看出,束流横向包络和纵向包络没有明显变化,横向发射度增长小于 0.5%,纵向发射度增长约为 4%。

为了定量考察失效补偿的效果,可使用失配因子 $M^{[10]}$ 进行评估。

$$M = \left[1 + \frac{\Delta + \sqrt{\Delta(\Delta+4)}}{2} \right]^{\frac{1}{2}} - 1 \quad (7)$$

其中: Δ 为

$$\Delta = (\Delta\alpha)^2 - \Delta\beta\Delta\gamma \quad (8)$$

其中: α, β, γ 为 TWISS 参数

对比标准与补偿后两种情况下的出口处的 TWISS 参数、出口处的束流能量,如表 3,横向的失配因子小于 2%,纵向的失配因子稍大,能量相对误差小于 1%,总体的补偿效果较好。

上述补偿结果仅仅是当前权重值设置下所找到的最优解,因为最终的补偿效果与各个项的权重系数的设置相关性很大。在低能段时,为了能尽量找到可用的解,权重系数设置得较小,随着能量的提高,局部补偿变得更加容易的情况下,可以同时提高各项的权重系数来提高适应度函数的严格程度,以达到更好的补偿效果。

表 3 出口处标准与补偿后的情况下束流参数对比

Table 3 Comparison of beam parameters between the standard case and the compensated case

parameters	β_x	α_x	β_y	α_y	β_z	α_z	beam energy/MeV
standard value	1.1805	-0.6735	1.1660	-0.6684	3.3297	0.7132	17.3672
compensated value	1.1475	-0.6741	1.1550	-0.6778	3.1255	0.7394	17.1975
mismatch factor	1.74%		0.92%		4.90%		
related error							0.98%

此外,就补偿程序的运行时间来说,在 FPGA 的时钟频率为 100 MHz 的条件下,运行数万代迭代所需时间为分钟量级,但是适应度函数的值收敛得很快,迭代数百代时(即不超过 10 s)结果的适应度与迭代数万代结果的适应度相差很小,其补偿效果也相差无几。此外,目前所用 FPGA 型号为 Xilinx KC705 开发板套件,属于 28 nm 制程无硬核处理器的中端产品,也限制了计算速度。

在实际的 ADS 机器的失效补偿过程中,分为停束和非停束两种情况^[7],对于非停束的情况,要求从检测到失效到元件参数调整至补偿值这整个过程在 1 s 之内完成,才被认为是无害的。目前根据加速器各个子系统技术来说难以实现。对于停束的情况,以 C-ADS 的设计指标为例,如表 4 所示^[11],其中 t 为时间,结合本方法有望实现 10 s 以内的失效补偿。未来实现 1 s 内的失效补偿,一方面需要提升失效补偿系统自身的计算速度,如使用资源更丰富的 FPGA 芯片以提高时钟频率,或优化算法等;另一方面,ADS 加速器自身的各个子系统也需要提高响应能力,如失效检测能力、调谐速度等。

表 4 C-ADS 部分故障设计指标

Table 4 The partial design requirements of failure in C-ADS

time of trip	$t < 1$ s	$1 \text{ s} < t < 10$ s	$10 \text{ s} < t < 5$ min	$t > 5$ min
number of trip/year	no limit	<25 000	<2500	<25

3 通信功能实现

检验 FPGA 遗传算法计算模块后,为了提高其灵活性,将其封装为一个带中断信号的 AXI4-Lite 总线的 IP 核,作为嵌入式 Linux 系统硬件平台的一部分,整个硬件平台如图 7 所示。

其中 UART 提供了其他 PC 登录该嵌入式 Linux 系统的硬件接口,以调试和运行嵌入式系统中的各种程序。利用的嵌入式 Linux 系统的系统中断功能,能够及时地在遗传算法 IP 核完成计算的时候通知上层的应用程序,以节省时间。

EPICS 是一个分布式控制系统软件包,每个系统中有一个或多个 IOC(Input/Output Controller),每个 IOC 分为服务器端和客户端两个部分,当多个系统相互联的时候,一个 IOC 中的客户端可以读写任意系统中的任意一个

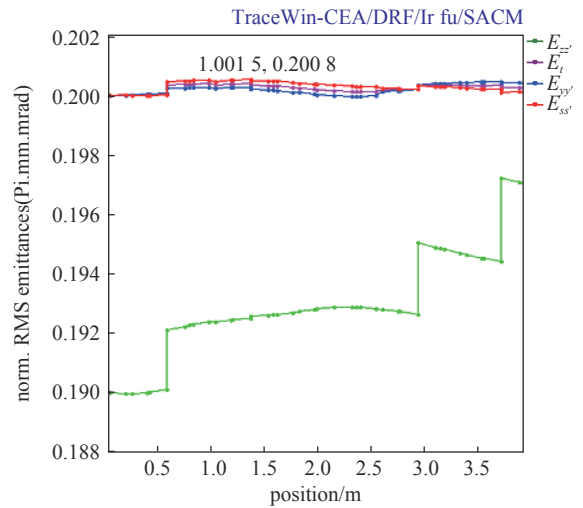


Fig. 6 Normalized RMS emittance growth after compensation

图 6 补偿后的归一化 RMS 发射度增长

IOC 中服务器端的数据。失效补偿系统需要将计算结果发送给到其他系统中,因此针对 MicroBlaze 软核处理器编译生成嵌入式 Linux 系统^[12-13]的同时,也交叉编译相应的 EPICS IOC 客户端的通信函数库,并将其嵌入到根文件系统中,用以配合上层的应用程序使用 Ethernet 以太网实现所需的通信功能。

在测试时,首先通过上层应用程序向 IP 核写入初始值、读取 IP 核的计算结果,最后将结果发送到对应的模拟 PV 量中,并在 CSS(Control System Studio)中显示,整个实验平台和结果如图 8 所示。

图 9 中显示了 5 个周期的每个周期结构中三个补偿量的值,即超导腔的同步相位、超导腔的场强强度因子和螺线管的磁场强度,其中第三个周期的腔的相位和幅值由于失效而设置为 null。至此,基于软核的超导腔失效在线补偿系统很好地将计算过程与通信过程结合了起来,使得整个过程得以简化和加速。

4 结论

本文以 C-ADS 注入器 II 的 CM4 加速器结构为例,介绍了 FPGA 遗传算法模块建立过程,给出了在一定初始条件下 FPGA 遗传算法模块的计算结果,并应用束流动力学软件模拟计算,定性和定量地验证了 FPGA 遗传算法模块的可靠性。此外,为了提高程序灵活性和缩短总体补偿时间,将 FPGA 遗传算法程序封装为带中断信号的 IP 核,结合嵌入式 Linux 系统以及 EPICS 分布式控制系统,令该超导腔失效补偿系统更便于应用于大型加速器装置。在今后的研究过程中,随着 FPGA 技术的发展、加速器系统其它部分的改进以及算法的优化,有望在非停束的时间限制完成补偿过程。

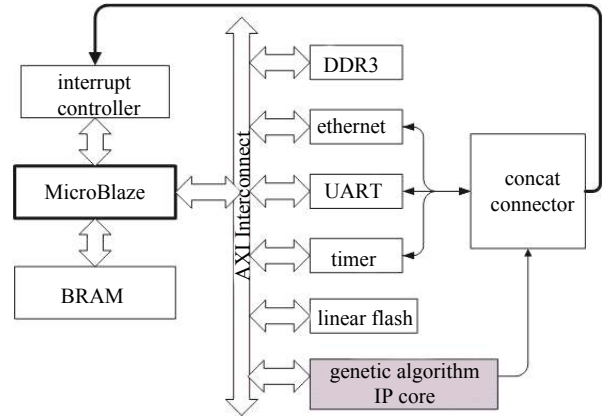


Fig. 7 The hardware platform of the system
图 7 系统的硬件平台

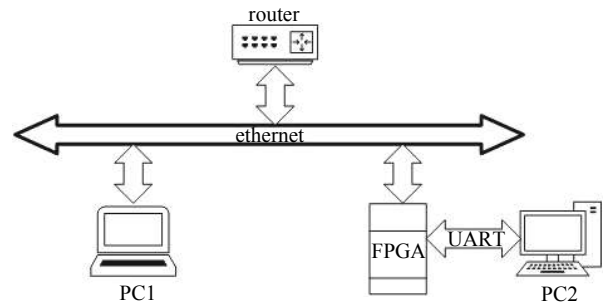


Fig. 8 The communication test platform
图 8 通信测试平台示意图

Period1:			Period4:		
Phase/°	-11.8871		Phase/°	-27.1655	
eacc	4.9694		eacc	4.0377	
B/T	4.2863		B/T	5.4864	
Period2:			Period5:		
Phase/°	-17.8968		Phase/°	-10.8201	
eacc	3.3658		eacc	4.3445	
B/T	5.0574		B/T	0.4545	
Period3:					
Phase/°	null				
eacc	null				
B/T	1.7574				

Fig. 9 Diagram of setting up the calculated parameters to PVs
图 9 计算结果设置到 PV 量的图示

参考文献:

[1] 詹文龙, 徐珊珊. 未来先进核裂变能——ADS嬗变系统[J]. 中国科学院院刊, 2016, 31(s2): 32-36. (Zhan Wenlong, Xu Hushan. Future advanced nuclear fission energy—ADS transmutation system[J]. Bulletin of Chinese Academy of Sciences, 2016, 31(s2): 32-36)

[2] 孙彪. 中国ADS加速器关键元件失效补偿及匹配研究[D]. 北京: 中国科学院大学, 2015: 27-30. (Sun Biao. Compensation-rematch for major element failure

- of the C-ADS linac[D]. Beijing: University of Chinese Academy of Sciences, 2015: 27-30)
- [3] 邵勇, 戴建枰, 薛舟, 等. C-ADS注入器 I 超导腔失效补偿模拟研究[J]. *核电子学与探测技术*, 2016, 36(10): 1016-1019. (Shao Yong, Dai Jianping, Xue Zhou, et al. Simulation for compensation of superconducting cavity in C-ADS injector-I[J]. *Nuclear Electronics & Detection Technology*, 2016, 36(10): 1016-1019)
- [4] Xue Zhou, Dai Jianping, Meng Cai. A new method for compensation and rematch of cavity failure in the C-ADS Linac[J]. *Chinese Physics C*, 2016, 40: 067003.
- [5] Galambos J, Henderson S, Zhang Y, et al. A fault recovery system for the SNS superconducting cavity linac[C]//Proceedings of LINAC. 2006: 174-176.
- [6] Galambos J. Operational experience of a superconducting cavity fault recovery system at the Spallation Neutron Source[C]//Proceedings of the Workshop on Utilisation and Reliability of High Power Proton Accelerators. 2007: 170.
- [7] Biarrotte J L, Uriot D. Dynamic compensation of an rf cavity failure in a superconducting linac[J]. *Physical Review Special Topics—Accelerators and Beams*, 2008, 11: 072803.
- [8] 赵世亮. 基于FPGA硬核的IOC应用展望[D]. 上海: 中国科学院上海应用物理研究所, 2009: 23-26. (Zhao Shiliang. Prospect on the Application of FPGA embedded hard core technology in IOC[D]. Shanghai: Shanghai Institute of Applied Physics, Chinese Academy of Sciences, 2009: 23-26)
- [9] Xilinx. Kintex-7 FPGA KC705[EB/OL]. <https://china.xilinx.com/products/boards-and-kits/ek-k7-kc705-g.html>.
- [10] Wangler T P. RF linear accelerators[M]. Weinheim: Wiley-VCH, 2008.
- [11] Li Zhihui, Cheng Peng, Geng Huiping, et al. Physics design of an accelerator for an accelerator-driven subcritical system[J]. *Physical Review Special Topics—Accelerators and Beams*, 2013, 16: 080101.
- [12] Xilinx. PetaLinux tools documentation reference guide[EB/OL]. 2019-10-30. https://www.xilinx.com/support/documentation/sw_manuals/xilinx2019_2/ug1144-petalinux-tools-reference-guide.pdf.
- [13] Xilinx. PetaLinux tools documentation command line reference guide[EB/OL]. 2019-10-30. https://www.xilinx.com/support/documentation/sw_manuals/xilinx2019_2/ug1157-petalinux-tools-command-line-guide.pdf.