快速关断半导体开关工作特性及实验研究

王淦平1.2, 李飞1, 金晓1, 宋法伦1, 张琦1.2

(1.中国工程物理研究院应用电子学研究所,高功率微波技术重点实验室,四川 绵阳 621900;2.中国工程物理研究院研究生院,北京 100088)

摘 要: 介绍了快速关断半导体开关(DSRD)的工作原理,研究了开关内部的物理过程,分析了系统参数 对开关输出特性的影响,研究发现:基区材料的击穿阈值越高、载流子饱和漂移速度越大输出电压上升速率越 快;基区高的电场击穿阈值或低的掺杂浓度会增加器件关断时间和最大工作电压;考虑各参数的影响,基于高 击穿阈值的 DSRD 是实现快脉冲输出的理想器件;缩短正向泵浦时间可有效抑制预脉冲,当正向泵浦时间小于 200 ns 时,输出脉冲波形基本不变;为了获得理想的脉冲前沿,反向电流应在达到峰值时完成对注入电荷的抽 取。设计了单前级开关的 DSRD 泵浦电路,研制了基于 DSRD 的快脉冲产生系统,输出脉冲前沿约4 ns,电压约 8 kV,电压上升速率约2 kV/ns,满足 FID 开关器件对触发电压的要求。

关键词:固态脉冲发生器;高功率半导体断路开关;快前沿脉冲;脉冲功率技术 中图分类号:TN62 **文献标志码:** A **doi**:10.11884/HPLPB202032.190298

Study of ultrafast semiconductor opening switch

Wang Ganping^{1,2}, Li Fei¹, Jin Xiao¹, Song Falun¹, Zhang Qi^{1,2}

Science and Technology on High Power Microwave Laboratory, Institute of Applied Electronics, CAEP, P. O. Box 919-1015, Mianyang 621900, China;
 Graduate School, China Academy of Engineering Physics, Beijing 100088, China)

Abstract: In this paper, the working principle of drift step recovery diode (DSRD) is introduced. The relation between the device parameters and switching characteristic is revealed by studying the physics processes inside DSRD. The analyses show that the rising rate of output pulse is proportional to the electric field breakdown threshold and saturated drift velocity of carrier. Large breakdown threshold and low doping level are benefitial to improve the maximum operation voltage, but the switching time will be increased also. In general, high breakdown threshold is necessary for DSRD with excellent performance. In addition, for the expanding of the diffusion zone over time, the pre-pulse can be reduced with short pumping time, which is obvious when forward current time is larger than 200 ns. To obtain an ideal pulse front, the injected charge should be exhausted as soon as the backward current just achieves maximum. By a simple pumping circuit, a fast pulse generator based on DSRD with the rise time of about 4 ns and the amplitude of 8 kV was designed, which can be used to trigger the fast ionization diode.

Key words: solid state pulse generator; high power semiconductor opening switch; fast rise-time; pulse power technology

随着高功率微波(HPM)技术的发展,小型化、阵列化、长寿命的 HPM 源是未来发展的主流方向。目前 HPM 源的工作频率、抖动和寿命主要受限于脉冲功率源的能力,传统的采用火花隙开关的脉冲功率源存在气体恢 复和电极烧蚀等问题,很难满足未来 HPM 源发展需求,因此发展高重频、低抖动、长寿命的开关技术是目前亟待 解决的问题^[1]。20 世纪 80 年代初俄罗斯科学家提出了一种新的开关导通机理——超快碰撞电离波理论,并在此 基础上研制出快速离化开关(FID)。由于具有功率容量大、重复频率高高、抖动小和长时间稳定运行等特点^[24], FID 逐渐成为脉冲功率技术研究的热点。目前,德国 FID 公司研制的 FID 高压系列固态源已经可以部分满足 HPM 技术的需求。

为了实现 FID 工作在离化波导通状态,需要外加一个电压上升速率约 1 kV/ns 的触发脉冲,考虑到对重频和前

^{*} 收稿日期:2019-08-14; 修订日期:2019-10-29

基金项目:国家高技术研究计划项目;装备预研重点实验室基金项目

作者简介:王淦平(1983—),男,博士研究生,副研究员,主要从事脉冲功率技术研究;wanggpcaep@163.com。

沿的要求,基于漂移阶跃恢复二极管(DSRD)的快速触发电路是一个理想的选择^[5]。DSRD 是一种半导体断路开关,通过 pn 结中载流子的注入和抽取可实现快前沿的高压脉冲输出,其典型的工作电压为 500~2 000 V,关断时间可达百 ps 级^[6],并且多个 DSRD 开关串联运行关断时间基本不变,从而可以进一步提高输出电压和电压上升速率。

自 DSRD 问世以来俄罗斯的 loffe 研究所开展了大量的研究工作,他们在开关器件和脉冲源的研制方面取得 了显著的成果^[7-8],基于 DSRD 的脉冲发生器具有前沿数 ns、电压数十 kV 及重频数 MHz 的脉冲输出能力,并随着 宽禁带半导体的应用具有显著的上升空间^[9]。国内在 DSRD 方面的研究尚属起步阶段,主要由中电十三所、西北 核技术研究所、华中科技大学、中国工程物理研究院等单位开展了相关方面的研究^[10-13]。本文主要介绍了 DSRD 的基本工作原理,分析了器件结构对开关特性的影响,验证了 DSRD 实现快前沿脉冲电压输出的能力,为 FID 的研 究提供技术支持。

1 DSRD 工作机理

与普通二极管结构相似, DSRD 具有 pin 结构, 通过对 pn 结注入抽取过程的详细分析, 可以研究器件结构参数对开 关特性的影响。如图 1 所示, 在正向注入过程中掺杂浓度为 N_d 的 n 基区可划分为两部分, 一个是 pn 结附的高浓度等离子 体扩散区域, 另一部分是扩散区与 n⁺层之间的准中性区域。

设 W_d 为扩散区的宽度, 有

$$W_{\rm d} \approx \sqrt{D\tau_+}$$
 (1)

式中: D 为空穴的双极扩散系数; τ₊为正向注入电流时间。部分 注入的空穴以漂移波的形式进入到准中性区, 漂移波波速为

$$v_{\rm f} \approx j_+/qN_{\rm d} \tag{2}$$

式中:*j*₊为正向电流密度; *q* 为元电荷电量。如图 1 中 *t*₁ 时刻所示, 与扩散区相比, 漂移波中的等离子体浓度要低几个量级。

当电流反向时(t₂时刻), DSRD 开始抽取过程, 此时 pn 结 附近的扩散区出现反向的浓度梯度, 同时漂移波的运动方向与 注入过程相反, 漂移区宽度减小。当 pn 结处的电子浓度为零 时空间电荷区(SCR)出现(t₃时刻), 该区域以速度 v_{SCR} 与漂移 区相向而行。由于 SCR 的出现, 使得器件电压 U_D逐渐增加, 电压变化率与 SCR 的参数有以下关系

$$dU_{\rm D}/dt \approx \frac{qN_{\rm SCR}W_{\rm SCR}v_{\rm SCR}}{\varepsilon} = E_{\rm m}v_{\rm SCR}$$
(3)



Fig. 1 Sketches of electric field and plasma concentration profiles during the opening process
图 1 DSRD 内部载流子变化

式中: N_{SCR} 为 SCR 内的电荷密度,主要包含施主杂质浓度 N_d 和从扩散区抽取的空穴 N_p 两部分; W_{SCR} 为 SCR 宽度; ε 为基区材料的介电常数; E_m 为 SCR 的最大电场强度。

由于扩散区浓度高, SCR 的扩散速度较慢, 所以此时器件两端电压增加较慢, 当 SCR 与相向运动的漂移区波 头相遇时 DSRD 所储存的等离子体被全部抽尽, 高浓度的扩散区消失(*t*4 时刻), 此时反相电流密度 *j*达到峰值, 由 于 n 基区内不存在非平衡载流子, 根据式(4) SCR 的扩展速度明显加快, 导致器件两端的电压及电压增长率迅速增 加, 与此同时 DSRD 中的反向电流快速转向负载, 并形成一个快前沿的脉冲电压。

$$v_{\rm SCR} \approx j_-/qN_{\rm d} \tag{4}$$

DSRD的最大关断时间 τ_{off} 定义为注入等离子体抽尽(t_4)到 pn 结电场达到击穿阈值 E_a 的时间,如公式(5)所示,其中 W_m 是器件击穿时 SCR 宽度。由公式可知击穿阈值越高或掺杂浓度越低,关断时间越长,输出脉冲前沿越长,例如掺杂浓度为 10¹⁴ cm⁻³ 的硅基器件的关断时间约为 1 ns。

$$\tau_{\rm off} \approx \frac{W_{\rm m}}{v_{\rm s}} = \frac{\varepsilon E_{\rm a}}{q N_{\rm d} v_{\rm s}} \tag{5}$$

公式(6)是 DSRD 最大工作电压与器件参数的关系,可见提高击穿阈值或降低基区掺杂浓度可以明显提高器件的最大工作电压,但是正如公式(5)所示,器件的关断时间也会增加,考虑到最大电压与阈值电场的平方关系,高击穿阈值的半导体材料是实现高压快速关断 DSRD 器件的首选。

$$U_{\rm max} = \frac{\varepsilon E_{\rm a}^2}{2qN_{\rm d}} \tag{6}$$

DSRD关断时电流全部流向负载,根据反相电流密度的上限 j_=j_s和器件的面积 A,可以得到器件最大切断电流 I_{max} 为

$$I_{\max} \approx j_s A \tag{7}$$

为了避免趋肤效应的影响,保证电流分布的均匀性,单个器件的半径 R 应该满足以下关系

$$\frac{v_{\rm s}\sqrt{\varepsilon_{\rm r}}}{c} < \frac{W_{\rm m}}{2R} \tag{8}$$

其中c为真空中电磁波传播速度,根据公式(5)~(8)得到的最大切断电流为

$$I_{\rm max} \approx \frac{\varepsilon_0 \pi E_{\rm m} \tau_{\rm off} c^2}{4} \tag{9}$$

对于硅器件来说,当切断时间为1ns时最大切断电流可大于10kA。

为了实现快前沿的输出脉冲,在反向抽取过程中需要 SCR 以饱和漂移速度 v_s运动,随着 SCR 的展宽, pn 结的 最大电场强度增加,由公式(3)可知器件两端电压上升速率增加,为了器件不发生雪崩击穿 pn 结处最大电场强度 不能超过击穿阈值 *E*_a,对于硅来说 *E*_a=2×10⁵ V/cm。考虑到硅中电子饱和漂移速度为 10⁷ cm/s,根据公式(3)可得 硅基 DSRD 最大电压增长率为 2 kV/ns,满足 FID 对触发电压的要求(d*U*/d*t*~1 kV/ns)。从公式(3)也可以看出采用 击穿阈值高的材料可以提高输出电压上升速率,例如对于 SiC 基 DSRD,最大电压增长率可高于 10 kV/ns。

2 泵浦电流参数分析

除了器件的结、材料及掺杂特性外,正反向泵浦电流参数是影响输出脉冲前沿的重要因素。如公式(1)所示, 正向泵浦时间决定着扩散区的宽度,减小正向注入时间可以有效地降低预脉冲电压。不同正向泵浦时间下的输出 脉冲波形如图 2 所示。在正向泵浦注入电荷总量不变的情况下,正向注入时间越长输出脉冲前沿越缓,当注入时 间小于 200 ns 时,输出脉冲波形基本不变,通常正向泵浦时间在百 ns 量级。

对于反向泵浦电流来说,在反向电流上升时间不变的情况下,随着电流峰值的增加,基区中 SCR 的扩展速度 增加直至饱和漂移速度,输出脉冲前沿变快峰值增大,但是由于准中性区电场的存在,反向电流越大准中性区的电 压越高,造成输出脉冲的预脉冲电压(反向抽取 t₂~t₄时间段器件电压)增加,如图 3 所示。同时由于准中性区多子 的存在,较强的电场会导致弱电离的产生,从而使器件关断失败,通常选择反向电流密度的上限为*j*_s=qN_dv_s。



图 2 不同正向泵浦时间下的输出脉冲波形

Fig. 3 Output voltage under different backward current amplitude 图 3 反向电流峰值对输出脉冲的影响

当反向电流峰值不变,随着反向泵浦电流上升时间的增加,输出脉冲前沿呈现减缓的变化趋势,如图4所示。 考虑到基区准中性区电场对器件电压的影响,电流上升时间过短会导致准中性区电场过强,预脉冲电压增大;上升 时间过长时,在反向电流未达到峰值时刻器件基区 SCR 已基本完成了快速的扩展(即负载电压的快速上升过程), 随后输出电压的上升速率主要有驱动电流的前沿决定,所以 为了获得较好的输出波形质量,应使反向电流在达到峰值附 近时完成对注入载流子的抽取。

3 DSRD 实验研究

根据 DSRD 器件的物理结构设计了正反向泵浦电路,并 研制了基于 DSRD 开关堆体的脉冲发生器,如图 5 所示。其 中, V_1 为直流充电电源, R_c 和 R_0 分别为充电电阻和保护电 阻, C_1 , L_1 , S_1 和 C_2 组成的震荡电路为 DSRD 提供了正反向 泵浦电流, L_0 为回路电感, R_{load} 为负载。与典型的采用双级 开关的 DSRD 驱动电路不同,本电路只采用单级开关即可实 现 DSRD 的驱动,这样就不需要考虑正反向泵浦过程中的时 间同步问题,简化了控制电路。本电路的工作原理如下:首 先 V_1 给 C_1 充电,随后触发开关 S_1 并使其导通, C_1 对 DSRD 放电并开启正向泵浦过程,同时正向电流对 C_2 进行充电,通 过参数调节可使 C_2 电压最大时 DSRD进入反向电流阶段,反 向泵浦电流由 C_1 , C_2 同时提供,其峰值约为正向电流的两 倍,当 DSRD 内储存的等离子体全部抽尽时器件快速关断, 电流快速转向负载形成脉冲电压输出。

根据设计参数进行仿真,结果见图 6,其中正向泵浦电流 幅值约 170 A,持续时间约 90 ns,反向电流在 140 ns 将器件中 的等离子体全部抽尽,随后 DSRD 呈现快速阻断状态,在负 载上产生快脉冲,脉冲前沿主要取决于 DSRD 关断速度、负 载及驱动电路参数。

图 7 为实验得到的负载 *R*load 上的电压波形,脉冲前沿约 4 ns,幅值 8 kV,电压上升速率约 2 kV/ns,实验与仿真结果基本一致。实验测得的输出波形尾部震荡比较明显,初步分析 认为可能是由于快速放电的干扰所致,与 DSRD 的状态无关。

4 结 论

本文通过对 DSRD 内部物理过程的研究, 阐述了器件关 断时间、工作电压、切断电流等参数与 DSRD 结构之间的关 系, 分析了泵浦电流参数对输出脉冲前沿的影响。根据器件 参数设计并研制了 DSRD 的驱动单元, 该驱动电路采用单开 关的串联谐振方式对 DSRD 进行泵浦, 显著简化了前级开关 的控制系统。研制了基于 DSRD 的脉冲发生器, 在负载上实 现了幅值 8 kV、脉冲前沿约 4 ns的脉冲输出, 该输出脉冲电 压上升速率约 2 kV/ns, 满足 FID 对驱动电压的要求。下一步 将采用该发生器开展 FID 开关特性的研究工作。



Fig. 4 Output voltage under different backward current rise time 图 4 反向电流上升时间对输出脉冲的影响







参考文献:

- 梁琳, 余岳辉. 半导体脉冲功率开关发展综述[J]. 电子电力技术, 2012, 46(12): 42-45. (Liang Lin, Yu Yuehui. Review on development of semiconductor pulse power switches[J]. Power Electronics, 2012, 46(12): 42-45.)
- [2] Grekhov I V, KardoSysoev A F. Sub-nanosecond current drops in delayed breakdown of silicon p-n junction [J]. Sov Tech Phys Lett, 1979, 5(8): 395-396.
- [3] Grekhov I V, KardoSysoev A F, Kostina L S, et al. High-power subnanosecond switches [J]. Electronics Letters, 1981, 17(12): 422-423.
- [4] Focia R J, Schamiloglu E, Fleddermann C B. Simple techniques for the generation of high peak power pulses with nanosecond and subnanosecond rise times[J].

Rev Sci Instrum, 1996, 67(7): 2626-2629.

- [5] Grekhov I V. Pulse power generation in nano-and subnanosecond range by means of ionizing fronts in semiconductors: the state of the art and future prospects [J]. IEEE Trans Plasma Science, 2010, 38(5): 1118-1123.
- [6] Grekhov I V, Mesyats G A. Physical basis for high-power semiconductor nanosecond opening switches [J]. IEEE Trans Plasma Science, 2000, 28(5): 1540-1544.
- [7] Lyublinsky A G, Korotkov S V, Aristov Y V, et al. Pulse power nanosecond-range DSRD-based generators for electric discharge technologies [J]. IEEE Trans Plasma Science, 2013, 41(10): 2625-2629.
- [8] Nikoo M S, Hashemi S M, Dilmaghanian M O. DSRD-based high-power repetitive short-pulse generator containing GDT: Theory and experiment[J]. IEEE Trans Plasma Science, 2017, 45(8): 2341-2350.
- [9] Ivanov P, Kon'kovb O, Samsonovac T. Electrical performance of 4H-SiC based drift step recovery diodes [J]. Materials Science Forum, 2016, 858: 761-764.
- [10] 王亚杰,何鹏军, 荆晓鹏, 等. 基于漂移阶跃恢复二极管开关的脉冲源仿真计算[J]. 强激光与粒子束, 2018, 30: 095005. (Wang Yajie, He Pengjun, Jing Xiaopeng, et al. Simulation and calculation of pulsed power source based on drift step recovery diode switching[J]. High Power Laser and Particle Beams, 2018, 30: 095005)
- [11] 方旭, 丁臻捷, 浩庆松, 等. 基于DSRD的高重频亚纳秒脉冲产生方法研究[C]//第四届全国脉冲功率会议. 2015. (Fang Xu, Ding Zhenjie, Hao Qingsong, et al. Study on generation of drift step diodes for sub-nanosecond switching and high repetition rate operation//The 4th China Pulse Power Conference. 2015)
- [12] 马红梅, 刘忠山, 杨勇, 等. 新型亚纳秒半导体切断开关研制[J]. 器件制造与应用, 2010, 35(4): 337-339. (Ma Hongmei, Liu Zhongshan, Yang Yong, et al. Design and manufacture of novel sub-nanosecond opening semiconductor switch[J]. Manufacturing and Application of Device, 2010, 35(4): 337-339.
- [13] 梁勤金, 石小燕, 曹晓阳. 一种快速离化波开关及其在高压脉冲源中的应用[J]. 电讯技术, 2010, 50(5): 68-71. (Liang Qinjin, Shi Xiaoyan, Cao Xiaoyang. A fast ionization wave switch and its application in high voltage pulser[J]. Telecommunication Engineering, 2010, 50(5): 68-71)