

Ku 波段微波单片集成电路 6 位数字衰减器设计*

周守利¹, 张景乐¹, 吴建敏¹, 周瞻成¹, 程元飞²

(1. 浙江工业大学信息工程学院, 杭州 310023; 2. 上饶师范学院, 江西上饶 334001)

摘要: 基于 GaAs 0.25 μm 增强/耗尽型 (E/D) 赝配高电子迁移率晶体管 (pHEMT) 工艺, 研制了一款 Ku 波段 6 位数字衰减器微波单片集成电路 (MMIC)。该 6 位数字衰减器由 6 个基本衰减位级联组成, 可实现最大衰减量为 31.5 dB、步进为 0.5 dB 的衰减量控制。采用简化的 T 型衰减结构, 实现了 0.5 dB 和 1 dB 的衰减位。16 dB 衰减位采用开关型衰减拓扑, 在提高衰减平坦度的同时, 有效降低其附加相移。测试结果表明, 在 12~18 GHz 的频率内, 数字衰减器衰减 64 态均方根误差 (RMS) 小于 0.25 dB, 附加相移为 $-0.5^\circ \sim +9.5^\circ$, 插入损耗小于 4.9 dB, 输入输出驻波比均小于 1.5 : 1。芯片尺寸为 3.00 mm \times 0.75 mm。该芯片电路具有宽频带、高衰减精度、小尺寸的特点, 主要用于微波相控阵收发组件、无线通讯等领域。

关键词: Ku 波段; 砷化镓; 数字衰减器; 高衰减精度; 微波单片集成电路

中图分类号: TN432

文献标志码: A **doi:** 10.11884/HPLPB201931.190049

Design of Ku-band 6 bit digital attenuator of microwave monolithic integrated circuit

Zhou Shouli¹, Zhang Jingle¹, Wu Jianmin¹, Zhou Shancheng¹, Cheng Yuanfei²

(1. College of Information Engineering, Zhejiang University of Technology, Hangzhou 310023, China;

2. Shangrao Normal University, Shangrao 334001, China)

Abstract: A Ku-band 6 bit digital attenuator of microwave monolithic integrated circuit (MMIC) was developed based on GaAs E/D pseudomorphic high electron mobility transistor (pHEMT) process. The 6 bit digital attenuator was made up of six base states. It could obtain maximum attenuation of 31.5 dB with the attenuation step of 0.5 dB. 0.5 dB and 1 dB attenuation bits were realized by adopting simplified T-type structure. In the 16 dB attenuation bit, a switched-path-type topology was employed to improve the attenuation flatness and reduce the additional phase shift effectively. The measurement results show that in the range of 12–18 GHz, the 64-state root mean square (RMS) error is less than 0.25 dB, the phase variation is from -0.5° to $+9.5^\circ$, the insertion loss is less than 4.9 dB and the input and output voltage standing wave ratios are both less than 1.5 : 1. The chip size is 3.00 mm \times 0.75 mm. The MMIC chip has the characteristics of wide bandwidth, high attenuation accuracy and small size. It can be mainly used in fields such as microwave phased array radar transceiver components and communication.

Key words: Ku-band; GaAs; digital attenuator; high attenuation accuracy; microwave monolithic integrated circuit

PACS: 84.30.-r; 84.32.-y; 84.40.Dc

微波单片集成电路 (MMIC) 是用半导体工艺将有源元器件、无源元器件、分布网络元器件以及各种连接元器件集成在同一片半导体芯片上, 实现单一或者复杂组件功能^[1]。随着微波通讯技术的发展, MMIC 以其小型紧凑、稳定性好、抗干扰能力强、批量生产成本低和产品性能一致性好等优点, 在军事电子对抗以及民用通讯系统中得到广泛应用^[2]。

数字衰减器主要应用于现代相控阵系统收发 (T/R) 组件中, 起到增益控制、多通道之间信号的平衡等功能^[3-4]。它和移相器构成的幅相控制电路是 T/R 组件的核心部分, 实现对信号相位和幅度的改变^[5-6]。数字衰减器的附加相

* 收稿日期: 2019-02-22; 修订日期: 2019-10-08

基金项目: 江西省教育厅科技计划项目 (GJJ180875); 中国博士后科学基金项目 (2013M540147)

作者简介: 周守利 (1972—), 男, 副教授, 主要从事复杂航空系统电子信息技术研究; zhoushl@zjut.edu.cn。

通信作者: 程元飞 (1976—), 男, 讲师, 主要从事物理电子学和集成电路技术研究; 405744092@qq.com。

移直接影响到幅相控制电路的移相精度,因此在要求数字衰减器在工作频带内满足衰减精度的同时,也要对附加相移提出更高的要求^[7-9]。

近年来,国内外对数字衰减器的文献报道有很多。2015年, Dong-Hwan Shin 等研制了一款 Ku 波段 4 位数字衰减器^[10],其衰减均方根误差小于 0.5 dB,附加相移为±5°。2012年,南京理工大学戴永胜等研制了一款 2~18 GHz 频段 6 位数字衰减器^[11],其衰减均方根误差小于 1 dB,附加相移为-1.53°~+6.28°。2016年,中国电子科技集团公司第十三研究所谢媛媛等研制了一款 DC~18 GHz 频段 6 位数字衰减器^[12],其衰减均方根误差小于 0.7 dB,附加相移为-28°~+4°。以上三款芯片开关控制器件都采用 GaAs pHEMT 器件。GaAs pHEMT 器件比起 PIN 二极管和 GaAs 金属半导体场效应晶体管(MESFET),导通插入损耗更小、速度更快、截止频率更高,因此已经成为研制数字衰减器的首选^[13]。

基于 GaAs 0.25 μm E/D pHEMT 工艺,本文研制了一款 Ku 波段 MMIC 6 位数字衰减器。该数字衰减器采用 GaAs pHEMT 开关器件,通过 6 个基本衰减级级联组成,实现步进为 0.5 dB,最大衰减量为 31.5 dB 的衰减量控制。测试结果表明,在工作频带 12~18 GHz 内,数字衰减器的输入驻波比小于 1.35 : 1,输出驻波比小于 1.5 : 1,插入损耗小于 4.9 dB,衰减 64 态均方根误差小于 0.25 dB,附加相移为-0.5°~+9.5°。

1 pHEMT 开关模型

本文设计的数字衰减器由 pHEMT、微带线和电阻构成。pHEMT 在电路中起到开关作用,电阻对传输信号起到衰减作用。pHEMT 作为开关器件使用时,栅极作为控制端,源极和漏极作为射频输入和输出两端。其开关电路结构和其简化等效电路模型如图 1 所示, R_g 为栅极串联电阻,起到隔离信号的作用。

通过控制 pHEMT 的栅极电压 V_g 来控制其源漏间的导通和截止状态。pHEMT 开关管只工作在截止区和线性区两个状态,几乎没有直流功耗,属于无源器件,其偏置电路十分简单,适用于微波高集成度控制电路的应用。如图 1 开关模型进行分析,当 V_g 为 0 V 时,等效电阻 R 很小,等效电容 C 较大,pHEMT 处于导通状态,其插入损耗的幅频特性十分平坦;当 V_g 为 -5 V 时,等效电阻 R 较大,等效电容 C 较小,pHEMT 处于截止状态,其隔离度显示出了很强的频率相关性。pHEMT 开关特性主要受其栅宽大小的影响,栅宽越大,导通时插入损耗越小,但截止时隔离度会变焦^[14]。

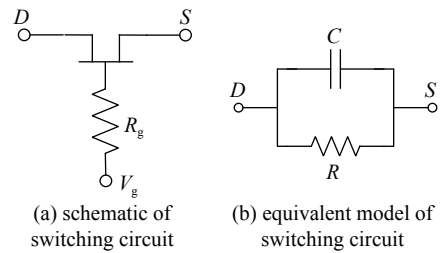


Fig. 1 Schematic and equivalent model of switching circuit
图 1 开关电路及等效电路模型示意图

2 电路设计

数字衰减器的电路拓扑如图 2 所示,6 个基本衰减位都由独立的控制信号控制。根据基本衰减位的端口驻波特性和,按照 0.5, 4, 2, 8, 1 dB 和 16 dB 的排列方式级联组成,实现步进为 0.5 dB,最大衰减量为 31.5 dB 的衰减量控制。

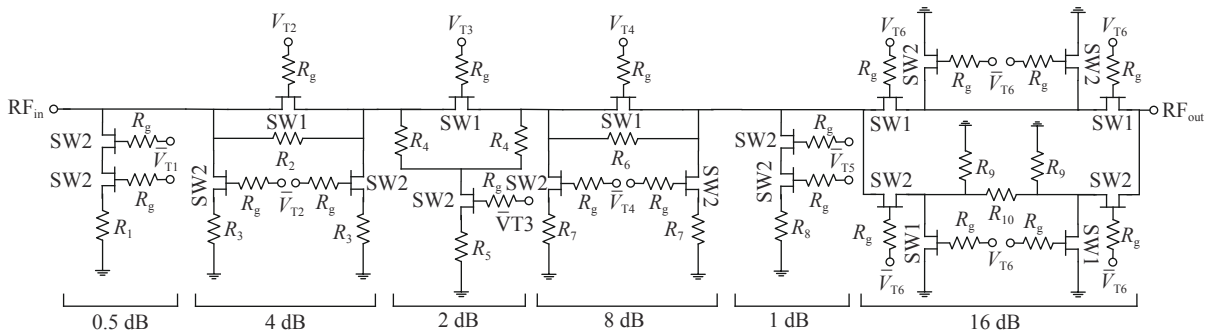


Fig. 2 Circuit topology of digital attenuator
图 2 数字衰减器的电路拓扑

0.5 dB 和 1 dB 衰减位采用的是简化的 T 型衰减器结构,仅采用一个并联电阻进行衰减,开关选用两个小尺寸的管子串联而成。参考态时信号不衰减,SW2 截止,由于 SW2 的截止电容足够小,对于射频信号相当于开路,增加了隔离度;开关 SW2 导通时,衰减器工作在衰减态,并联支路到地电阻对信号进行衰减。该结构适用于小衰减位,具有结构简单、插入损耗小等优点,且相比于传统的 T 型结构,版图实现面积更小,利于减小芯片尺寸。

2 dB 采用的是开关 T 型衰减器结构, 当处于参考态时, 开关 SW1 导通, 等效为电阻 R_{on} , 开关 SW2 截止, 等效为开路, 衰减器可以近似为小电阻, 信号的幅度与相位变化都不大; 当处于衰减态时, 开关 SW1 截止等效为开路, 开关 SW2 导通, 衰减器可等效为图 3(a) 中的 T 型电阻衰减网络, 其电阻的大小可以通过式(1)和式(2)得出^[15]。

$$R_5 = 2Z_0 \sqrt{10^{\frac{L_1}{10}}} \left(10^{\frac{L_1}{10}} - 1 \right) \quad (1)$$

$$R_4 = (10^{\frac{L_1}{10}} + 1)Z_0 \left(10^{\frac{L_1}{10}} - 1 \right) - R_5 \quad (2)$$

式中: Z_0 是特征阻抗, 其数值为 50 Ω ; L_1 是所需要的衰减量, 即 2 dB。

4 dB 和 8 dB 采用开关 π 型衰减器结构, 衰减态时等效为图 3(b) 中的 π 型电阻衰减网络, 其电阻大小可以通过式(3)和式(4)得出^[15]。该结构虽然插入损耗较大, 但具有衰减量大, 工作频带宽、端口驻波特性好等优点。

$$R_2 = \left\{ \left(10^{\frac{L_2}{10}} + 1 \right) \left[\left(10^{\frac{L_2}{10}} - 1 \right) Z_0 \right] - \frac{1}{R_3} \right\}^{-1} \quad (3)$$

$$R_3 = \left(10^{\frac{L_2}{10}} - 1 \right) Z_0 \left(2 \sqrt{10^{\frac{L_2}{10}}} \right) \quad (4)$$

式中: Z_0 是特征阻抗, 其数值为 50 Ω ; L_2 是所需要的衰减量, 即 4 dB 或 8 dB。

为减少开关管寄生电容对衰减特性的影响, 16 dB 衰减位采用开关型衰减器结构。通过两对单刀双掷开关 (SPDT) 将信号在参考态和衰减态两条路径之间切换。衰减态时该路径仍可等效为 π 型电阻衰减网络, 参考态时该路径实际版图设计采用了一段微带线来抵消衰减时引入的附加相移。该结构虽然增加了两对单刀双掷开关的插入损耗, 但在整个带宽内有很好的衰减平坦度, 减小了对相位的调制, 同时避免了采用两个 8 dB 衰减结构级联达到 16 dB 衰减量的方式而引起的驻波恶化。

3 测试结果

数字衰减器的芯片照片如图 4 所示, 尺寸大小为 3.00 mm \times 0.75 mm。采用微波探针台、开关矩阵和矢量网络分析仪对芯片进行在片测试, 测试条件为: 栅极偏置电压 0/-5 V, 输入功率 $P_{in} = -15$ dBm。如图 5 和图 6 分别所示, 在 12~18 GHz 频带内, 数字衰减器在衰减 64 态下的输入驻波比小于 1.35 : 1, 输出驻波比小于 1.5 : 1。如图 7 所示, 数字衰减器在基态的插入损耗小于 4.9 dB。图 8 为数字衰减器衰减 64 态的相对衰减量, 从中可以看出, 其在整个频带内都具有较好的衰减平坦度。如图 9 所示, 数字衰减器在衰减 64 态下的衰减均方根误差小于 0.25 dB。在工作频段内, 数字衰减器衰减 64 态的附加相移为 $-0.5^\circ \sim 9.5^\circ$, 如图 10 所示。其中衰减均方根误差 $ATT_{err(RMS)}$ 为

$$ATT_{err(RMS)} = \sqrt{\sum_{i=0}^{i=2^N-1} \frac{(M_i - P_i)^2}{2^N}} \quad (5)$$

式中: M_i 和 P_i ($i=0, 1, \dots, 2^N-1$) 分别为实际衰减量和理论值; N 为衰减器位数。

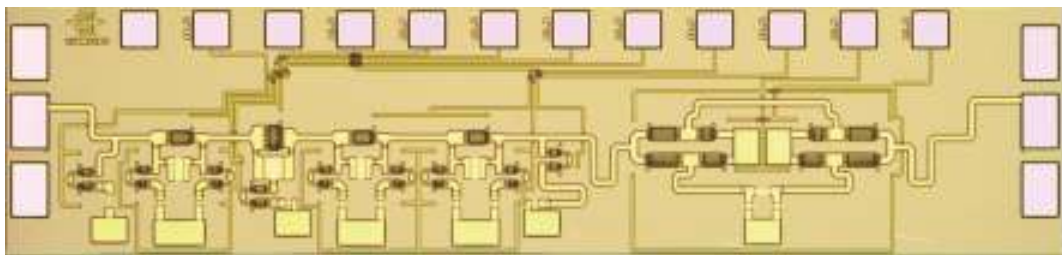


Fig. 4 The photograph of digital attenuator chip

图 4 数字衰减器芯片照片

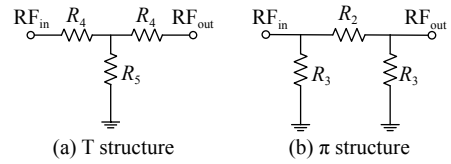


Fig. 3 Resistance attenuation network topology

图 3 电阻衰减网络拓扑

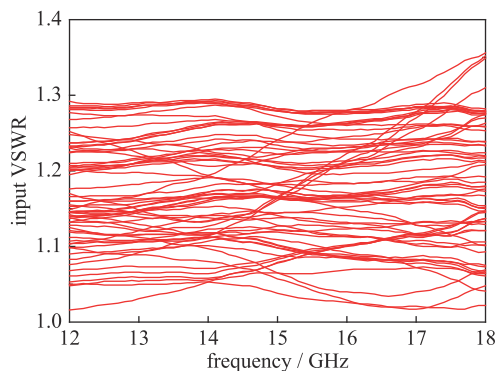


Fig. 5 Measured input VSWR of all 64 states

图 5 衰减 64 态输入驻波比测试结果

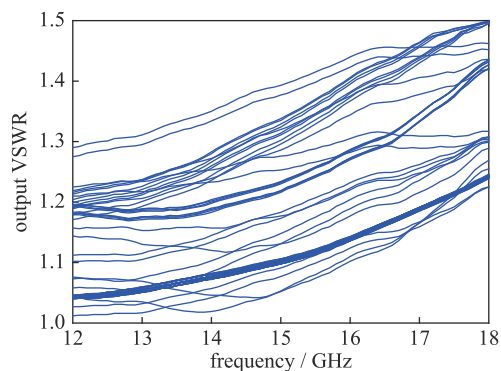


Fig. 6 Measured output VSWR of all 64 states

图 6 衰减 64 态输出驻波比测试结果

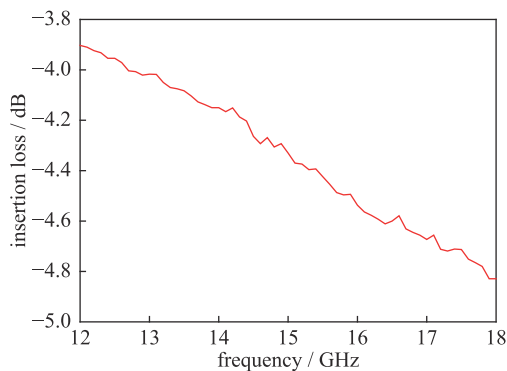


Fig. 7 Measured insertion loss of reference state

图 7 基态插入损耗测试结果

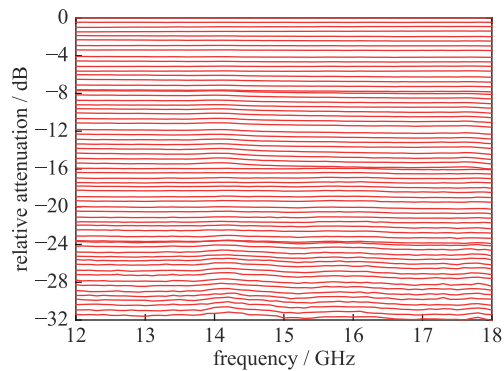


Fig. 8 Measured relative attenuation of all 64 states

图 8 衰减 64 态相对衰减量测试结果

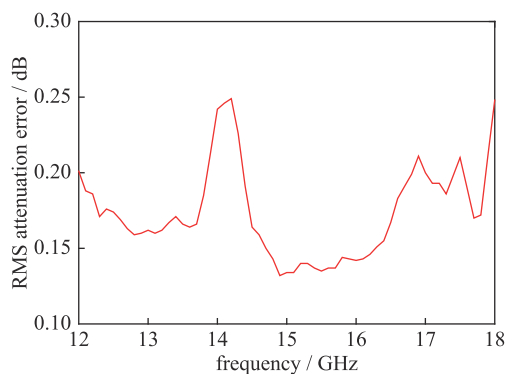


Fig. 9 Measured RMS error of attenuation of all 64 states

图 9 衰减 64 态均方根误差测试结果

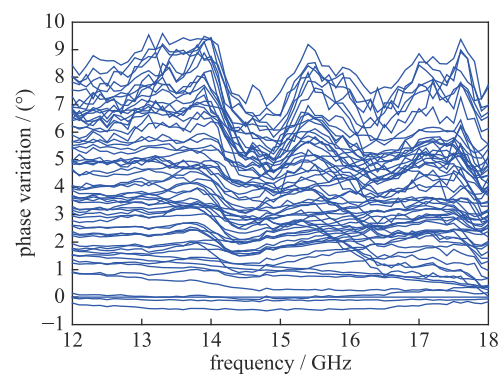


Fig. 10 Measured phase variation of all 64 states

图 10 衰减 64 态附加相移测试结果

4 结 论

本文主要基于 GaAs E/D pHEMT 工艺研制了一款 Ku 波段 MMIC 6 位数字衰减器芯片。芯片尺寸为 $3.00\text{ mm} \times 0.75\text{ mm}$ 。经在片测试结果显示,在工作频带 12~18 GHz 内,数字衰减器的输入驻波比小于 1.35 : 1,输出驻波比小于 1.5 : 1,插入损耗小于 4.9 dB,衰减 64 态均方根误差小于 0.25 dB,附加相移为 $-0.5^\circ \sim +9.5^\circ$ 。该数字衰减器芯片具有较低的插入损耗和附加相移,高衰减精度和良好的衰减平坦度,可广泛应用于微波相控阵雷达收发组件等领域。

参考文献:

- [1] Robertson I D, Lucyszyn S. RFIC and MMIC design and technology[M]. London: Institution of Electrical Engineers, 2001: 1-5.
- [2] Chang K, Bahl I J, Nair V. RF and microwave circuit and component design for wireless system[M]. New York: John Wiley & Sons Inc, 2002: 1-6.
- [3] 张光义. 相控阵雷达系统[M]. 北京: 国防工业出版社, 1994: 13-15. (Zhang Guangyi. Phased array radar system. Beijing: National Defense Industry Press, 1994: 13-15)

- [4] 李静. T/R模块的发展现状及趋势[J]. 半导体情报, 1994, 36(4): 22-28. (Li Jing. Development and trend of T/R module. Semiconductor Information, 1994, 36(4): 22-28)
- [5] Davulcu M, Caliskan C, Kalyoncu I, et al. 7-bit SiGe-BiCMOS step attenuator for X-band phased-array RADAR applications[J]. *IEEE Microwave and Wireless Components*, 2016, 26(8): 598-600.
- [6] Barov A A, Kondratenko A V. GaAs MMIC digital phase shifter and attenuator for space-based APAR[C]//22nd International Crimean Conference Microwave & Telecommunication Technology. 2012: 91-92.
- [7] Ku B H, Hong S C. 6-bit CMOS digital attenuator with low phase variations for X-band phased-array systems[J]. *IEEE Trans Microwave Theory and Techniques*, 2010, 58(7): 1651-1663.
- [8] Zhao Jing, Zhang Bo, Yang Xiaofeng. A 25-30 GHz 6-bit digital attenuator with high accuracy and low insertion loss[C]//IEEE MTT-S International Wireless Symposium(IWS). 2016: 1-3.
- [9] 张滨, 李富强, 杨柳, 等. 带数字驱动的Ku波段6位数控衰减器设计[J]. 半导体集成电路, 2016(7): 499-503. (Zhang Bin, Li Fuqiang, Yang Liu, et al. Design of Ku-band 6 bit digital attenuator with digital driver. Semiconductor Integrated Circuits, 2016(7): 499-503)
- [10] Shin D H, Jeong J C, Moon S M, et al. Compact Ku-band GaAs multifunction chip for SATCOM[C]//Phased Arrays. Radar Conference. 2015: 449-452.
- [11] 戴永胜, 李平, 孙宏途, 等. 高性能2~18 GHz超宽带MMIC 6位数字衰减器[J]. 微波学报, 2012, 28(6): 80-83. (Dai Yongsheng, Li Ping, Sun Hongtu, et al. High performance 2-18 GHz UWB MMIC 6 bit digital attenuator. Journal of Microwaves, 2012, 28(6): 80-83)
- [12] 谢媛媛, 陈凤霞, 高学邦. 一种超小型DC~18 GHz MMIC 6 bit 数字衰减器[J]. 半导体集成电路, 2016(8): 580-585. (Xie Yuanyuan, Chen Fengxia, Gao Xuebang. A microminiature DC~18 GHz MMIC 6 bit attenuator. Semiconductor Integrated Circuits, 2016(8): 580-585)
- [13] 黎明, 张海英, 徐静波, 等. GaAs基E/D PHEMT技术单片集成微波开关及其逻辑控制电路[J]. 半导体学报, 2008, 29(9): 1823-1826. (Li Ming, Zhang Haiying, Xu Jingbo, et al. Monolithic integrated switches and logic control circuits with E/D mode GaAs PHEMTs. *Journal of Semiconductors*, 2008, 29(9): 1823-1826)
- [14] 王康睿. 0~4 GHz MMIC集成串并转换数控衰减器芯片研制[D]. 杭州: 浙江大学, 2018: 19-22. (Wang Kangrui. Design of a 0-4 GHz MMIC digital step attenuator integrated with serial-to-parallel converter. Hangzhou: Zhejiang University, 2018: 19-22)
- [15] 刘云刚, 陈依军, 全金海. 超低附加相移0.5 GHz~18 GHz六位数控衰减器芯片设计[J]. 电子信息对抗技术, 2013, 28(2): 72-76. (Liu Yungang, Chen Yijun, Quan Jinhai. Design of 0.5 GHz-18 GHz MMIC 6-bit digital attenuator with a small phase variation. Electronic Warfare Technology, 2013, 28(2):72-76)