

引用格式: SHE Shixian, ZHANG Ye, HUANG Zhiwei, et al. Effect of the Thickness of the a-Si Bonding Layer at InGaAs/Si Bonded Interface on the Performance of InGaAs/Si Avalanche Photodiode[J]. Acta Photonica Sinica, 2022, 51(2):0251218

余实现,张焯,黄志伟,等. InGaAs/Si 键合界面 a-Si 键合层厚度对 InGaAs/Si 雪崩光电二极管性能的影响[J]. 光子学报, 2022, 51(2):0251218

InGaAs/Si 键合界面 a-Si 键合层厚度对 InGaAs/Si 雪崩光电二极管性能的影响

余实现,张焯,黄志伟,周锦荣,柯少颖

(闽南师范大学 物理与信息工程学院, 福建 漳州 363000)

摘 要:为从根本上阻断 InGaAs/Si 之间的失配晶格,获得低噪声的 InGaAs/Si 雪崩光电二极管,理论上在 InGaAs/Si 键合界面插入超薄 a-Si 键合层,彻底隔断键合界面异质晶格,同时保证 InGaAs 吸收层和 Si 倍增层超高的晶体质量和良好的电学传输。模拟了 a-Si 键合层厚度对 InGaAs/Si 雪崩光电二极管性能影响。由于 a-Si 的载流子阻挡作用,器件在室温下获得了超低暗电流,且在偏压大于击穿电压后,光暗电流出现电流间隙,这将为超低噪声 InGaAs/Si 雪崩光电二极管的研制指明方向。

关键词:InGaAs/Si 键合;雪崩光电二极管;a-Si 键合层;晶格失配;异质键合

中图分类号:TN315

文献标识码:A

doi:10.3788/gzxb20225102.0251218

0 引言

雪崩光电二极管(Avalanche Photodiode, APD)是一种常见的微弱光探测器件,常用于量子通信^[1-2]、激光雷达^[3-4]、深空探测^[5-6]等高灵敏度光探测领域。与传统的 PIN 光电探测器相比,APD 倍增区可以在高电场下发生连续碰撞电离,从而实现极高的增益(响应度),其性能主要取决于光的吸收和载流子的倍增。在过去十几年中,以 $\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$ (下文简称 InGaAs)为吸收区,InP 为倍增区的吸收-渐变-电荷-倍增分离结构的 InGaAs/InP APD^[7-9] 由于具备精确调制吸收区和倍增区中的电场而成为主流的研究方向之一。其次,InGaAs 与 InP 晶格匹配,因此 InP 上可以外延出晶体质量极高的 InGaAs 材料。再者,InGaAs 吸收材料在近红外通信波段(1 310 nm 和 1 550 nm)具备极高的吸收系数,因此该器件常被用于远距离传输系统和城域中继网络^[10-12]。

众所周知,高性能 APD 的实现不仅需要高的吸收,而且需要超快的雪崩倍增建立速度,同时具备极低的雪崩倍增噪声,而评价雪崩倍增噪声的关键指标是电子空穴电离系数比(k 值), k 值越小表明单类型载流子在倍增区的碰撞电离越凸显,APD 可以实现越小的噪声。虽然 InGaAs 在近红外波段吸收效率高,然而外延 InP 倍增材料不仅存在高密度深能级缺陷,而且 k 值高达 0.3~0.5^[13-14],因此 InGaAs/InP APD 的噪声极大、带宽受到限制,特别对于单光子探测而言,InP 倍增层中的深能级缺陷会导致器件后脉冲效应加剧,使得器件暗计数率上升。虽然近期有科研人员采用 InAlAs 代替 InP 作为器件倍增层使得器件的带宽得到极大的提高,然而 InAlAs 的 k 值仍然高达 0.15~0.3^[15-16],无法从根本上降低器件噪声,这使得 InP 基器件极难应用于近室温微弱光探测。

为进一步改善器件的噪声特性,将 III-V 族材料与 IV 族材料异族结合成为热门的研究方向^[17-19],IV 族 Si 材料 k 值低至 0.02^[20],因此 Si 材料被认为是最理想的雪崩倍增材料,且单元素 Si 材料中的缺陷密度相比于化合物半导体来说要小得多,更重要的是 Si 基 APD 具备极低的温度灵敏度^[21],能适用于不同温度场合的高性能探测。然而,Si 与 InGaAs 之间仍存在 7.7% 的晶格失配,因此在 Si 上外延的 InGaAs 薄膜中存在高密度的穿透位错($10^9\sim 10^{10}\text{ cm}^{-2}$)^[22]。HAWKINS A R 等^[23]率先采用高温下直接键合的方法将 InGaAs 与 Si 材料异

基金项目:国家自然科学基金(No. 62004087),福建省自然科学基金(No. 2020J01815),漳州市自然科学基金(No. ZZ2020J32)

第一作者:余实现(1999—),男,硕士研究生,主要研究方向为硅基雪崩光电二极管。Email:2452342732@qq.com

导师(通讯作者):柯少颖(1989—),男,副教授,博士,主要研究方向为硅基半导体材料及器件。Email:syke@mnnu.edu.cn

收稿日期:2021-08-17;录用日期:2021-10-08

<http://www.photon.ac.cn>

族键合,并以 InGaAs 为吸收区, Si 为倍增区实现 InGaAs/Si APD 的制备,然而由于直接键合中 InGaAs 与 Si 是直接接触在一起,键合界面失配位错成核导致 InGaAs 中形成高密度位错,使得器件暗电流变大。虽然后续该课题组将键合温度降低至 300°C 并实现气泡的消除^[24],然而键合界面晶格失配问题仍没能得到解决。

为彻底消除 InGaAs/Si 晶格失配对位错成核的影响,在键合界面引入非晶半导体键合层(如 a-Si, a-Ge)是理想的选择,非晶半导体由于没有晶格,因此与单晶 InGaAs 之间不存在晶格失配,失配位错成核的源头被彻底根除。其次,非晶半导体键合不仅可以消除晶格失配的影响,而且可以保证薄膜材料的光电特性,更重要的是相比于绝缘氧化物和胶质键合层^[25-27]来说,非晶半导体材料可以实现能带连续,确保载流子在键合界面的电学输运特性。然而,无晶向的非晶半导体面临缺陷密度高、与键合材料带隙不匹配等问题,国际上关于非晶半导体键合层对高压 APD 器件性能的影响鲜有报道。本文理论研究了 InGaAs/Si 键合界面 a-Si 键合层厚度对 InGaAs/Si APD 光电流、暗电流、碰撞电离率、增益、3 dB 带宽等性能的影响,分析键合器件性能影响因素,为实现高性能的 InGaAs/Si APD 的制备提供理论指导。

1 模型与参数设计

本文基于泊松方程^[28](式(1))、载流子输运模型^[29](式(2)~(5))、键合界面非局域隧穿模型^[30](式(6)~(8))、碰撞电离模型^[31](式(9)和(10))、键合界面隧穿 WKB 近似^[32](式(11))、a-Si 缺陷模型等理论^[33]对 InGaAs/Si APD 器件性能进行理论计算。本理论模拟的计算流程为:1)器件结构设置;2)有限元网格划分;3)设置不同网格区域的材料及电极参数;4)重点对键合界面 a-Si 附近的隧穿模型进行设置,定义了一个包含 a-Si 的非局域隧穿区域实现载流子传输;5)设置各层的掺杂浓度和材料基本参数;6)设置模型及计算方法。泊松方程表示为

$$\operatorname{div}(\epsilon \nabla \psi) = -\rho \quad (1)$$

式中, ϵ 表示静电常数, ψ 表示静电势能, ρ 表示电荷的体密度。

载流子输运模型表示为

$$\frac{\partial n}{\partial t} = \frac{1}{q} \operatorname{div} J_n + G_n - R_n \quad (2)$$

$$\frac{\partial p}{\partial t} = \frac{1}{q} \operatorname{div} J_p + G_p - R_p \quad (3)$$

式中, n 和 p 为电子和空穴浓度, J_n 和 J_p 为电子和空穴电流密度, G_n 和 G_p 均表示载流子的产生率, R_n 和 R_p 均表示载流子的复合率。

$$J_n = -q\mu_n n \nabla \phi_n \quad (4)$$

$$J_p = -q\mu_p p \nabla \phi_p \quad (5)$$

式中, q 为单位电荷, μ_n 和 μ_p 为电子和空穴迁移率, ϕ_n 和 ϕ_p 为电子和空穴的准费米能级。对于直接带隙半导体材料,隧穿电流为

$$J = \frac{qkT}{2\pi^2 h^3} \sqrt{m_y m_z} \int T(E) \ln \left\{ \frac{1 + \exp[(E_{Fr} - E)/kT]}{1 + \exp[(E_{Fl} - E)/kT]} \right\} dE \quad (6)$$

式中, m_y 和 m_z 为状态密度有效质量, E_{Fr} 和 E_{Fl} 为势垒边缘准费米能级。对于间接带隙半导体材料,隧穿电流为

$$J = \frac{qkT}{2\pi^2 h^3} (2m_t + 4\sqrt{m_l m_t}) \int T(E) \ln \left\{ \frac{1 + \exp[(E_{Fr} - E)/kT]}{1 + \exp[(E_{Fl} - E)/kT]} \right\} dE \quad (7)$$

$$J = \frac{qkT}{2\pi^2 h^3} (m_{lh} + m_{hh}) \int T(E) \ln \left\{ \frac{1 + \exp[(E_{Fr} - E)/kT]}{1 + \exp[(E_{Fl} - E)/kT]} \right\} dE \quad (8)$$

式中, m_t 为横向有效质量, m_l 为纵向有效质量, m_{lh} 和 m_{hh} 为轻空穴和重空穴有效质量。

$$\alpha_n = a_n \exp \left[- \left(b_n / E \right)^{\beta_{tan}} \right] \quad (9)$$

$$\alpha_p = a_p \exp\left[-\left(b_p/E\right)^{\text{betap}}\right] \quad (10)$$

式中, α_n 和 α_p 分别为电子和空穴的碰撞电离率, E 为电场,其余参数均为设置参数。

$$T(E) \cong \exp\left(-\frac{2}{\hbar} \int_0^d k(x) dx\right) \quad (11)$$

式中, k 为势垒内的电子波矢量, d 为势垒宽度。

键合 InGaAs/Si APD 器件结构如图 1 所示。本文模拟的键合 InGaAs/Si APD 的制备流程:将 InP 上外延的高质量 InGaAs 吸收层与 Si 上外延的高质量 Si 倍增层采用磁控溅射的超薄 a-Si 键合层进行异族集成,实现共价键合,键合后采用选择性湿法腐蚀技术将 InP 衬底去除,从而获得分离-吸收-电荷-倍增 APD 结构。n 型重掺杂 Si 衬底($1 \times 10^{19} \text{ cm}^{-3}$);Si 倍增层厚度为 $0.5 \mu\text{m}$;Si 电荷调制层厚度为 $0.1 \mu\text{m}$ 、掺杂浓度为 $2 \times 10^{17} \text{ cm}^{-3}$;为缓冲 InGaAs/Si 键合界面导带带阶,我们在 InGaAs/Si 界面引入一层 InGaAs 渐变层,渐变层厚度为 $0.08 \mu\text{m}$,Ga 组分从 0.47 渐变到 0.85;InGaAs 吸收层厚度为 $0.8 \mu\text{m}$, P^+ -InGaAs 电极接触层厚度为 $0.1 \mu\text{m}$ 、掺杂浓度为 $1 \times 10^{19} \text{ cm}^{-3}$;a-Si 键合层厚度从 0.5 nm 变化到 1.7 nm 。模型材料具体参数如表 1 所示。

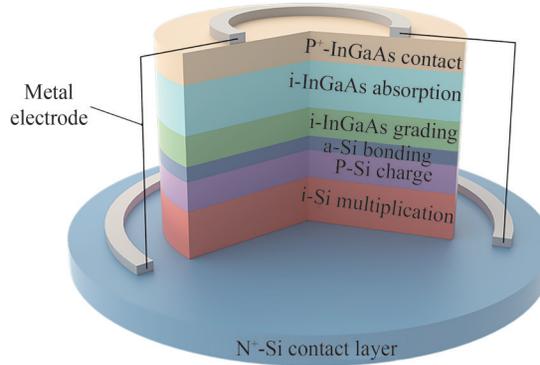


图 1 键合 InGaAs/Si APD 器件结构图

Fig.1 Device structure of bonded InGaAs/Si APD

表 1 InGaAs/Si APD 模型材料参数

Table 1 Material parameters of InGaAs/Si APD

Parameters of electrons and holes	i-InGaAs	a-Si	c-Si
Thickness/nm	800	0.5~1.8	1 000
Permittivity	13.9	11.9	11.8
Electron affinity/eV	4.5	4.17	4.17
Electron, hole lifetime/s	$1.00 \times 10^{-8}/1.00 \times 10^{-8}$	$1.00 \times 10^{-9}/1.00 \times 10^{-9}$	$1.00 \times 10^{-7}/1.00 \times 10^{-7}$
Band gap/eV	0.75	1.72	1.08
Effective conduction band density/ cm^{-3}	1.52×10^{17}	2.50×10^{20}	2.80×10^{19}
Effective valence band density/ cm^{-3}	8.12×10^{18}	2.50×10^{20}	1.04×10^{19}
Electron, hole mobility/ $(\text{cm}^2 \cdot \text{V}^{-1} \cdot \text{s}^{-1})$	14 200/400	20/1.5	1 350/495
a_{n1}, a_{n2}	$2.27 \times 10^6/2.27 \times 10^6$	$7.03 \times 10^5/7.03 \times 10^5$	$7.03 \times 10^5/7.03 \times 10^5$
a_{p1}, a_{p2}	$3.95 \times 10^6/3.95 \times 10^6$	$6.71 \times 10^5/1.58 \times 10^6$	$6.71 \times 10^5/1.58 \times 10^6$
b_{n1}, b_{n2}	$1.13 \times 10^6/1.13 \times 10^6$	$1.23 \times 10^6/1.23 \times 10^6$	$1.23 \times 10^6/1.23 \times 10^6$
b_{p1}, b_{p2}	$1.45 \times 10^6/1.45 \times 10^6$	$1.69 \times 10^6/2.04 \times 10^6$	$1.69 \times 10^6/2.04 \times 10^6$
betan/betap	1/1	1/1	1/1
E_{gran}	-1	4×10^5	4×10^5
Band tail density of states/ $(\text{cm}^{-3} \cdot \text{eV}^{-1})$		2.00×10^{21}	
Characteristic energy (eV) for donors, acceptors		0.06/0.03	
Capture cross-section for donor states, electron and hole / cm^2		$1.00 \times 10^{15}/1.00 \times 10^{17}$	

Parameters of electrons and holes	i-InGaAs	a-Si	c-Si
Capture cross-section for acceptor states, electron and hole/cm ²		1.00×10 ¹⁷ /1.00×10 ¹⁵	
Gaussian density of states /cm ⁻³		1.00×10 ¹⁸	
Gaussian peak energy (eV) donors, acceptors		1.22/0.7	
Standard deviation /eV		0.23	
Capture cross section for donor states, electron and hole/cm ²		1.00×10 ¹⁴ /1.00×10 ¹⁵	
Capture cross-section for acceptor states, electron and hole/cm ²		1.00×10 ¹⁵ /1.00×10 ¹⁴	

2 结果与讨论

首先,模拟 a-Si 键合层厚度(d_a)对 InGaAs/Si APD 暗电流的影响,如图 2(a)所示。从图中可以看出,随着 d_a 的增加,器件暗电流在偏压较小时变化不大,但当偏压接近或大于雪崩电压时候,暗电流大幅下降。值得注意的是,从图 2(a)中的插图可以看出,当 d_a 从 0.5 nm 增至 1.0 nm 时,暗电流下降趋势最为明显。其次,在 1550 nm 光照下(-20 dBm)模拟了器件光电流随 d_a 的变化,如图 2(b)所示。从图中可以看出,随着 d_a 的增加,光电流呈下降趋势,当 d_a 从 0.5 nm 增加到 1.7 nm 时,光电流从 10^{-3} A 降低至 10^{-4} A,呈现数量级的变化。值得注意的是,从图 2(c)中可以看出,光电流和暗电流曲线在雪崩后并未重合在一起,而是出现了光暗电流间隙,电流间隙宽度约为一个数量级的电流,这是目前已报道的采用外延制备的 APD 中所没有的特性(外延 APD 在雪崩后光暗电流相互交叠)。这表明采用 a-Si 键合层实现的 InGaAs/Si APD 可以将器件噪声降低至少一个数量级,这对于实现超低噪声单光子探测来说具有重要参考价值。

为解释光暗电流异常变化原因,模拟了 APD 复合率随 d_a 的变化,如图 3 所示。从图 3(a)可以看出,随着 d_a 的增加,Si 雪崩层与 Si 衬底层复合率都呈现下降趋势,从而导致 APD 暗电流下降,且当 d_a 由 0.5 nm 增至

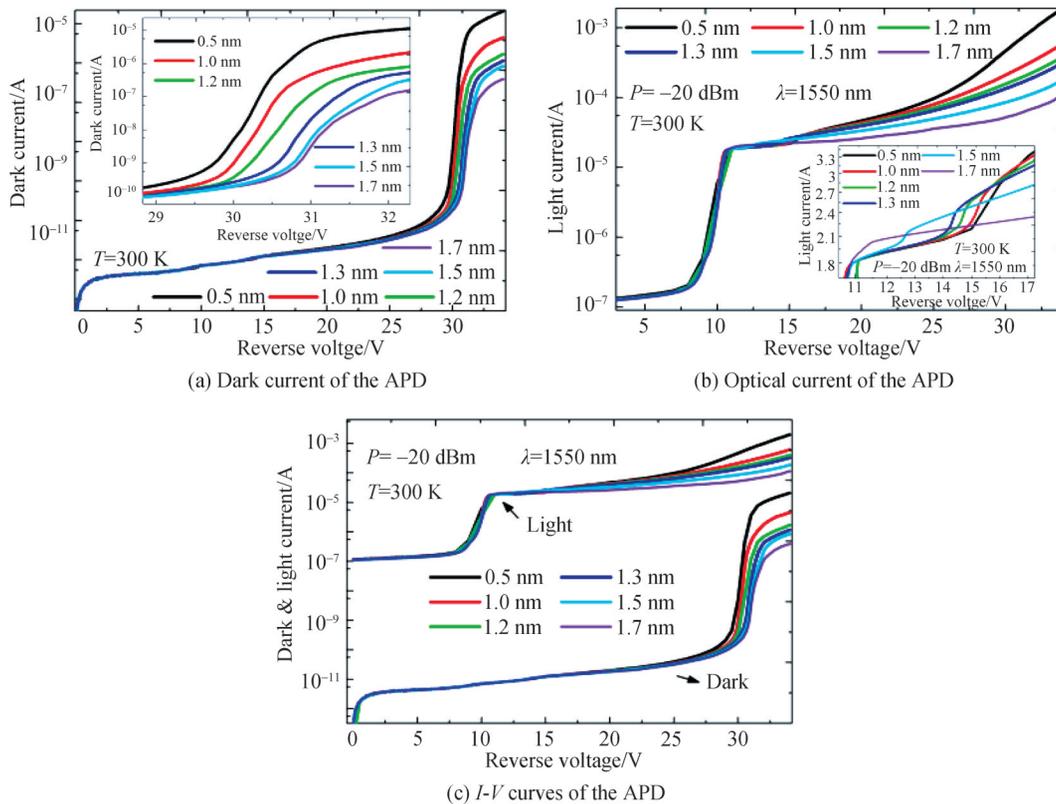


图 2 APD I - V 曲线随 d_a 的变化

Fig. 2 I - V curves of the APDs as a function of d_a

1.0 nm时,变化趋势最明显。从图中还可以看出,键合界面的复合率比吸收区和倍增区大,键合界面 a-Si 键合层内的复合率放大图如图 3(b)所示,从图中可以看出,随着 d_a 的增加, a-Si 键合层内复合率呈上升趋势,且 a-Si 键合层中间位置复合率最大。

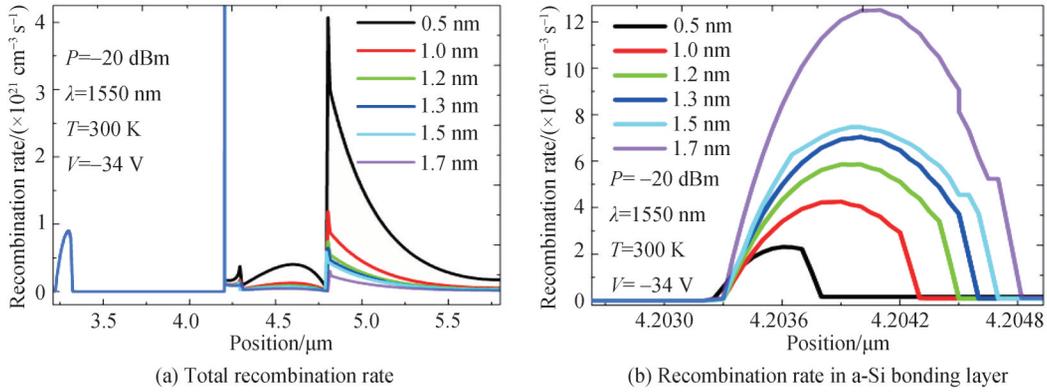


图3 APD 复合率随 d_a 的变化
Fig.3 Recombination rate of the APD as a function of d_a

为解释键合界面复合率变化的原因,模拟 APD 中载流子浓度随 d_a 的变化,如图 4(a)和 4(b)所示。从图中可以看出,随着 d_a 的增加,电子浓度与空穴浓度在 Si 倍增层内都呈下降趋势,空穴浓度在 Si 衬底呈现下降趋势,导致倍增层和衬底中复合率随 d_a 的增加而下降。从图 4(a)和 4(b)中的插图可以看出,随着 d_a 的增加,电子浓度在键合层内呈现下降趋势,而空穴浓度在键合层内呈现上升趋势。可以得出, a-Si 键合层空穴浓度的增加导致键合层复合率的上升。值得注意的是,随着 d_a 的增加, InGaAs/a-Si 界面空穴浓度呈现下降趋势,而 a-Si/Si 界面空穴浓度呈现上升趋势。从图 4(c)电荷浓度分布图也可以看出,随着 d_a 的增加,电荷浓度在 a-Si/Si 界面呈上升趋势,表明电荷在 a-Si/Si 界面发生严重堆积。

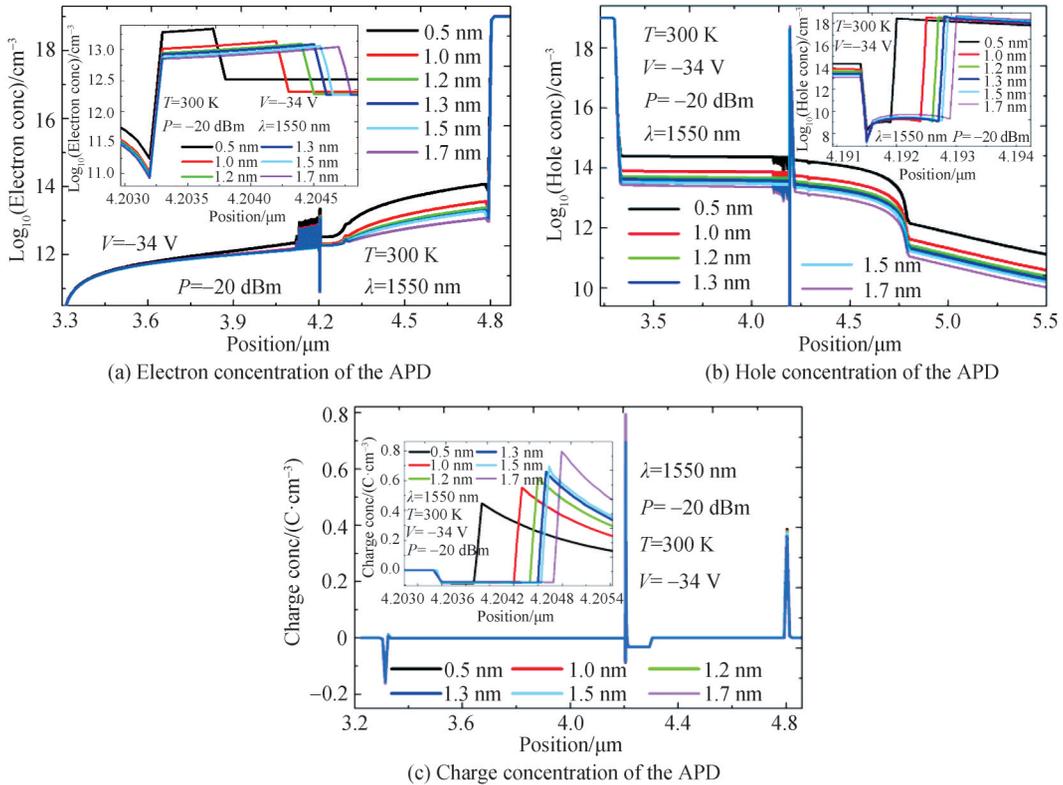


图4 载流子浓度和电荷浓度随 d_a 的变化
Fig.4 Carrier concentration and charge concentration as a function of d_a

为解释 InGaAs/Si 键合界面载流子浓度的变化,模拟 InGaAs/Si APD 价带和导带随 d_a 的变化,如图 5(a)和 5(b)所示。从图 5(a)中可以看出,由于 $\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$ 的电子亲和能为 4.5 eV,而 a-Si 与 Si 的电子亲和能为 4.17 eV,因此 $\text{In}_{0.53}\text{Ga}_{0.47}\text{As}/\text{a-Si}$ 界面存在较大的导带带阶,为消除带阶对带宽的影响,在 $\text{In}_{0.53}\text{Ga}_{0.47}\text{As}/\text{a-Si}$ 界面插入一层厚度为 0.08 μm 、Ga 组分从 0.47 渐变到 0.85 的 InGaAs 层以缓解导带带阶,但 Ga 组分的增加导致 InGaAs 的带隙变大,使得带阶落在价带上。随着 d_a 的增加,键合界面 a-Si 键合层的势垒宽度逐渐增大,a-Si 键合界面空穴隧穿率逐渐下降,如图 6(a)所示。由于 Si 雪崩层电离的空穴需越过 a-Si 势垒,经过 InGaAs 本征层,最终被 $\text{p}^+\text{-InGaAs}$ 收集,因此空穴隧穿率下降导致空穴在 a-Si/p-Si 界面发生严重堆积,进一步导致 a-Si 层内空穴浓度的上升。其次,空穴隧穿率的下降导致隧穿过 a-Si 层的空穴数量急剧下降,使得 InGaAs/a-Si 界面空穴浓度随 d_a 的增加而变小。另一方面,从图 5(b)中可以看出,随着 d_a 的增加,a-Si 键合层电子亲和能并未发生变化,因此键合界面导带带阶不变,而电子浓度随 d_a 的增加却呈现下降趋势。为解释 a-Si 键合层内电子浓度随 d_a 变化的原因,模拟碰撞电离率与 d_a 的关系,如图 6(b)和 6(c)所示。

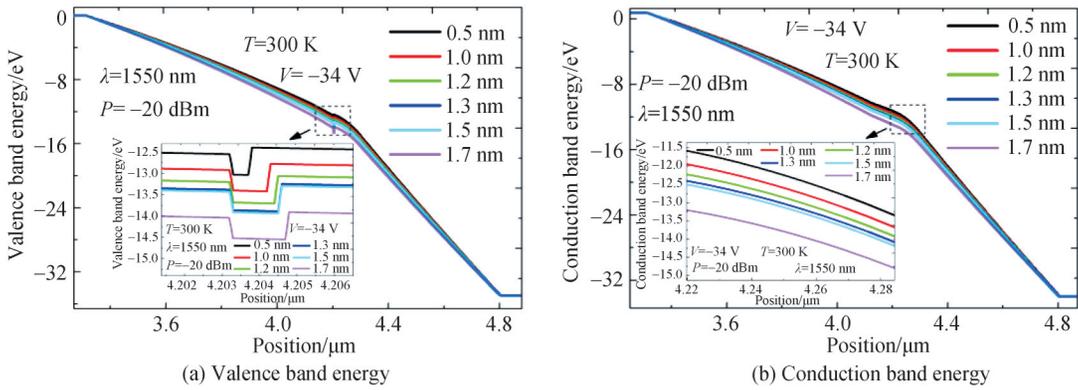


图 5 APD 能带随 d_a 的变化
Fig.5 Energy band of the APD as a function of d_a

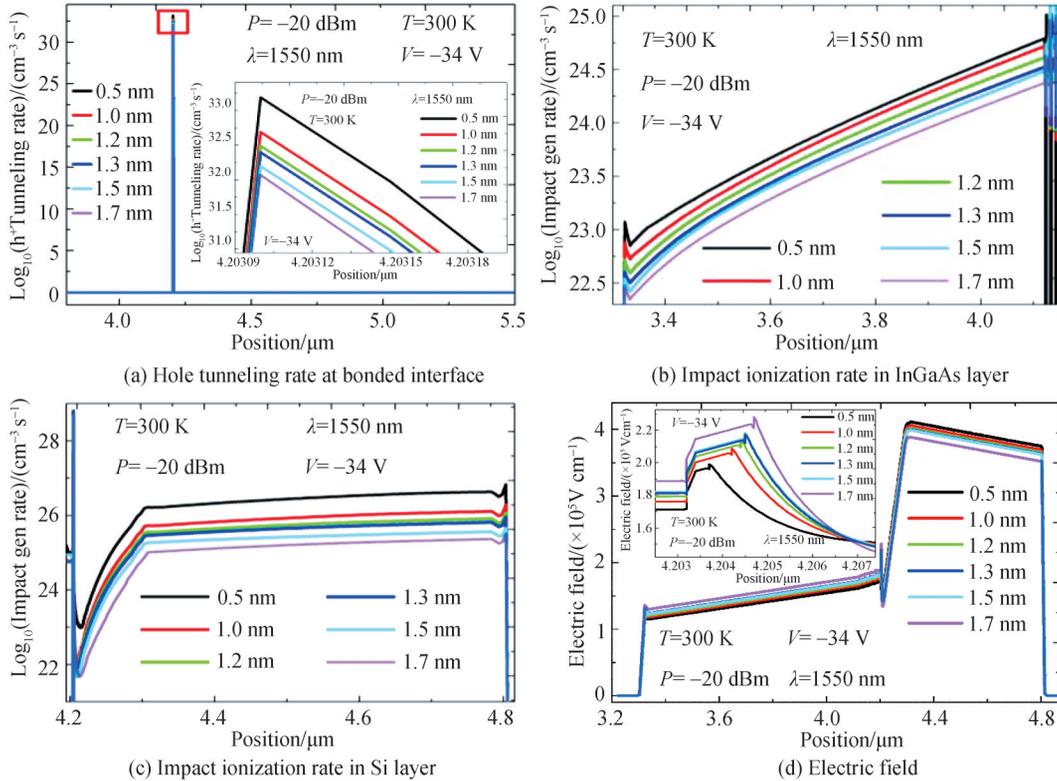


图 6 键合界面空穴隧穿率、碰撞电离率、电场强度随 d_a 的变化
Fig.6 Hole tunneling rate at bonded interface, impact ionization rate, and electrical field as a function of d_a

从图中可以看出,随着 d_a 的增加,InGaAs吸收层和Si倍增层内的碰撞电离率均呈现下降趋势,这与图4中的电子空穴浓度变化趋势一致,这也进一步表明a-Si层内电子浓度的下降是由于碰撞电离率下降导致的。综上所述,由于导带带阶随 d_a 的增加并未发生变化,因此电子浓度的变化主要受碰撞电离率的影响,而价带带阶宽度随 d_a 的增加而增加,因此空穴浓度的变化不仅与碰撞电离率有关,而且与键合界面载流子的堆积效应有关,界面势垒宽度的增加导致载流子运输更加困难,从而影响整个器件结构中的空穴浓度分布。图6(d)为器件电场分布,从图中可以看出,随着 d_a 的增加,Si倍增层内电场呈现下降趋势,导致Si倍增层内碰撞电离率下降,而InGaAs层中电场和碰撞电离率呈现相反趋势,主要是由于低场下碰撞电离效果不明显,其次键合界面载流子阻挡作用,导致该层内碰撞电离率出现异常。另一方面,a-Si层内的电场随着 d_a 的增加而增强,这主要是由于随着 d_a 的增加,键合界面a-Si键合层的电阻变大,键合界面分压效应增强,导致a-Si键合层内电场变大。

通过光电流提取了InGaAs/Si APD的增益随 d_a 的变化,如图7(a)所示。从图中可以看出,随着偏压的增加,器件的增益逐渐增加,当偏压接近击穿电压后增益达到最高值。其次,随着 d_a 的增加,增益呈下降趋势,当 $d_a=0.5$ nm时,增益达到最高,约为16。APD增益下降主要是由于随着 d_a 的增加,键合界面a-Si键合层的势垒宽度增加,空穴隧穿率下降,载流子在a-Si/Si界面发生严重堆积效应,器件中参与导电的空穴浓度急剧下降,导致光电流下降,进而使得器件增益呈下降趋势。

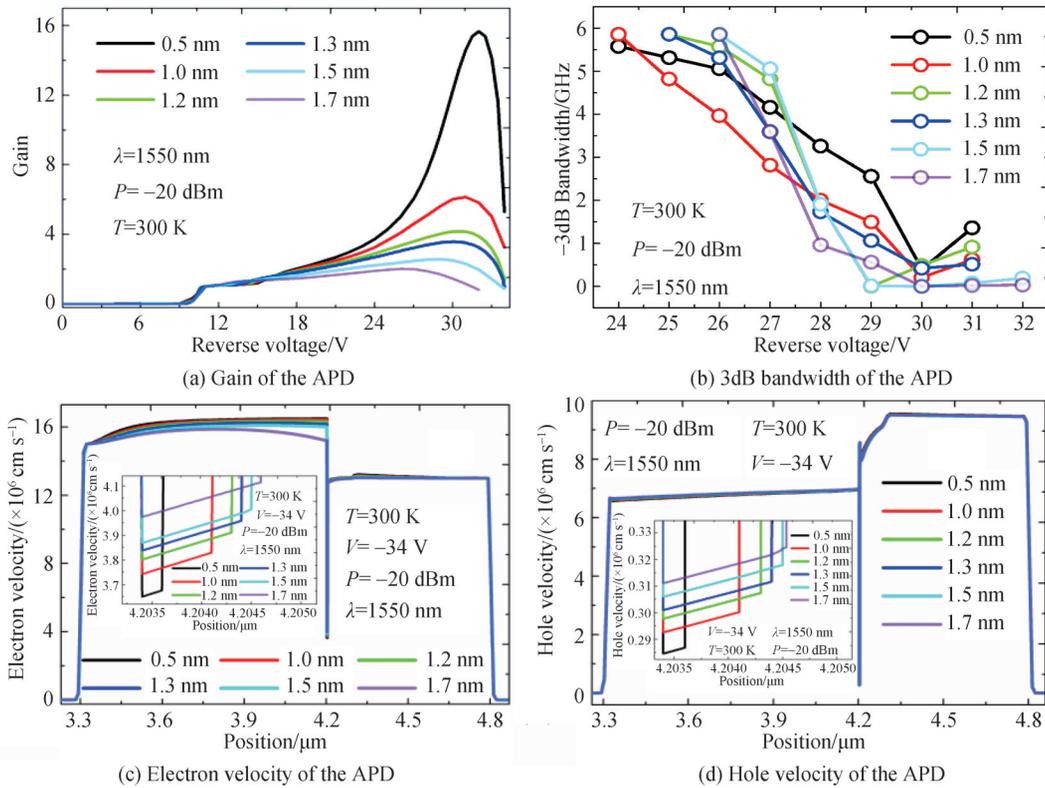

 图7 增益、3dB带宽、载流子速率随 d_a 的变化

 Fig.7 Gain, 3dB bandwidth, and carrier velocity as a function of d_a

同时提取了InGaAs/Si APD的3dB带宽,如图7(b)所示。从图中可以看出,随着 d_a 的增加,器件的3 dB带宽整体呈现下降趋势,且变化斜率逐渐增大,变化速率逐渐加快,当偏压为 -24 V时,带宽约为6 GHz。为解释带宽下降的原因,模拟载流子速率随 d_a 的变化,如图7(c)所示。从图中可以看出,随着 d_a 的增加,InGaAs层的空穴速率几乎不变,而电子速率呈下降趋势,导致电子渡越时间下降,且随着 d_a 的增加,键合界面a-Si键合层电阻逐渐增大,器件RC时间常数增加,从而导致3 dB带宽下降。然而,从图7(c)和图6(d)中的插图可以看出,a-Si键合层内的电子和空穴速率均呈现上升趋势,这主要是由于随着 d_a 的增加,a-Si键合层内的电场逐渐增强(图6(d)),a-Si键合层内电子和空穴速率均未达到饱和,因此随着 d_a 的增加,a-Si键合层内载流子速率上升。综上所述,随着 d_a 的增加,虽然器件的暗电流在偏压超过雪崩电压之后急剧下降,并出

现光暗电流间隙,为低噪声 InGaAs/Si APD 的研制指明了方向,然而随着 d_a 的增加,空穴阻挡效应逐渐增强,器件增益和带宽均呈现下降趋势,当 $d_a=0.5$ nm 时,器件可以获得较好性能。

3 结论

本文理论上研究了 InGaAs/a-Si/Si 键合界面 a-Si 厚度 (d_a) 对 InGaAs/Si APD 性能的影响。研究结果表明,随着 d_a 的增加,键合界面 a-Si 键合层的势垒宽度逐渐增加,空穴隧穿率急剧下降,a-Si/Si 界面空穴阻挡效应增强,空穴在 a-Si/Si 界面发生严重堆积,导致 APD 中载流子浓度下降,复合率降低,使得器件暗电流下降。值得注意的是,在 a-Si 阻挡效应的作用下,APD 在雪崩后光暗电流并未重合,光暗电流出现一个数量级的电流间隙,这将有利于实现 APD 超低的噪声,与此同时,APD 的增益和带宽随 d_a 的增加而下降。因此,选用较薄的 a-Si 键合层不仅可以在室温下获得极低的暗电流,且能保证较高的增益和带宽。

参考文献

- [1] FAN YUAN G J, TENG J, WANG S, et al. Optimizing single-photon avalanche photodiodes for dynamic quantum key distribution networks[J]. *Physical Review Applied*, 2020, 13(5): 054027.
- [2] BOUCHARD F, ENGLAND D, BUSTARD P J, et al. Achieving ultimate noise tolerance in quantum communication [J]. *Physical Review Applied*, 2021, 15(2): 024027
- [3] PASQUINELLI K, LUSSANA R, TISA S, et al. Single-photon detectors modeling and selection criteria for high-background LiDAR[J]. *IEEE Sensors Journal*, 2020, 20(13): 7021-7032.
- [4] PERSHIN S M, SOBISEVICH A L, GRISHIN M Y, et al. Volcanic activity monitoring by unique LIDAR based on a diode laser[J]. *Laser Physics Letters*, 2020, 17(11): 115607.
- [5] REHAIN P, SUA Y M, ZHU S, et al. Noise-tolerant single photon sensitive three-dimensional imager [J]. *Nature Communications*, 2020, 11(1): 1-7.
- [6] CAI Q, LUO W, YUAN R, et al. Back-illuminated AlGaN heterostructure solar-blind avalanche photodiodes with one-dimensional photonic crystal filter[J]. *Optics Express*, 2020, 28(5): 6027-6035.
- [7] LI Y, YE L, LIU X, et al. A full CMOS quenching circuit with fuse protection for InGaAs/InP single photon detectors[J]. *IEEE Transactions on Circuits and Systems II: Express Briefs*, 2021, 68(10): 3224-3228.
- [8] KODATI S H, LEE S, GUO B, et al. AlInAsSb avalanche photodiodes on InP substrates[J]. *Applied Physics Letters*, 2021, 118(9): 091101.
- [9] LIU J, XU Y, LI Y, et al. Exploiting the single-photon detection performance of InGaAs negative-feedback avalanche diode with fast active quenching[J]. *Optics Express*, 2021, 29(7): 10150-10161.
- [10] MOHAMMADNEJAD S, AGHAEI F. Noise characteristics improvement of submicron InP/InGaAs avalanche photodiode for laser detection system[J]. *Optics Communications*, 2020, 455: 124561.
- [11] LIU J J, HO W J, CHEN J Y, et al. The fabrication and characterization of InAlAs/InGaAs APDs based on a mesa-structure with polyimide passivation[J]. *Sensors*, 2019, 19(15): 3399.
- [12] FRÖHLICH B, LUCAMARINI M, DYNES J F, et al. Long-distance quantum key distribution secure against coherent attacks[J]. *Optica*, 2017, 4(1): 163-167.
- [13] PAN Z, BITTER M, PAUCHARD A, et al. InGaAs-Si avalanche photodiodes fabricated by wafer bonding [C]. *Materials and Devices for Optical and Wireless Communications*, International Society for Optics and Photonics, 2002, 4905: 322-325.
- [14] BITTER M, PAN Z, KRISTJANSSON S, et al. InGaAs-on-Si photodetectors for high-sensitivity detection [C]. *Infrared Technology and Applications XXX*, International Society for Optics and Photonics, 2004, 5406: 1-12.
- [15] LI N, SIDHU R, LI X, et al. InGaAs/InAlAs avalanche photodiode with undepleted absorber [J]. *Applied Physics Letters*, 2003, 82(13): 2175-2177.
- [16] WANG R, YANG X, WANG H, et al. High-speed InGaAs/InAlAs avalanche photodiode with low dark current [C]. *2020 Asia Communications and Photonics Conference (ACP) and International Conference on Information Photonics and Optical Communications (IPOC)*, IEEE, 2020: 1-3.
- [17] PENG H, XU Y, ZHENG W. The research of InSb on Si avalanche photodiode [C]. *AOPC 2019: Optoelectronic Devices and Integration; and Terahertz Technology and Applications*, International Society for Optics and Photonics, 2019, 11334: 113340E.
- [18] PENG H, QU H, ZHENG W. A promising low noise and high gain InGaAs/Si avalanche photodiode [C]. *AOPC 2020: Optoelectronics and Nanophotonics and Quantum Information Technology*, International Society for Optics and Photonics, 2020, 11564: 1156407.
- [19] KJELLMAN J Ø, TANEMURA T, SUGIYAMA M, et al. Monolithic InGaAs-on-Si micro-disk ensemble LED with

- peak luminescence at 1.58 μm [C]. 26th International Conference on Indium Phosphide and Related Materials (IPRM), IEEE, 2014: 1-3.
- [20] HUANG Z, LI C, LIANG D, et al. 25 Gbps low-voltage waveguide Si - Ge avalanche photodiode[J]. Optica, 2016, 3(8): 793-798.
- [21] DAI D, BOWERS J E, LU Z, et al. Temperature dependence of Ge/Si avalanche photodiodes[C]. 68th Device Research Conference, IEEE, 2010: 231-232.
- [22] MERCKLING C. Monolithic integration of InGaAs on Si (001) substrate for logic devices[M]. High Mobility Materials for CMOS Applications, Woodhead Publishing, 2018: 71-114.
- [23] HAWKINS A R, REYNOLDS T E, ENGLAND D R, et al. Silicon heterointerface photodetector[J]. Applied Physics Letters, 1996, 68(26): 3692-3694.
- [24] LEVINE B F, PINZONE C J, HUI S, et al. Ultralow-dark-current wafer-bonded Si/InGaAs photodetectors [J]. Applied Physics Letters, 1999, 75(14): 2141-2143.
- [25] HONG N, CHU R J, KANG S S, et al. Flexible GaAs photodetector arrays hetero-epitaxially grown on GaP/Si for a low-cost III-V wearable photonics platform[J]. Optics Express, 2020, 28(24): 36559-36567.
- [26] JHANG Y H, TANABE K, IWAMOTO S, et al. InAs/GaAs quantum dot lasers on silicon-on-insulator substrates by metal-stripe wafer bonding[J]. IEEE Photonics Technology Letters, 2015, 27(8): 875-878.
- [27] UVIN S, KUMARI S, DE GROOTE A, et al. 1.3 μm InAs/GaAs quantum dot DFB laser integrated on a Si waveguide circuit by means of adhesive die-to-wafer bonding[J]. Optics Express, 2018, 26(14): 18302-18309.
- [28] BOUANANI B, JOTI A, BOUIADJRA F S B, et al. Band gap and thickness optimization for improvement of CIGS/CIGS tandem solar cells using Silvaco software[J]. Optik, 2020, 204: 164217.
- [29] KHAOUANI M, BENCHERIF H, KOURDI Z, et al. An ultrafast multi-layer Graphene/InGaAs/InAlAs/InAs PIN photodetector with 100 GHz bandwidth[J]. Optik, 2021, 227: 165429.
- [30] ATTAFID, MEFTAH A, BOUMARAF R, et al. Enhancement of silicon solar cell performance by introducing selected defects in the SiO₂ passivation layer[J]. Optik, 2021, 229: 166206.
- [31] SELBERHERR S. Analysis and simulation of semiconductor devices[M]. Springer Science & Business, 1984.
- [32] PADILLA J L, KNOLL L, GÁMIZ F, et al. Simulation of fabricated 20-nm Schottky barrier MOSFETs on SOI: Impact of barrier lowering[J]. IEEE Transactions on Electron Devices, 2012, 59(5): 1320-1327.
- [33] POWELL M J, DEANE S C. Improved defect-pool model for charged defects in amorphous silicon[J]. Physical Review B, 1993, 48(15): 10815.

Effect of the Thickness of the a-Si Bonding Layer at InGaAs/Si Bonded Interface on the Performance of InGaAs/Si Avalanche Photodiode

SHE Shixian, ZHANG Ye, HUANG Zhiwei, ZHOU Jinrong, KE Shaoying

(College of Physics and Information Engineering, Minnan Normal University, Zhangzhou, Fujian 363000, China)

Abstract: Avalanche Photodiode (APD) is a popular device for the detection of light with low energy. It has been commonly used in LIDAR, quantum communication, deep space application, and remote sensing. In comparison to visible light detection, extending the spectral range of the APD into the short-wave infrared region (especially 1 310 nm and 1 550 nm) has a number of competitive advantages, such as high atmospheric transmission through smoke, smog, and fog, high compatibility with low-loss fiber communication, enhanced eye-safety threshold for free-space exploration, and low solar radiation background level for single-photon detection. The combination of InGaAs material and Si material is an ideal solution for the fabrication of high-performance APDs for the detection of weak light at communication band due to the fact that the absorption coefficient of InGaAs material is high at near-infrared range and Si material exhibits excellent avalanche characteristic thanks to the low electron/hole ionization coefficient ratio (0.02). However, due to the 7.7% lattice mismatch between InGaAs and Si, high-density threading dislocations form in Si-based epitaxial InGaAs film, leading to the high dark current and high noise in InGaAs/Si APD. While, high-quality Si-based InGaAs film can be achieved by InGaAs/Si hetero wafer bonding and layer exfoliation. The InP-based epitaxial InGaAs thin film is bonded to the Si-based epitaxial Si film by direct bonding method. This is a potential method for the fabrication of

high-performance InGaAs/Si APD. However, the reported direct wafer bonding technique still cannot isolate the lattices of InGaAs and Si fundamentally due to the fact that the lattices of InGaAs and Si is directly contacted to each other during bonding, leading to the formation of misfit dislocations at the bonded interface. Thus, the lattices of InGaAs and Si materials should be segregated for the elimination of nucleation of dislocations. Using amorphous semiconductor intermediate layer, the lattice between InGaAs and Si can be isolated thoroughly. In addition, the quality of InGaAs absorption layer and Si multiplication layer, and good carrier transport at bonded interface can be ensured. However, the effect of a-Si material with high defect density and larger bandgap on the performance of InGaAs/Si APD has never been reported. In this paper, we first simulate the effect of the thickness of a-Si bonding layer on the performance of InGaAs/Si APD. Ultra-low dark current of the device is achieved at room temperature. Besides, when the bias is larger than breakdown voltage, a current gap appears between optical current and dark current. Extremely low dark current is achieved. This may give guidance for the fabrication of low-noise InGaAs/Si APD.

Key words: InGaAs/Si wafer bonding; Avalanche photodiode; A-Si bonding layer; Lattice mismatch; heterogeneous bonding

OCIS Codes: 040.1345; 250.1345; 310.6845