

引用格式: LI Jinlei, LIU Jingnan, ZHANG Jingwen, et al. Structural Design and Pulse Circuit Optimization of High Voltage SiC-based DSRD Devices[J]. Acta Photonica Sinica, 2022, 51(10):1025001

李金磊,刘静楠,张景文,等. 高压 SiC 基 DSRD 器件结构设计及脉冲电路优化[J]. 光子学报, 2022, 51(10):1025001

# 高压 SiC 基 DSRD 器件结构设计及脉冲电路优化

李金磊<sup>1,2</sup>, 刘静楠<sup>1,2</sup>, 张景文<sup>1,2</sup>, 刘鑫<sup>1,2</sup>, 马烁尘<sup>1,2</sup>, 侯洵<sup>1,2</sup>

(1 西安交通大学 电信学部电子科学与工程学院, 陕西省信息光子技术重点实验室,  
电子物理与器件重点实验室, 西安 710049)

(2 西安交通大学 宽禁带半导体研究中心, 西安 710049)

**摘要:**针对 SiC 漂移阶跃恢复二极管难以满足超快脉冲开关高频、大功率的要求, 研究了一种高压 SiC 漂移阶跃恢复二极管(DSRD)器件, 建立了相应物理模型。该高压 SiC DSRD 基区掺杂浓度为  $5 \times 10^{15} \text{ cm}^{-3}$ 、厚度为  $18 \mu\text{m}$ , 单片耐压超  $1800 \text{ V}$ 、开关时间约  $500 \text{ ps}$ 。同时, 基于高压 SiC DSRD 器件等效模型, 优化电路参数, 在负载端分别实现了  $8.8 \text{ kW}$ 、开关时间约  $500 \text{ ps}$  的高压 ( $2.2 \text{ kV}$ ) 脉冲。

**关键词:**碳化硅; 漂移阶跃恢复二极管; 仿真设计; 脉冲发生电路; 离化波理论

中图分类号: TN305

文献标识码: A

doi:10.3788/gzxb20225110.1025001

## 0 引言

超快高功率脉冲技术(Ultra-fast High-power Pulse Technology, UHPT)是将电磁能量在纳秒甚至亚纳秒时间内转换或释放给特定负载以形成超高功率脉冲的技术。当输入能量一定时, 输出时间压缩的越短, 所获的脉冲功率越高。它在生物医疗、食品处理、空气净化、材料改性、高功率微波、超宽频谱等领域有着非常广泛的应用。

漂移阶跃恢复二极管(Drift Step Recovery Diode, DSRD)是最近发展起来的一种基于半导体离化波理论<sup>[1]</sup>的新型高功率半导体开关器件。这种器件具有功率容量大( $108 \sim 1010 \text{ W}$ )、开关速度快(亚纳秒级)、功率密度大、转换效率高、重复频率高等优点<sup>[2]</sup>, 在相关器件中性能居于领先地位。而基于 DSRD 开关研制的脉冲发生器, 产生的脉冲波形可达到皮秒级, 脉冲前沿可降至几百皮秒<sup>[3]</sup>, 脉冲输出重复频率可提高至几兆赫兹, 同时兼具输出功率高、寿命长、稳定性好等优点<sup>[4]</sup>。漂移阶跃恢复二极管作为新型半导体开关应用于超快高功率脉冲源技术中, 能够加快其在新装备武器、工业、医疗等领域的发展。以往基于 DSRD 的研究大多通过牺牲重频和开关速度来提高功率, 但是这已经无法满足超快脉冲系统大功率、超高频的要求, 因此必须寻求新的 DSRD 器件结构和材料。SiC DSRD 的研究能够打破传统 Si 基半导体器件的物理极限, 有利于进一步提高全固态超高功率脉冲源在高温、高频、大功率领域的应用。

碳化硅材料具有比硅材料更大的禁带宽度和临界击穿电场、更高的饱和载流子速度和热导率, 使得碳化硅 DSRD 器件的性能大大优于硅 DSRD。SiC DSRD 的研究能够打破传统 Si 基半导体器件的物理极限, 有利于进一步提高全固态超高功率脉冲源在高温、高频、大功率领域的应用。

1983 年, 俄罗斯 GREKHOV I V 等根据离化波理论率先提出并成功研制 Si DSRD 器件<sup>[5]</sup>。1993 年, 研究人员在 Si 半导体二极管中发现超高电流密度的纳秒截断现象, 并在此基础上制造大量半导体断路开关(Semiconductor Opening Switch, SOS), 如阶跃恢复二极管(Step Recovery Diode, SRD)、漂移阶跃恢复二极管(Drift Step Recovery Diode, DSRD)、快速离化二极管(Fast Ionization Device, FID)、硅雪崩形成电路(Silicon

第一作者: 李金磊(1997-), 男, 硕士研究生, 主要研究方向为 SiC 功率半导体器件设计与脉冲电路优化。Email: ljqdu2016@163.com

导师(通讯作者): 张景文(1970-), 男, 副教授, 博士, 主要研究方向为宽禁带半导体物理与器件、半导体光电探测与成像。Email: jwzhang@xjtu.edu.cn

收稿日期: 2022-08-30; 录用日期: 2022-10-12

Avalanche Shaper, SAS)等<sup>[6]</sup>。1997年, VAINSHTEIN S等<sup>[7]</sup>通过小电阻负载实现亚纳秒100 A的大电流脉冲,并探究 $dI/dt$ 的影响因素。同年, EFANOV A F<sup>[8]</sup>等利用Si DSRD堆叠的方式实现上升时间为0.8 ns、重频为1 kHz、功率为64 MW(80 kV、0.8 kA)的脉冲。2002年, KOZLOV V A团队<sup>[6]</sup>成功研制出三种新型Si DSRD,其中DSRD最大的功率密度为1 MW/cm<sup>2</sup>。2013年, LYUBLINSKY A G等<sup>[9]</sup>基于Si DSRD产生输出功率大于4.5 MW、重频3.5 kHz、上升时间小于4 ns的脉冲,用此放电来产生臭氧净化空气。2016年, KESAR A S等<sup>[10]</sup>研究基于外延Si DSRD的静态、动态特性,实验获得约1.3 kA/cm<sup>2</sup>的高电流密度(32片),最短上升时间为0.65 ns(5片)和最高的峰值电压6.09 kV(上升时间2.2 ns)。研究发现DSRD的反向电流不能过大或过小,且单片DSRD的尺寸和堆叠个数对其所能承受的最大电压和脉冲上升时间有影响,可以通过减小前期正向泵浦电流的时间,使脉冲上升时间缩短。同年, SHARABANI Y等<sup>[11]</sup>在Si基亚纳秒级高压开关二极管中验证了快电流阻断机制。研究表明反向恢复电流密度增加时,相应的二极管面积可减小,静态关断电容和脉冲上升时间下降,但是预脉冲的电压值增加(可以通过增加基区的掺杂浓度来抑制此现象);并且实现了单片Si DSRD耐压230 V,上升时间0.3 ns,反向电流密度为1 250 A/cm<sup>2</sup>,功率密度为 $2.9 \times 10^5$  W/cm<sup>2</sup>。2016年, IVANOV B V团队<sup>[12]</sup>就4H-SiC基DSRD的电荷损失过程进行研究,发现在高掺杂情况下,杂质的不完全电离对SiC DSDR性能的影响最大,它使电荷损失增加并且减缓了压降变化率。同年,该团队研制出高压亚纳秒SiC DSRD器件<sup>[13]</sup>,基于此器件的脉冲电路在负载端可输出重频500 kHz、峰值电压为1 810 V的稳定脉冲(连续模式);在间断模式下,电路最高可在10 MHz的重频模式下工作,且DSRD正向泵浦时间较短的脉冲电路稳定性更好。2017年, IVANOV B等<sup>[14]</sup>设计了一种低压4H-SiC DSRD,得到了峰值电压60 V、上升时间20 ps的脉冲,脉冲峰值功率密度为0.6 MW/cm<sup>2</sup>。研究发现p<sup>+</sup>区的掺杂浓度和厚度对低压DSRD性能的影响很大。2018年 SMIRNOV A A和 SHEVCHENKO S A<sup>[15]</sup>对开关过程中正向泵浦持续时间与SiC DSRD性能之间的关系进行研究,结果表明过长的正向注入时间将加快注入电荷的损失,最终导致开关时间延长。

国内对于DSRD的研究起步较晚,主要集中在Si基DSRD器件结构、工艺及脉冲源电路设计上,而关于SiC基DSRD的研究寥寥。2007年,肖建平<sup>[16]</sup>模拟基于Si DSRD脉冲发生器的典型电路并进行了实验研究。2009年,张玲等<sup>[17]</sup>详细分析了Si DSRD的快恢复物理特性和高压窄脉冲产生原理,成功研制出脉冲幅值为1 kV、半脉宽小于10 ns、重频大于10 kHz的脉冲源和外触发电路。同年刘忠山等<sup>[18]</sup>对p<sup>+</sup>-p-n-n<sup>+</sup>结构的Si DSRD各部分掺杂浓度和厚度进行研究,利用热扩散形成浅的p<sup>+</sup>和深的p结,短的n区和深的n<sup>+</sup>区的结构。2010年,梁勤金团队<sup>[19]</sup>提出全固态高频高压纳秒级脉冲源实现方法,该方法可实现输出功率100 kW、重频300 kHz、抖动低于50 ps,比传统Marx电路设计法具有更高的输出功率和工作频率。2013年,周斌等<sup>[20]</sup>设计并验证了基于Si DSRD的新型功率脉冲电路。2017年,王亚杰等<sup>[21]</sup>研制出基于Si DSRD的亚纳秒级脉冲功率源,输出脉冲可实现2 kV输出高压,脉冲前沿680 ps,200 kHz下稳定工作。2017年,梁琳和王子越<sup>[22]</sup>利用外延技术,通过控制外延时H<sub>2</sub>的含量来提高Si外延层的质量,解决了传统热扩散造成的掺杂不均的问题,提高了开关的使用寿命和速度。2018年8月,陈万军等<sup>[23]</sup>提出将DSRD原有的均匀掺杂基区改造成超结结构,从而提高基区载流子在反向泵浦阶段的抽取速度,提高DSRD的耐压能力。同年,该团队<sup>[24]</sup>将SiC DSRD均匀掺杂的n型基区改造为阶梯式n型掺杂基区,从而提高少子在漂移区的抽取速率,使其更快地被加速到饱和速度,降低了脉冲前沿所需时间。

俄罗斯、德国、日本等关于DSRD器件的研究领先世界,其研制出的SiC DSRD器件电压上升速率可达到2~3 V/ps,较Si DSRD上升速度(0.8~1 V/ps)提高了不少,但仍未达到其理论估值。而国内基于Si DSRD器件可实现几十kV的高压脉冲,但是以SiC为主体的DSRD器件研究不多,这对国内超快脉冲的实现及应用极为不利。因此,需要加快SiC DSRD器件的研发和应用,本课题正是以SiC材料为基探究DSRD器件的特性。

本文主要研究SiC基漂移阶跃恢复二极管的器件特性及其关键制备工艺。利用TCAD技术对SiC DSRD器件结构进行设计,通过对不同结构的SiC DSRD器件静态、动态特性的分析,筛选出符合技术指标的器件结构,并对其导通、击穿特性进行深入研究。根据SiC DSRD器件的工作原理等效其器件模型,在此基础上对其工作电路参数进行优化,以在负载端获得符合要求的输出脉冲。

## 1 高压SiC DSRD设计

采用半导体器件仿真软件,其包括半导体工艺仿真、半导体器件结构编辑、半导体器件特性仿真及仿真结果输出可视化等模块。同时,该软件具有丰富的材料库,主要分为金属、半导体、陶瓷、氮化物、氧化物等,能够满足大部分科学研究所需。

DSRD器件基于复杂的pn结构设计来保证其发挥高压半导体开关性能<sup>[16]</sup>,不同器件结构参数都将严重影响开关的工作性能。利用该软件设计一种单片耐压超1 800 V、开关时间约500 ps的高压SiC DSRD。

### 1.1 基区对器件击穿特性的影响

高压SiC DSRD器件(如图1(a))以 $p^+p^-n^+$ 结构为基础进行设计,对基区掺杂浓度(图1(b))、基区厚度(图1(c))和柱形器件尺寸(图1(d))三种影响SiC DSRD器件击穿特性的因素进行仿真。结果表明,当基区掺杂浓度从 $1 \times 10^{16} \text{ cm}^{-3}$ 降低至 $1 \times 10^{15} \text{ cm}^{-3}$ 时,高压SiC DSRD的击穿电压将翻倍增加;高压Si DSRD击穿电压随基区厚度的增长幅度不大。对于高压SiC DSRD而言,主要考虑基区掺杂浓度作为击穿电压主要设计参数。

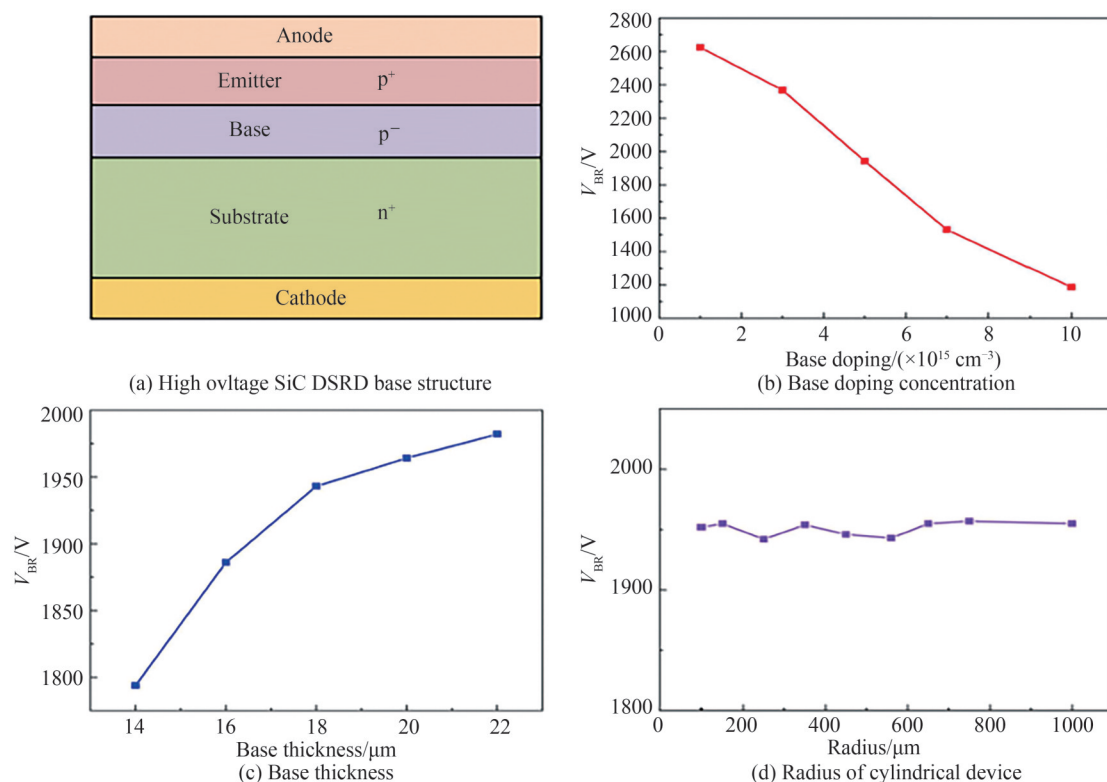


图1 基区对高压SiC DSRD器件击穿特性的影响

Fig. 1 Influence of base region on breakdown characteristics of high voltage SiC DSRD devices

### 1.2 基区对器件动态特性的影响

图2为基区浓度(图2(a))和基区厚度(图2(b))对高压SiC DSRD动态性能的影响。随着SiC DSRD基区掺杂浓度的增加,负载输出脉冲的峰值不断降低,脉宽不断增加且波形逐渐恶化,脉冲前沿的上升时间在 $5 \times 10^{15} \text{ cm}^{-3}$ 时达到最小值。随着SiC DSRD基区厚度的增加,输出脉冲的峰值呈上升趋势,整个脉冲不断变窄,脉冲前沿的上升时间几乎没有明显差别,但随着基区厚度的增加,脉冲前沿的“基台”也有延长的趋势。“基台”的增加将使器件整体消耗的功率增加。

因此,为了使击穿电压超过1 800 V,选择基区浓度为 $5 \times 10^{15} \text{ cm}^{-3}$ 、基区厚度为18  $\mu\text{m}$ 、柱形器件的半径为560  $\mu\text{m}$ 作为高压SiC DSRD的器件结构参数(如图3)。

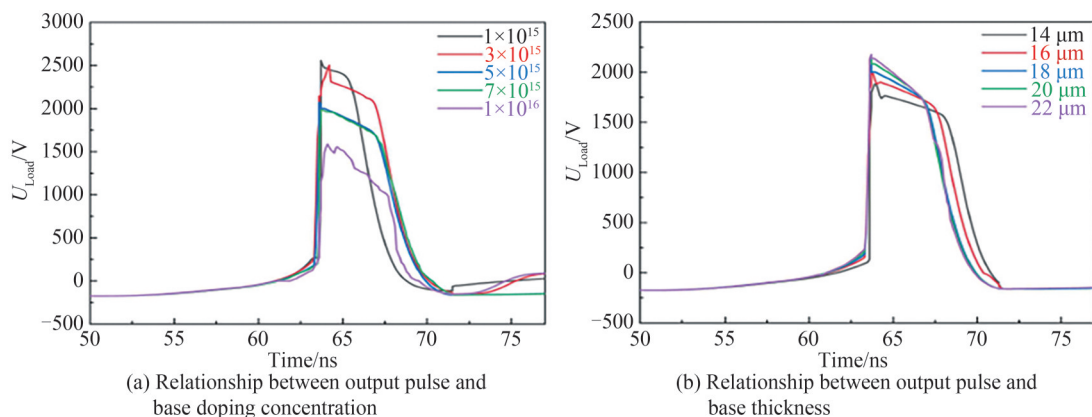


图2 基区对高压 SiC DSRD 器件动态特性的影响

Fig.2 Influence of base region on dynamic characteristics of high-voltage SiC DSRD Devices

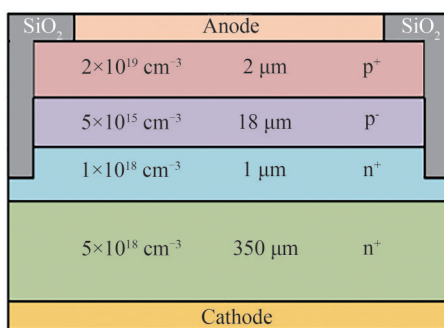


图3 高压 SiC DSRD 器件结构示意图

Fig.3 Schematic of the structure of a high-voltage SiC DSRD device

### 1.3 高压 SiC DSRD 器件仿真击穿测试

利用外接电阻法对高压 SiC DSRD 器件的反向击穿特性进行分析(如图4)。当高压 SiC DSRD 的漏电流大于 1  $\mu$ A 时,其击穿电压约为 1 910 V,此时器件内部场强在 pn 结处达到最大(约 2 MV/cm),与其理论临界场强相近。此器件结构可以作为亚纳秒高压脉冲功率源的设计基础,达到现有近 2 kV 高压脉冲的击穿特性要求<sup>[20]</sup>。

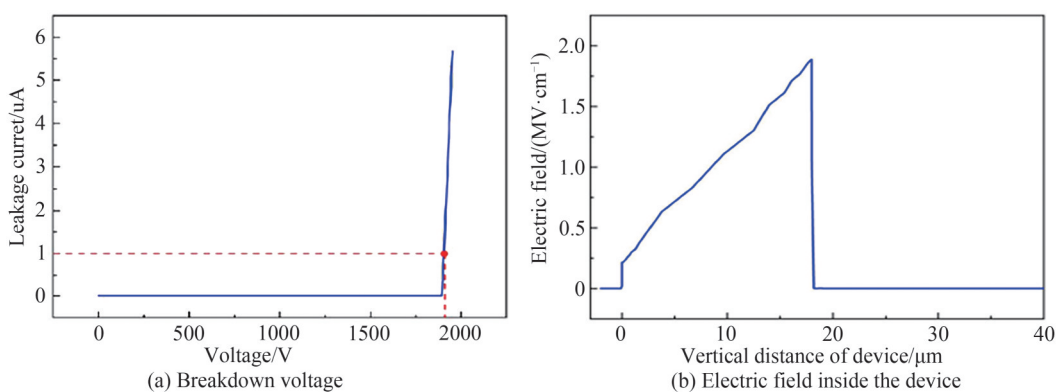


图4 高压 SiC DSRD 器件击穿特性仿真

Fig.4 Simulation of breakdown characteristics of high-voltage SiC DSRD devices

## 2 DSRD 脉冲电路优化

### 2.1 器件等效模型搭建

实验利用 Pspice 进行电路仿真,采用 2 个串联的 1N4007 二极管与寄生电容 CS 并联,其整体再与寄生电感 LS 和热阻 RS 串联的方式等效高压 DSRD,其等效模型如图 5。

利用图5所示的等效模型对高压 SiC DSRD 的工作电路<sup>[2]</sup>进行仿真。仿真实验采用 DSRD 脉冲源电路,如图6,其中  $V_1$ 、 $V_2$  为直流电压源,  $V_3$  为脉冲电压源,利用 MOS 管 102N21A 作为 DSRD 正向泵浦电路的初级压缩开关,其开关速度可以达到 ns 量级。

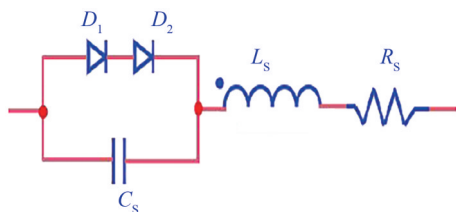


图5 高压 SiC DSRD 等效模型  
Fig.5 High voltage SiC DSRD equivalent model

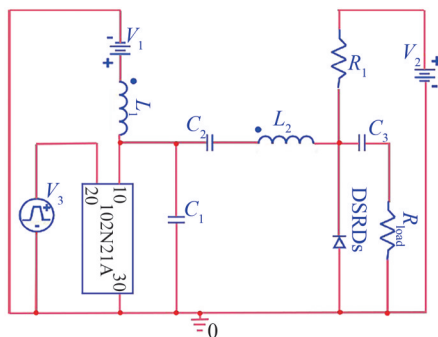


图6 高压 DSRD 脉冲源仿真电路  
Fig.6 High voltage DSRD pulse source simulation circuit

## 2.2 器件脉冲电路参数对负载脉冲的影响

为了负载端能够输出所期望的脉冲,需要对影响该脉冲源电路工作性能的元件参数进行优化设计。MOS 管的驱动信号  $V_3$  对于负载输出脉冲有很大的影响,应该对 MOS 管驱动信号的开启时间进行优化。

图7为不同 MOS 管开启时长对负载端输出脉冲电压峰值和上升时间的影响。随着 MOS 管开启时长的增加,负载端输出脉冲的峰值电压不断增加直至平稳,其原因可能是 50 ns 的开启时长已经使电感  $L_2$  的储能达到最大值。随着 MOS 管开启时长的增加,输出脉冲的上升时间呈先降后升的趋势,在 35 ns 处达到最小。综上,MOS 管的驱动信号开启时长应在 30~40 ns 范围,输出脉冲同时具有高的峰值电压和快的开关速度。

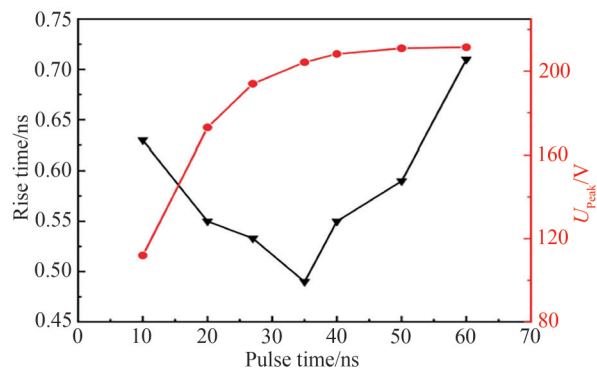


图7 不同 MOS 管驱动时长对负载输出脉冲的影响  
Fig.7 The influence of different MOS transistor driving time on the load output pulse

限压电容  $C_1$  可以在 MOS 管快速关断后产生过冲电压时对 MOS 管起到保护作用,因此要对  $C_1$  的电容值进行探究。

图8为电容  $C_1$  的容值对 MOS 管和负载端输出脉冲的影响,随着  $C_1$  电容值的增加,MOS 管两端的峰值电压不断下降,而且当  $C_1$  取值为 0.1 nF 时,负载端的输出脉冲获得最短的上升时间 ( $<500$  ps),脉冲峰值电压为 1960 V。随着  $C_1$  电容值的增大,负载端的脉冲峰值却逐渐减小,这是因为与 MOS 管并联的  $C_1$  过大,引起 MOS 管处的总电容增大,增加了正向泵浦回路的时间常数,DSRD 将提前关断,从而使脉冲峰值降低。

图9是直流电压源  $V_1$  对负载端输出脉冲的影响,其中直流电压源  $V_2$  为 60 V 保持不变。随着  $V_1$ 、 $V_2$  电压差的增大,输出脉冲的峰值由大变小,当  $V_1$  为 105 V 时可以同时保证输出脉冲峰值和脉冲上升时间达到需求。

通过对影响 DSRD 新型脉冲源电路输出特性的元件参数优化,根据 SiC DSRD 器件的工作原理等效其器件模型,在此基础上对其工作电路参数进行优化,以在负载端获得符合要求的输出脉冲。输出脉冲峰值

功率为 8.8 kW、开关时间 500 ps 的高压(2.2 kV)脉冲(如图 10),在开关时间性能方面有了很大提升。

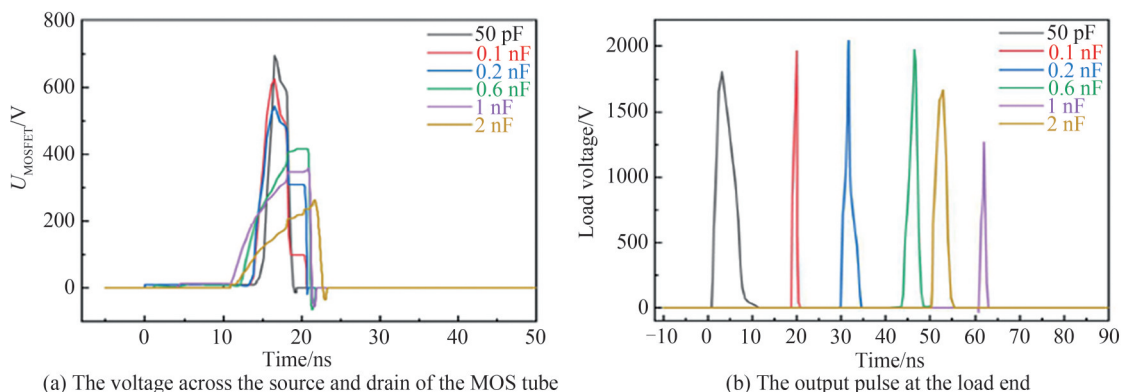


图 8 电容  $C_1$  的电容值对电路的影响

Fig.8 The effect of the capacitance value of capacitor  $C_1$  on the circuit

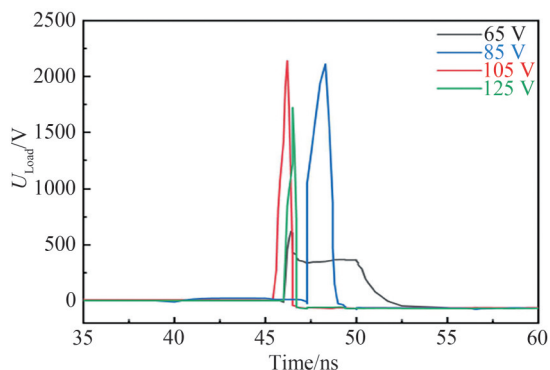


图 9 直流电压源  $V_1$  对输出脉冲的影响( $V_2=60$  V)

Fig.9 Influence of DC voltage source  $V_1$  on output pulse ( $V_2=60$  V)

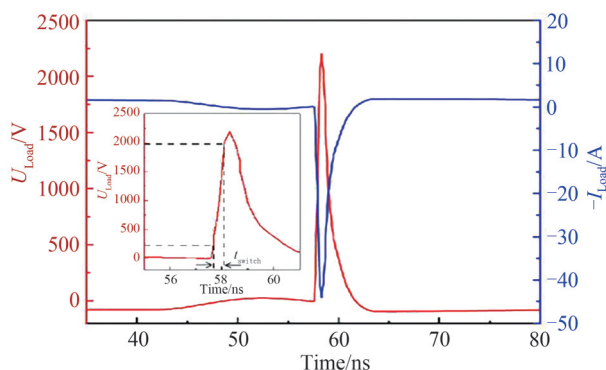


图 10 基于高压 SiC DSRD 模型的脉冲源电路输出特性

Fig.10 Output characteristics of pulse source circuit based on high voltage SiC DSRD model

### 3 结论

本文围绕 SiC 漂移阶跃恢复二极管的结构设计及其工作电路设计,建立了相应的物理模型,仿真设计了单片耐压超 1 800 V、开关时间约 500 ps 的高压 SiC DSRD。SiC DSRD 的基本结构为  $p^+ - p - n^+$ ,其基区浓度为  $5 \times 10^{15} \text{ cm}^{-3}$ 、基区厚度为 18  $\mu\text{m}$ 。通过外接电阻法仿真可知高压 SiC DSRD 器件的击穿电压约为 1 910 V。根据 SiC DSRD 工作原理,考虑外接电路及热损耗,利用已有元件等效高压 DSRD 器件并对其工作电路进行参数优化。在初级开关驱动时长 30~40 ns、 $V_1$  为 105 V、 $V_2$  为 60 V、限压电容  $C_1$  为 0.1 nF 的条件下,负载端输出脉冲可实现峰值功率 8.8 kW、开关时间约 500 ps 的高压(2.2 kV)脉冲。

#### 参考文献

- [1] ARISTOV Y V, VORONKOV V B, GREKHOV I V, et al. Semiconductor formers of high-voltage pulses of nanosecond duration[J]. Instruments and Experimental Techniques, 2007, 50(3): 350-352.
- [2] ZHANG Qi, JIN Xiao, SONG Falun. Development of drift step recovery diodes [J]. Vacuum Electronics, 2019(2): 8-13. 张琦, 金晓, 宋法伦. 漂移阶跃恢复二极管研究进展[J]. 真空电子技术, 2019(2): 8-13.
- [3] LIANG Qinjin. Research and development of solid state high power high repetition frequency pulse source [J]. Telecommunication Engineering, 2019, 59(10): 1227-1236. 梁勤金. 固态高功率高重复脉冲源的研究与发展[J]. 电讯技术, 2019, 59(10): 1227-1236.
- [4] IVANOV B V, SMIRNOV A A, SHEVCHENKO S A, et al. High voltage subnanosecond silicon carbide opening switch [C]. International Scientific Conference on Power & Electrical Engineering of Riga Technical University, 2016.
- [5] ARISTOV Y V, VORONKOV V B, GREKHOV I V, et al. Semiconductor formers of high-voltage pulses of nanosecond duration[J]. Instruments and Experimental Techniques, 2007, 50(3): 350-352.
- [6] KOZLOV V A, SMIRNOVA I A, MORYAKOVA S A, et al. New generation of Drift Step Recovery Diodes (DSRD)

- for subnanosecond switching and high repetition rate operation[C]. IEEE, 2002.
- [7] VAINSHTEIN S, KOSTAMOVARA J, MAATTA K, et al. Subnanosecond high current switching with low-ohmic load by application of drift step-recovery diodes[C]. IEEE Midwest Symposium on Circuits & Systems, 1996.
- [8] EFANOV A F, KARDO-SYSOEV A F, LARIONOV M A, et al. Power semiconductor 80kV nanosecond pulser [C]. Internal Pulsed Power Conference, 1997.
- [9] LYUBLINSKY A G, KOROTKOV S V, ARISTOV Y V, et al. Pulse power nanosecond-range DSRD-based generators for electric discharge technologies[J]. IEEE Transactions on Plasma Science, 2013, 41(10): 2625-2629.
- [10] KESAR A S, SHARABANI Y, SHAFIR I, et al. Characterization of a drift-step-recovery diode based on all Epi-Si growth[J]. IEEE Transactions on Plasma Science, 2016, 44(10): 2424-2428.
- [11] SHARABANI Y, SHAFIR I, ZORAN S, et al. Validation of fast current interruption mechanism in sub-nanosecond high-voltage switching diodes[J]. IEEE Electron Device Letters, 2016, 37(8): 1041-1044.
- [12] IVANOV B V, SMIRNOV A A, SHEVCHENKO S A. A study of charge losses in 4H-SiC drift step recovery diodes (DSRD)[C]. Young Researchers in Electrical & Electronic Engineering Conference, 2016.
- [13] IVANOV B V, SMIRNOV A A, SHEVCHENKO S A, et al. High voltage subnanosecond silicon carbide opening switch[C]. International Scientific Conference on Power & Electrical Engineering of Riga Technical University, 2016.
- [14] IVANOV B V, SMIRNOV A A, SHEVCHENKO S A, et al. A study of a low-voltage drift step recovery diode[C]. 2017 IEEE Conference of Russian Young Researchers in Electrical and Electronic Engineering (EIConRus), 2017.
- [15] SMIRNOV A A, SHEVCHENKO S A. A study of the influence of forward bias pulse duration on the switching process of a 4H-SiC drift step recovery diode[J]. Journal of Physics: Conference Series, 2018, 993(1): 012033.
- [16] XIAO Jianping. An available ultrafast switch for high power UWS applications DSRD [J]. Electronic Information Warfare Technology, 2007, 22(4): 15-18.  
肖建平. DSRD高功率超宽谱脉冲源及其功率合成初探[J]. 电子信息对抗技术, 2007, 22(4): 15-18.
- [17] ZHANG Ling, ZHOU Bin, XIE Yifang, et al. Transmitter techniques for ultra-wideband ground penetrating radar based on drift step recovery diodes[J]. High Power Laser and Particle Beams, 2009, (12): 96-100.  
张玲,周斌,谢义方,等. 基于漂移阶跃恢复二极管的超宽带探地雷达发射技术[J]. 强激光与粒子束, 2009, (12): 96-100.
- [18] 刘忠山,杨勇,崔占东. 漂移阶跃恢复二极管及其制备方法:中国,101777587A[P]. 2009-12-31.
- [19] LIANG Qinjin, SHI Xiaoyan, CAO Xiaoyang. A fast ionization wave switch and its application in high voltage pulser [J]. Telecommunication Engineering, 2010, (5): 68-71.  
梁勤金,石小燕,曹晓阳. 一种快速离化波开关及其在高压脉冲源中的应用[J]. 电讯技术, 2010, (5): 68-71.
- [20] ZHOU Bin, LIU Lihua, FANG Guangyou. Design of a novel pulser based on DSRD [J]. Electronic Design Engineering, 2013, 21(24): 178-180,183.  
周斌,刘丽华,方广有. 一种新型的漂移阶跃恢复二极管脉冲源设计[J]. 电子设计工程, 2013, 21(24): 178-180,183.
- [21] WANG Yajie, HE Pengjun, JING Xiaopeng, et al. Development of DSRD based solid-state pulsed generator with steep rise-time[J]. Fire Control Radar Technology, 2017, (3): 50-54.  
王亚杰,何鹏军,荆晓鹏,等. 基于DSRD陡前沿固态脉冲源研制[J]. 火控雷达技术, 2017, (3): 50-54.
- [22] 梁琳,王子越. 一种漂移阶跃恢复二极管的制备方法及其产品:中国,106960788A[P]. 2017-03-31.
- [23] 陈万军,高昊昊,邓操,等. 一种漂移阶跃恢复二极管:中国,109065636A[P]. 2018-08-22.
- [24] 陈万军,高昊昊,譙彬,等. 一种碳化硅漂移阶跃恢复二极管:中国,109087954A[P]. 2018-8-22.

## Structural Design and Pulse Circuit Optimization of High Voltage SiC-based DSRD Devices

LI Jinlei<sup>1,2</sup>, LIU Jingnan<sup>1,2</sup>, ZHANG Jingwen<sup>1,2</sup>, LIU Xin<sup>1,2</sup>, MA Shuochen<sup>1,2</sup>, HOU Xun<sup>1,2</sup>

(1 Key Laboratory of Physical Electronics and Devices, Shaanxi Key Lab of Information Photonic Technique, School of Electronic Science and Engineering, Xi'an Jiaotong University, Xi'an 710049)

(2 Institute of Wide Bandgap Semiconductors, Xi'an Jiaotong University, Xi'an 710049)

**Abstract:** Ultra-fast High-power Pulse Technology (UHPT) is a technology that converts or releases electromagnetic energy to specific loads in nanoseconds or even sub-nanoseconds to form ultra-high-power pulses. When the input energy is constant, the shorter the output time compression, the higher the pulse

power obtained. It has a very broad application in biomedical, food processing, air purification, material modification, high-power microwave, ultra-broad spectrum and other fields.

Common techniques that can be used to generate high-power pulses include: 1) (Spark-gap, SG); 2) (Nonlinear Transmission Lines, NLTLs); 3) (Magnetic Pulse Compressor System, MPC); 4) (Semiconductor Solid State Switch) Wait. Although high-voltage SG can achieve high-power nanosecond or even sub-nanosecond pulses, it is limited by factors such as short lifetime, low repetition frequency, and high jitter, and short lifetime will bring high cost consumption in practical applications.

Compared with Si materials, wide bandgap semiconductor SiC has a wide bandgap, high thermal conductivity, and relatively mature wafer technology, which makes it very important in high temperature and high power fields. The only group IV-IV compound semiconductor containing Si element has better compatibility with traditional Si process, which can reduce the research and development cycle and cost, and lay a solid foundation for the industrial application of the device. The research on DSRD devices in Russia, Germany and Japan is leading the world. The voltage rise rate of SiC DSRD devices developed by them can reach 2~3 V/ps, which is much higher than that of Si DSRD (0.8~1 V/ps), but has yet to reach its theoretical valuation. However, domestic Si-based DSRD devices can achieve high-voltage pulses of tens of kV, but there are not many researches on SiC-based DSRD devices, which is extremely unfavorable for the realization and application of ultra-fast pulses in China. Therefore, it is necessary to speed up the development and application of SiC DSRD devices. This topic is based on SiC materials to explore the characteristics and processes of DSRD devices.

Drift Step Recovery Diode (DSRD) has the advantages of high power, high repetition frequency and low jitter, so it has great potential in the field of ultrafast high power pulse technology. SiC has the characteristics of wide band gap, high thermal conductivity and high critical breakdown field strength, which can meet the commercial applications in high temperature, high frequency and high power fields, and is the best choice for the preparation of new drift step recovery diode materials. Domestic research on SiC drift step recovery diodes is difficult to meet the high-frequency and high-power requirements of ultra-fast high-power pulse switching. In this paper, a SiC DSRD device is designed, its working circuit is optimized, and the SiC reactive ion etching process and n-type ohmic contact process are studied. The main contents are as follows: In order to meet the different application requirements of the device, the corresponding physical model is established, and two SiC DSRD devices are simulated and designed. One is a high-voltage SiC DSRD with a base doping concentration of  $5 \times 10^{15} \text{ cm}^{-3}$  and a thickness of  $18 \mu\text{m}$ , a single-chip withstand voltage of over 1 800 V and a switching time of about 500 ps; the other is a low-voltage SiC DSRD with a base thickness of  $0.5 \mu\text{m}$ , a doping concentration of  $1 \times 10^{16} \text{ cm}^{-3}$ , and a single-chip withstand voltage of over 53 V. The research on high-voltage SiC DSRD finds that its forward conduction current is negatively correlated with the change of device operating temperature; the low-voltage SiC DSRD device have the largest forward conduction current at 400 K. At the same time, based on the equivalent models of SiC DSRD devices with different withstand voltages, the circuit parameters are optimized, and the high-voltage (2.2 kV) pulse of 8.8 kW and the switching time of about 500 ps and the ultra-fast pulse of 0.11 kW and the switching time of about 60 ps are respectively realized at the load side.

**Key words:** Cathodesilicon carbide; Drift step recovery diode; Simulation design; Pulse generating circuit; Ionization wave theory

**OCIS Codes:** 250.3140; 130.0250; 160.6000