

引用格式: FANG Xin-yu, CHEN Jun, *I-V* and *C-V* Characteristics of Graphene/Silicon Photodetector[J]. *Acta Photonica Sinica*, 2019, 48(12): 1248004

方昕宇, 陈俊. 石墨烯/硅光电探测器的 *I-V* 及 *C-V* 特性[J]. 光子学报, 2019, 48(12): 1248004

石墨烯/硅光电探测器的 *I-V* 及 *C-V* 特性

方昕宇, 陈俊

(苏州大学 电子信息学院, 江苏 苏州 215006)

摘 要: 设计并制备了基于石墨烯/n型硅肖特基结的光电探测器, 并从能带角度研究和分析了其 *I-V* 及 *C-V* 特性. 结果表明, 石墨烯/氮化硅/硅(金属-绝缘层-半导体)电容器对器件的 *I-V* 及 *C-V* 特性有较大影响. 在 808 nm 近红外光的照射下, 器件反向电流和正向电流大小接近, 归因于氮化硅/硅界面堆积的光生空穴向石墨烯/硅肖特基结的扩散, 器件光响应度为 0.26 A/W. 基于热发射模型从 *I-V* 暗电流曲线提取的肖特基势垒高度及理想因子分别为 0.859 eV 和 2.3. 利用肖特基二极管耗尽层电容公式从 $C^{-2}-V$ 曲线提取的势垒高度随着频率的增加而增加并趋于稳定在 0.82 eV. 由于界面态的影响, 石墨烯/硅肖特基结耗尽层宽度随频率增加而增加, 而硅施主原子的掺杂浓度及器件电容则随频率增加而减小.

关键词: 石墨烯; 光电探测器; 能带分析; MIS 电容器; 肖特基势垒高度; 界面态

中图分类号: TN364

文献标识码: A

doi: 10.3788/gzxb20194812.1248004

I-V and *C-V* Characteristics of Graphene/Silicon Photodetector

FANG Xin-yu, CHEN Jun

(School of Electronic and Information Engineering, Soochow University, Suzhou, Jiangsu 215006, China)

Abstract: A photodetector based on Graphene/n-type Si Schottky junction is designed and fabricated. *I-V* and *C-V* characteristics are analyzed from the band energy perspective. The results show that Graphene/SiN_x/Si (metal/insulation layer/semiconductor) capacitor has effects on device characteristics. Under the illumination of near-infrared light (808 nm), the photodetector exhibits that the reverse photocurrent is approximately the same value as the forward one owing to photo-generated holes, which diffuse from Si/SiN_x interface to Graphene/Si junction and the responsivity is 0.26 A/W. The Schottky barrier height and ideality factor extracting from *I-V* dark current curve are 0.859 eV and 2.3 respectively based on thermionic emission model. The Schottky barrier height extracting from $C^{-2}-V$ curves on account of the equation of depletion layer capacitance increases and tends to be stable around 0.82 eV with increasing frequency. The value of depletion layer width of Gr/Si Schottky junction increases with increasing frequency, while doping concentration of Si donor atoms and capacitance of device decrease, which are attributed to surface states.

Key words: Graphene; Photodetector; Energy band analysis; MIS capacitor; Schottky barrier height; Surface states

OCIS Codes: 230.5160; 040.6040; 160.4236; 040.5160

0 引言

石墨烯(Graphene, Gr)具有蜂窝状二维结构, 是近年来备受关注的纳米碳材料. 因其独特优良的性质

基金项目: 国家自然科学基金(No. 61774108)

第一作者: 方昕宇(1995—), 男, 硕士研究生, 主要研究方向为石墨烯/硅光电探测器. Email: 1120299167@qq.com

导师(通讯作者): 陈俊(1981—), 男, 副教授, 博士, 主要研究方向为光电器件. Email: junchen@suda.edu.cn

收稿日期: 2019-06-24; 录用日期: 2019-08-30

<http://www.photon.ac.cn>

而在电子领域广泛应用,其迁移率超过 $1.5 \times 10^4 \text{ cm}^2 \cdot \text{V}^{-1} \cdot \text{s}^{-1}$,光透过率达到 97.7%,热导率突出且力学强度出色^[1-3]. 此外,Gr 是典型的零带隙半金属材料,导带与价带相交于狄拉克点. 暴露在空气中时,Gr 与氧气和水蒸气之间的电荷转移导致空穴掺杂,使 Gr 呈现弱 P 型性质^[4-5]. 研究表明,Gr 与传统的 Si^[6-9]、InP^[10]、GaAs 等^[11-13] 半导体材料因功函数的差异接触形成肖特基结. 其中,Gr/Si 肖特基结在电子与光电应用方面尤为显著,有光电探测器^[5,7-9]、太阳能电池等^[2,6]. 2013 年, LV Peng 等^[7] 在 n 型 Si 上转移单层石墨烯制备了肖特基结近红外光电探测器,零偏压室温的情况下,在 850 nm 近红外光照射下,响应度为 29 mA/W; 2017 年, ANTONIO D B 等^[8] 在基底 Si 的形态上做创新,制备了石墨烯/尖锥硅光电探测器,响应度得到大大提升; 2018 年, ALNUAIMI A^[6] 团队在 Gr 与 Si 之间用原子层沉积技术生长 Al_2O_3 薄膜制备了太阳能电池,势垒高度从 0.843 eV 提升到 0.912 eV,减少了载流子的复合,转换效率从 7.2% 提升到 8.7%. 上述器件虽得到了较好的性能,但是都忽略了 Gr 与 Si 之间生长的较厚的绝缘层,金属-绝缘层-半导体 (Metal-Insulator-Semiconductor, MIS) 即可构成电容器,对光电器件性能造成影响. 另一方面,频率对于器件的影响涉及较少,尤其是频率对肖特基势垒高度的影响. 不同于传统的肖特基二极管,石墨烯/半导体二极管的肖特基势垒高度可变化,因为二者为范德瓦尔斯接触以及石墨烯狄拉克点附近的低能量态密度使石墨烯费米能级能够发生变化^[13]. 所以,对于石墨烯/半导体光电器件来说, MIS 电容器及肖特基势垒高度皆是重要因素,因其影响着载流子的运动以及器件的性能.

本文基于 Gr/n-Si 肖特基结制备了光电探测器,分析研究其 I - V 及 C - V 特性. 从 I - V 暗电流曲线中提取了肖特基势垒高度与理想因子;在考虑 MIS 电容器影响的情况下,从 MIS 角度及 Gr 栅效应分析了较大的反向光电流的原因;在施加不同频率的 C - V 曲线中,综合分析 MIS 电容器以及 Gr/Si 肖特基结,获得了多组硅施主掺杂浓度、耗尽层宽度、势垒高度的数据,发现了界面缺陷以及界面态的影响.

1 实验

器件使用轻掺杂、电阻率为 $20 \sim 30 \text{ } \Omega \cdot \text{cm}$ 的 n 型 Si,采用等离子体化学气相沉积 (Plasma Enhanced Chemical Vapor Deposition, PECVD) 镀膜生长一层 250 nm 的 SiN_x 绝缘层, SiN_x 起到承载 Gr 以及避免上电极与 n 型 Si 直接接触的作用,使得被肖特基结分离的光生载流子能够有效传输到外电路中去;光刻定义 Gr/Si 肖特基结的有效区域 $3 \times 3 \text{ mm}^2$ 窗口,使用反应离子刻蚀 (Reactive Ion Etching, RIE) 将窗口部位的 SiN_x 刻蚀,露出 Si 衬底;器件的背电极采用磁控溅射生长厚度为 20/30/200 nm 的 Ti/Pt/Au;实验采用铜基单层石墨烯薄膜,由于 Gr 不能自支撑,采用 PMMA 辅助转移,在铜基石墨烯薄膜的石墨烯一面旋涂 PMMA 作支撑层;将旋涂好 PMMA 的铜基石墨烯浸泡在 30% 的 FeCl_3 溶液中去掉铜箔,得到粘附在 PMMA 上的 Gr;用干净的硅片将 PMMA/Gr 转移至去离子水中多次清洗,去除残留腐蚀液;用准备好的 SiN_x /Si 衬底将 PMMA/Gr 捞出,完全覆盖窗口;自然干燥,加热烘干后,将 PMMA/Gr/Si 样品放入丙酮溶液中去掉 PMMA,Gr 通过范德瓦尔斯力与衬底紧密接触;在 SiN_x 表面的 Gr 上涂银浆作为上电极. Gr/n-Si 光电探测器的具体制作过程如图 1.

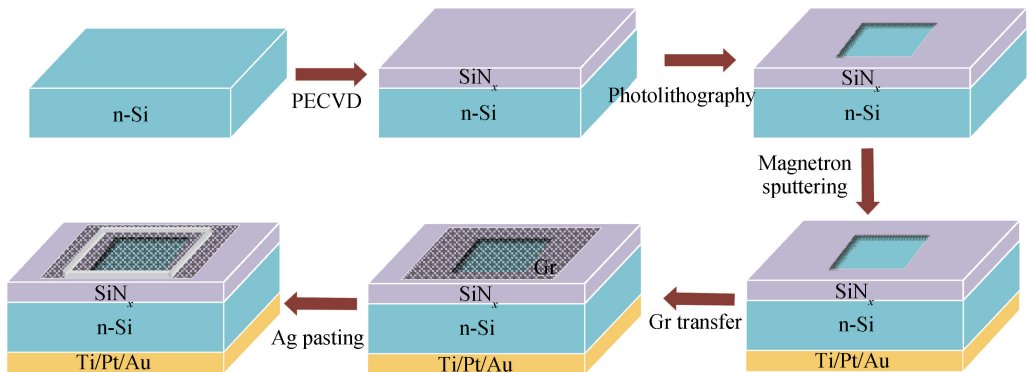


图 1 Gr/n-Si 肖特基光电探测器制作过程
Fig.1 Fabrication process of Gr/n-Si Schottky photodetector

实验中,石墨烯表面形貌表征采用扫描电子显微镜(Scanning Electron Microscope, SEM),图2为Gr的SEM图像,从图中可以看出,石墨烯表面平整洁净,没有明显的杂质残留.在无光照和808 nm激光照射下,采用半导体特性分析系统(Keithley 4200)结合探针台测试器件的 $I-V$ 及 $C-V$ 特性曲线.

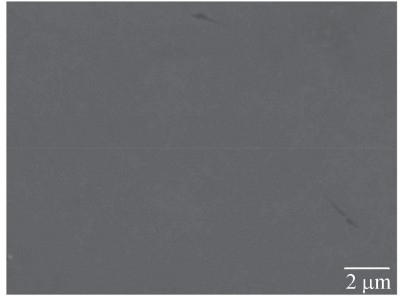
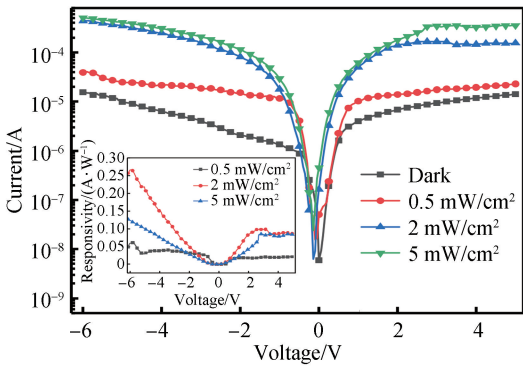


图2 Gr扫描电子显微镜图像
Fig.2 SEM image of Gr film

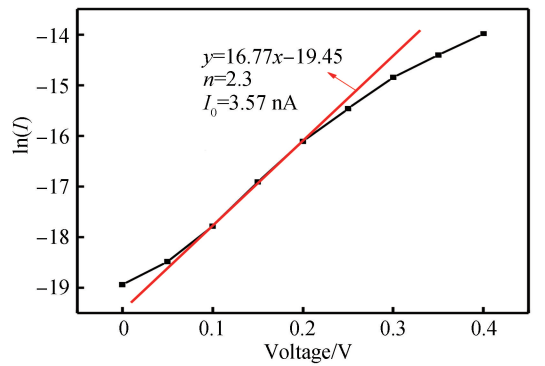
2 结果与讨论

2.1 Gr/Si 光电探测器的 $I-V$ 分析

图3(a)是器件的 $I-V$ 曲线图,由室温下的暗电流曲线及808 nm激光不同光功率照射下的光电流曲线构成.器件对近红外光相对敏感,在正向与反向偏压区域均有明显的光电流,光电流随着入射光功率的增加而增加.根据光电探测器响应度公式 $R = (I_{\text{light}} - I_{\text{dark}})/P_{\text{in}}$,由图3(a)内嵌图可知,当外加激光功率为 2 mW/cm^2 时,器件响应度达到 0.26 A/W ,式中, I_{light} 及 I_{dark} 分别是光电流与暗电流, P_{in} 是辐射光功率.



(a) $I-V$ curves obtained in dark and under different intensities of 808 nm laser illumination Inset: Responsivity of the device



(b) $\ln(I)-V$ plot of dark current curve with linear fitting

图3 Gr/n-Si 光电探测器的 $I-V$ 曲线

Fig.3 $I-V$ curves of Gr/n-Si photodetector

零偏压时器件的暗电流密度为 $7.4125 \times 10^{-9} \text{ A/cm}^2$.一般认为,在低电压下,肖特基器件的暗电流曲线符合热发射模型^[14-17]

$$I = I_0 \left[\exp\left(\frac{qV}{nkT}\right) - 1 \right] \quad (1)$$

式中, n 为理想因子, q 为电子电荷量, T 为绝对温度, k 为玻尔兹曼常数, I_0 为反向饱和电流,其表达式为

$$I_0 = A A^* T^2 \exp\left(-\frac{\Phi_{\text{B0}}}{kT}\right) \quad (2)$$

式中, $A = 3 \times 3 \text{ mm}^2$, 是 Gr/Si 结的有效面积, A^* 是理查森常数(n 型 Si 是 $112 \text{ A} \cdot \text{cm}^{-2} \cdot \text{K}^{-2}$), Φ_{B0} 是零偏压肖特基势垒高度.

当正向偏压较小满足 $V > 3kT/q$ 时,式(1)可改写为 $\ln(I) = \ln(I_0) + \frac{qV}{nkT}$,图3(b)为 $0.1 \sim 0.2 \text{ V}$ 时器件的 $\ln(I)-V$ 曲线及其线性拟合,从拟合线的斜率与截距中分别提取出器件的 $n = \frac{q}{kT} \frac{dV}{d \ln I} = 2.3$ 与 $I_0 = 3.57 \times 10^{-9} \text{ A}$,理想因子较大的原因主要是 Gr/Si 结的界面处存在自然氧化层 SiO_2 及界面缺陷^[5,14-17].由式(2)可得

$$\Phi_{\text{B0}} = kT \ln \frac{A A^* T^2}{I_0} \quad (3)$$

进而得到 $\Phi_{B0} = 0.859 \text{ eV}$, 与 ALNUAIMI A^[6] 团队得到的 0.843 eV 很接近. 图 4 为零偏压下 Gr/Si 肖特基结能带图, 由图可知, 理想的势垒高度定义为

$$\Phi_{B0} = \Phi_m - \chi \quad (4)$$

式中, Φ_m 是 Gr 的功函数(理想情况下是 4.6 eV), χ 是 Si 的电子亲和能(4.01 eV). 实验所得势垒高度较理想值偏大, 有如下几种原因. 石墨烯暴露在空气中导致的空穴掺杂使费米能级降低^[4,5,17], 因此 Φ_m 增加. 器件制造过程中, Gr/Si 结界面处的自然氧化层以及不可避免引入的缺陷杂质也导致了 Φ_{B0} 的增加^[15].

此外, 在激光照射下, 随着反向偏压增加, 反向电流变大, 几乎和正向电流一般大, 如图 3(a) 所示, 然而反向电流是由衬底 n 型 Si 中少数空穴主导, 正向电流由多子电子主导. 因此, 需考虑 MIS 电容器的影响, 图 5(a) 清晰地展示了此模型, 包含 Gr/Si 肖特基二极管以及并联的 Gr/SiN_x/Si 电容器^[18].

事实上, Gr 除了与 Si 形成肖特基结, 还充当了 MIS 结构的栅极, 称为器件内栅. Gr 栅的影响对于下方结区 Si 的影响相较于 SiN_x/Si 更为明显, 因为自然氧化 SiO₂ 层对比于 250 nm 的 SiN_x 可忽略不计, 对载流子透明无阻碍. 这导致了 Si 表面能带弯曲, 更有利于 Gr/SiN_x/Si 电容器堆积的空穴向 Gr/Si 结区扩散, 能带图如图 5(b). 施加反向偏压时, 内建电场增大, Si 中电子注入 Gr 的势垒变大, 自由电子不能越过肖特基势垒, 少数载流子空穴主导饱和电流. 热激发及光生空穴在内建电场及偏压的作用下被吸引到 MIS 电容器的 SiN_x/Si 一侧, 导致空穴的堆积. 通过扩散, 空穴移动到结区, 在反向偏压及电场作用下向 Gr 移动, 形成大的反向电流.

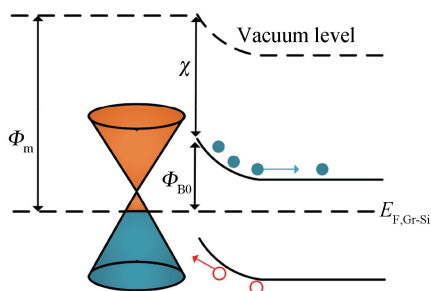
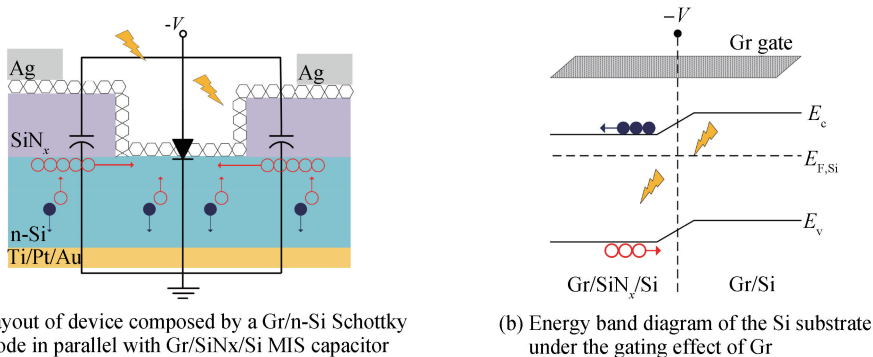


图 4 零偏压时 Gr/n-Si 肖特基结能带图
Fig.4 Energy band diagram of Gr/n-Si Schottky junction at zero bias



(a) Layout of device composed by a Gr/n-Si Schottky diode in parallel with Gr/SiN_x/Si MIS capacitor

(b) Energy band diagram of the Si substrate under the gating effect of Gr

图 5 反向偏压光照下 Gr/n-Si 光电探测器的结构及能带示意图

Fig.5 Structure and energy band diagrams of Gr/n-Si photodetector at reverse bias under illumination

2.2 Gr/Si 光电探测器的 C-V 分析

为了进一步研究器件载流子的分布运动情况, 分析 MIS 电容器对器件的影响, 在室温下对器件进行了 C-V 测试, 结果曲线如图 6(a). 电容测量施加的直流偏压为 $-5 \sim 5 \text{ V}$, 交流小信号的幅度为 50 mV , 频率分别为 $30 \text{ kHz}, 50 \text{ kHz}, 100 \text{ kHz}, 200 \text{ kHz}, 400 \text{ kHz}, 600 \text{ kHz}, 800 \text{ kHz}$.

从横向角度看图 6(a), 电压的变化对器件电容影响较大. 正向偏压时, 器件处于堆积区, 电容较大, 反向偏压时, 处于耗尽区, 电容较小. 图 7(a) 为正向偏压时的器件能带图. 堆积区主要由 Gr/SiN_x/Si 电容器造成, 相当厚的 SiN_x 绝缘层阻碍了电子的移动, 造成电子的堆积, 导致电容的增加. 堆积的部分电子向 Gr/Si 结区扩散, 受势垒热离子注入率的限制, 对正向电流贡献很小^[15]. 至于 Gr/Si 结区, 正向偏压使 Si 中电子注入 Gr 的势垒降低, 在电场的作用下, 电子更易进入 Gr. 图 7(b) 为反向偏压下器件能带图. 随着反向偏压的增大, MIS 由耗尽区向反型区过渡. 当 $-3 \text{ V} < V < 0 \text{ V}$, C-V 曲线类似肩状, 此时 Gr/Si 结电容, 即耗尽层电容大于 MIS 电容, 占据主导地位. 图 6(b) 中 $C^{-2}-V$ 的线性表现也证实了这一解释, 如式(5)所示, 因肖特基二极管耗尽层电容的 C^{-2} 关于 V 呈线性. Gr/Si 结的耗尽层宽度 W_D 随反向偏压的增大而增大, 从而结电容变

小. 当 $V < -3$ V 时, $C-V$ 曲线趋向平稳, Gr/Si 结电容微不足道, MIS 电容处于反型状态, 再次占据主导, 空穴堆积在 SiN_x/Si 界面, 并向 Gr/Si 结区注入, 证实了上文提到的大的反向电流.

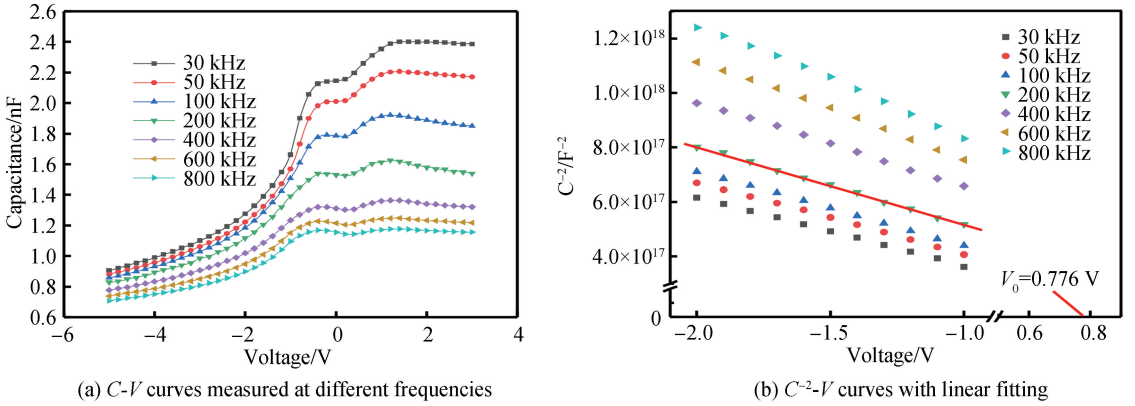


图 6 在 30~800 kHz 不同频率下测量的 Gr/n-Si 肖特基探测器的 $C-V$ 曲线
Fig.6 $C-V$ curves of Gr/n-Si photodetector measured at different frequencies from 30~800 kHz

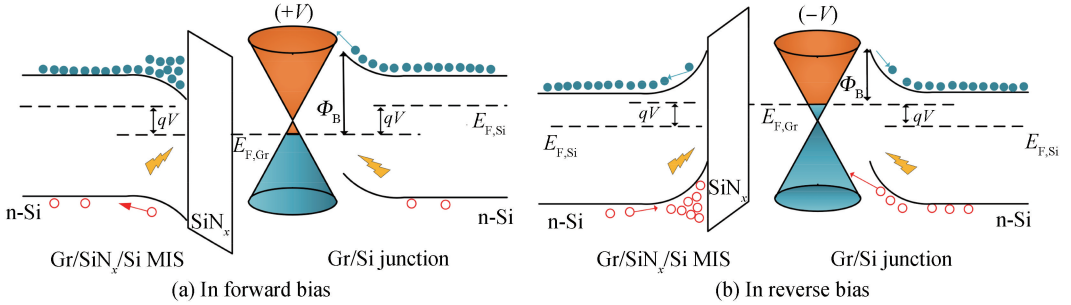


图 7 光照下考虑 SiN_x 绝缘层的 Gr/n-Si 肖特基结能带图
Fig.7 Energy band diagram of Gr/n-Si Schottky junction with SiN_x insulator layer under illumination

从纵向角度看图 6(a), 随着频率的减小, 电容却增加了. 这归因于半导体 Si 表面的界面态. 频率较低时, 存在时间常数不同的界面态, 界面态俘获的电荷能够跟上交流小信号的变化, 对电容有贡献^[19-20]. 但当频率较高时, 界面态时间常数或弛豫时间过长跟不上交流小信号的变化, 贡献就可以忽略了^[21].

为了提取 n 型 Si 的施主掺杂浓度 N_d 以及 Gr/Si 肖特基势垒高度 Φ_{B0} , 图 6(b) 显示了一 $2 \sim -1$ V 范围内不同频率的 $C^{-2}-V$ 曲线及拟合线, 在此电压范围内, Gr/Si 肖特基结耗尽层电容占据主导. 由于 Si 表面不可避免的自然氧化 SiO_2 层以及缺陷杂质, 对于非理想的肖特基二极管, 耗尽层电容表示为^[15,17-18]

$$\frac{1}{C^2} = \frac{2n[n(\Phi_{B0} - \Phi_n - kT) - qV]}{A^2 q^2 \epsilon_s N_d} \quad (5)$$

式中, $n=2.3$, 即之前提及的从图 3(b) 线性拟合中获得, A 是器件面积, ϵ_s 为 Si 介电常数 ($\epsilon_s = 11.7\epsilon_0$), $\Phi_n = kT \ln \frac{N_c}{N_d}$ (N_c 为 Si 导带有效态密度, 300 K 时为 $2.8 \times 10^{19} \text{ cm}^{-3}$). 通过每一频率的拟合线, 可以获得一组斜率及 x 轴截距 V_0 数据. 由斜率获得 N_d ^[15], 可表示为

$$N_d = -\frac{2n}{A^2 q \epsilon_s} \frac{dV}{d(1/C^2)} \quad (6)$$

由 V_0 计算 Φ_{B0}

$$\Phi_{B0} = \frac{qV_0}{n} + kT \ln \left(\frac{N_c}{N_d} \right) + kT \quad (7)$$

Gr/Si 结的耗尽层宽度 W_D 也是一个重要的因素需要被考虑, 因其影响着器件的电场强度、掺杂浓度、载流子运动等. 每一频率下的 W_D 表示为^[19]

$$W_D = [(2\epsilon_s V_0) / qN_d]^{0.5} \quad (8)$$

表 1 列出了不同频率下的实验数据 V_0 , N_d , W_D , Φ_{B0} . 随着频率的增加, N_d 减小, W_D 增加, Φ_{B0} 先增加,

当频率大于 400 kHz 时基本稳定在 0.82 eV. 造成该现象的原因主要是界面态的密度分布以及界面层的影响.

表 1 室温不同频率下的 V_0 , N_d , W_D , Φ_n , Φ_{B0} 实验数据

Table 1 The experimental data of V_0 , N_d , W_D , Φ_n , Φ_{B0} measured at different frequencies at room temperature

f/kHz	V_0/V	$N_d/(\times 10^{14} \text{ cm}^{-3})$	Φ_n/eV	$W_D/(\times 10^{-4} \text{ cm})$	Φ_{B0}/eV
30	0.455	1.73	0.311	1.85	0.535
50	0.550	1.64	0.312	2.08	0.577
100	0.599	1.58	0.313	2.22	0.599
200	0.776	1.50	0.314	2.59	0.677
400	1.112	1.39	0.316	3.22	0.825
600	1.092	1.20	0.320	3.43	0.821
800	1.091	1.07	0.323	3.63	0.823

低频时, 界面态跟随交流小信号的变化, 俘获电子填充界面的空缺状态. 相较于高频, 捕获电子减小了耗尽层电场强度, 空间电荷及耗尽层宽度 W_D 也相应减少. 这使得 Si 中电子更易注入 Gr, 意味着势垒高度的减小. 换言之, 更多的电子注入 Gr 使 Gr 的费米能级抬高, 即 Gr 的功函数减小. 根据式(4), 势垒高度 Φ_{B0} 减小. 综上所述, 器件最好工作在高频情况下, 有利于减少界面态的影响, 获得大的势垒高度、内建电场, 从而减少载流子的复合, 提升器件的性能.

3 结论

本文从能带角度分析了 Gr/n-Si 肖特基结光电探测器的 $I-V$ 及 $C-V$ 特性. 结果表明: MIS 电容器对于 Gr/Si 肖特基结的 $I-V$ 特性有较大影响, 堆积在 SiN_x/Si 界面的空穴有利于增强器件的光响应度达到 0.26 A/W; 界面态对器件存在影响, 随着频率的增加, 器件电容及 Si 掺杂浓度减小; Gr/Si 肖特基结势垒高度随频率增加而增加并趋于稳定在 0.82 eV, 耗尽层宽度及内建电场随频率增加而增大, 器件工作在高频下, 有利于减少载流子的复合, 提升载流子寿命, 提升器件性能. 研究结果为 Gr/Si 光电探测器的设计改进及工作频率提供了理论参考.

参考文献

- [1] BEHURA S K, WANG C, WEN Y, *et al.* Graphene-semiconductor heterojunction sheds light on emerging photovoltaics [J]. *Nature Photonics*, 2019, **13**: 312-318.
- [2] ZHAO Jian-jiang, XU Ming-sheng. Interface engineering of graphene/silicon solar cells by introducing an ultrathin magnesium oxide interlayer[J]. *Acta Photonica Sinica*, 2018, **47**(12): 1223002.
赵建江, 徐明生. 氧化镁层对石墨烯/硅太阳能电池的界面优化[J]. 光子学报, 2018, **47**(12): 1223002.
- [3] HE Qi-yuan, WU Shi-xin, GAO Shuang, *et al.* Transparent, flexible, all-reduced graphene oxide thin film transistors [J]. *ACS nano*, 2011, **5**(6): 5038-5044.
- [4] RYU S, LIU L, BERCIAUD S, *et al.* Atmospheric oxygen binding and hole doping in deformed graphene on a SiO_2 substrate[J]. *Nano Letters*, 2010, **10**(12): 4944-4951.
- [5] GUO H A, JOU S, MAO T Z, *et al.* Silicon- and oxygen-codoped graphene from polycarbosilane and its application in graphene/n-type silicon photodetectors[J]. *Applied Surface Science*, 2019, **464**: 125-130.
- [6] ALNUAIMI A, ALMANSOURI I, SAADAT I, *et al.* Interface engineering of graphene-silicon Schottky junction solar cells with an Al_2O_3 interfacial layer grown by atomic layer deposition[J]. *RSC Advances*, 2018, **8**(19): 10593-10597.
- [7] LV Peng, ZHANG Xiu-juan, ZHANG Xi-wei, *et al.* High-sensitivity and fast-response graphene/crystalline silicon schottky junction-based near-IR photodetectors[J]. *IEEE Electron Device Letters*, 2013, **34**(10): 1337-1339.
- [8] ANTONIO D B, FILIPPO G, GIUSEPPE L, *et al.* Tunable Schottky barrier and high responsivity in graphene/Si-nanotip optoelectronic device[J]. *2D Materials*, 2017, **4**(1): 015024.
- [9] JUNGKIL K, SOONG S J, KYEONG W L, *et al.* Near-ultraviolet-sensitive graphene/porous silicon photodetectors[J]. *ACS applied materials & interfaces*, 2014, **6**(23): 20880-20886.
- [10] STANISLAV T, ROMAN Y, JAN G. Electrical characterization of graphite/InP schottky diodes by I-V-T and C-V methods[J]. *Journal of Electronic Materials*, 2018, **47**(9): 4950-4954.
- [11] WU Jiang-hong, YANG Zhen-wei, QIU Cai-yu, *et al.* Enhanced performance of a graphene/GaAs self-driven near-infrared photodetector with upconversion nanoparticles[J]. *Nanoscale*, 2018, **10**(17): 8023-8030.
- [12] WU Yao, YAN Xin, ZHANG Xia, *et al.* A monolayer graphene/GaAs nanowire array Schottky junction self-powered photodetector[J]. *Applied Physics Letters*, 2016, **109**(18): 183101.

- [13] LI Xiang-qiang, CHEN Wen-chao, ZHANG Shen-jiao, *et al.* 18.5% efficient graphene/GaAs van der Waals heterostructure solar cell[J]. *Nano Energy*, 2015, **16**: 310-319.
- [14] ANTONIO D B. Graphene Schottky diodes: An experimental review of the rectifying graphene/semiconductor heterojunction[J]. *Physics Reports*, 2016, **606**: 1-58.
- [15] ANTONIO D B, GIUSEPPE L, FILIPPO G, *et al.* Hybrid graphene/silicon Schottky photodiode with intrinsic gating effect[J]. *2D Materials*, 2017, **4**(2): 025075.
- [16] CHEUNG S K, CHEUNG N W. Extraction of Schottky diode parameters from forward current-voltage characteristics [J]. *Applied Physics Letters*, 1986, **49**(2): 85-87.
- [17] ANTONIO D B, GIUSEPPE L, LAURA L, *et al.* Graphene-silicon schottky diodes for photodetection[J]. *IEEE Transactions on Nanotechnology*, 2018, **17**(6): 1133-1137.
- [18] GIUSEPPE L, FILIPPO G, LUCA G, *et al.* I-V and C-V characterization of a high-responsivity graphene/silicon photodiode with embedded MOS capacitor[J]. *Nano Materials*, 2017, **7**(7): 158-165.
- [19] YERİŞKİN S A, BALBAŞI M, ORAK İ. Frequency dependent electrical characteristics and origin of anomalous capacitance-voltage (C-V) peak in Au/(graphene-doped PVA)/n-Si capacitors. Materials in Electronics[J]. *Materials in Electronics*, 2017, **28**(11): 7819-7826.
- [20] CARD H C, RHODERICK E H. Studies of tunnel MOS diodes I. interface effects in silicon schottky diodes[J]. *Journal of Physics D: Applied Physics*, 1971, **4**(10): 1589-1601.
- [21] YASEMIN Ş A, TARIK A, ŞEMSETTİN A, *et al.* Dielectric spectroscopy studies and ac electrical conductivity on (AuZn)/TiO₂/p-GaAs(110) MIS structures[J]. *Philosophical Magazine*, 2015, **95**(26): 2885-2898.