

doi:10.3788/gzxb20184705.0523001

# 用刻蚀坑方法抑制平面型 InGaAs/InP 盖革 模式 APD 的边缘击穿

侯丽丽<sup>1</sup>, 韩勤<sup>1,2</sup>, 李彬<sup>3</sup>, 王帅<sup>1</sup>, 叶焱<sup>1</sup>

(1 中国科学院半导体研究所 集成光电子学国家重点实验室, 北京 100083)

(2 中国科学院大学 电子电气与通信工程学院, 北京 100049)

(3 中国电子科技集团公司第四十四研究所 化合物半导体光电子事业部, 重庆 400060)

**摘 要:**通过测量平面型 InGaAs/InP 雪崩光电二极管闭管扩散器件帽层 InP 中 Zn 杂质的分布, 拟合出掺杂浓度随扩散深度的变化函数, 并且利用离化积分研究不同倍增层厚度下的最佳刻蚀坑深度和最佳刻蚀方法. 结果表明在帽层深度不变的情况下, 最佳刻蚀坑深度会随着倍增层厚度而变化, 当倍增层厚度为 1  $\mu\text{m}$  左右时刻蚀坑深度在 0.1~0.3  $\mu\text{m}$  之间. 采取反应离子刻蚀可以获得良好的刻蚀坑形貌, 有利于边缘击穿的抑制.

**关键词:**雪崩光电二极管; 光探测器; 离化积分; 电场击穿; 刻蚀; 反应离子刻蚀; 盖革计数

中图分类号: TN215

文献标识码: A

文章编号: 1004-4213(2018)05-0523001-8

## Using Etch Well to Suppress Edge Breakdown of Planar-type InGaAs/InP Geiger Mode Avalanche Photodiodes

HOU Li-li<sup>1</sup>, HAN Qin<sup>1,2</sup>, LI Bin<sup>3</sup>, WANG Shuai<sup>1</sup>, YE Han<sup>1</sup>

(1 Key Laboratory of Integrated Optoelectronics, Institute of Semiconductors, Chinese Academy of Science, Beijing 100083, China)

(2 School of Electronic, Electrical and Communication Engineering, University of Chinese Academy of Sciences, Beijing 100049, China)

(3 Compound Semiconductor Opto-Electronics Department, China Electronics Technology Group Corp., No.44 Research Institute, Chongqing 400060, China)

**Abstract:** By measuring the distribution of impurity Zn in InP of planar-type InGaAs/InP Geiger mode Avalanche Photodiodes, the function of doping concentration with diffusion depth was fitted, and the optimum depth of etch well at different multiplication layer thickness as well as the best etching method were studied using ionization integral. The results show that the optimum etch well depth is varied with multiplication layer thickness when the thickness of top InP is constant. And when the multiplication layer thickness is about 1  $\mu\text{m}$ , the well depth should be between 0.1  $\mu\text{m}$  and 0.3  $\mu\text{m}$ . Reactive ion etching can obtain a good etch well morphology, which is beneficial to the suppression of edge breakdown.

**Key words:** Avalanche photodiodes; Photodetectors; Ionization integral; Electric breakdown; Etching; Reactive ion etching; Geiger counters

**OCIS Codes:** 230.5160; 230.5170; 230.0230; 230.0040; 230.0250

## 0 引言

InGaAs/InP 盖革模式雪崩光电二极管(Avalanche Photodiodes, APD)具有超高的增益与灵敏度, 尺寸

基金项目: 国家重点研发计划(No.2016YFB0402404)和国家自然科学基金(Nos.61674136, 61635010, 61435002)资助

第一作者: 侯丽丽(1992-), 女, 硕士研究生, 主要研究方向为雪崩光电二极管阵列. Email: houlili@semi.ac.cn

导师(通讯作者): 韩勤(1965-), 男, 研究员, 博士, 主要研究方向为新型半导体光探测器及阵列. Email: hanqin@semi.ac.cn

收稿日期: 2017-12-14; 录用日期: 2018-01-16

<http://www.photon.ac.cn>

小、功耗低且可靠性高<sup>[1]</sup>,在激光雷达<sup>[2-3]</sup>和量子通信<sup>[4]</sup>等领域具有广阔的应用前景。

在平面型 InGaAs/InP 盖革模式 APD 器件制备过程中,帽层 InP 由扩散或离子注入工艺形成的 PN 结边缘处的曲率会大于 PN 结中心处,形成曲率效应而造成较高的局部电场,导致器件边缘处提前击穿<sup>[5]</sup>,降低了器件性能,甚至导致器件无法正常工作.因此在 APD 的设计和制备中,抑制边缘击穿是主要任务之一.PN 结的边缘击穿与结表面的电势分布有关,为了减小表面的电场,KAOYC 等<sup>[6]</sup>首次提出了用保护环的方法来抑制平面型探测器的边缘击穿.保护环分为与中心连接的保护环<sup>[7-8]</sup>和浮动保护环<sup>[9-10]</sup>,浮动保护环可以是单保护环<sup>[11]</sup>或者双保护环<sup>[12]</sup>,其作用就像是一个分压器,把中心结边缘的高电压分压到保护环外侧,从而达到抑制边缘击穿的目的.之后 TAROFLE 等<sup>[13-14]</sup>提出部分电荷层法和刻蚀坑法,使有源区和中央扩散区形成台阶形貌,可以改变 PN 结边缘处的等势线分布,有效抑制边缘击穿.HARALSON JN<sup>[15]</sup>通过数值模拟的方法指出,对于倍增层厚度为  $0.3 \mu\text{m}$  时,standoff 型器件的深度最优值为  $0.5 \mu\text{m}$ .

刻蚀坑的方法可以有效抑制 APD 的边缘击穿效应,目前对于倍增层厚度为  $1 \mu\text{m}$  左右的盖革模式 APD 最佳刻蚀坑深度的探索还比较匮乏.APD 的倍增层是通过闭管扩散<sup>[16]</sup>向帽层 InP 进行 Zn 掺杂形成的,掺杂浓度分布和倍增层厚度都会对器件的边缘击穿产生影响.雪崩击穿不仅和电场有关,还和倍增区厚度有关,离化积分包含了电场和倍增层厚度两部分信息,可以更准确地说明模型是否击穿.不同刻蚀工艺如湿法刻蚀和干法刻蚀将会产生不同的刻蚀坑形貌,选取合适的刻蚀工艺有利于抑制 APD 的提前击穿.本文结合实际帽层 InP 闭管扩散的掺杂情况,拟合出掺杂浓度随扩散深度的变化函数,利用离化积分模型研究不同倍增层厚度时的最佳刻蚀坑深度,并分析了不同刻蚀工艺中刻蚀坑形貌对 APD 边缘击穿的影响。

## 1 模型

刻蚀坑结构是在扩散工艺之前先在扩散区中央刻蚀一个坑,形成刻蚀坑区域深、边缘区域浅的台阶型扩散形貌,如图 1.刻蚀坑下倍增层厚度比边缘小,可以强化中心区电场,同时改变 PN 结边缘处的等势线分布,有利于降低扩散边缘处的电场强度,从而抑制边缘击穿。

InGaAs/InP 基盖革模式 APD 结构采用光吸收、雪崩倍增层分离的、具有能带渐变层和电荷层 (Separate Absorption, Grading, Charge and Multiplication, SAGCM) 的结构<sup>[17]</sup>,外延层结构见表 1.窄带隙的 InGaAs 吸收层(在 295 K 时禁带宽度  $E_g$  约为  $0.75 \text{ eV}$ )与 InP 材料晶格匹配,可吸收  $1550 \text{ nm}$  波长光子;同时采用宽带隙 InP 层(在 295 K 时  $E_g$  约为  $1.35 \text{ eV}$ )作倍增层.电荷层调节 InGaAs 吸收层与 InP 倍增层的电场分布,使得吸收区内电场足够小,从而抑制由隧穿引起的暗载流子,同时保证倍增区内的电场足够高,维持碰撞电离实现雪崩倍增.InGaAsP 过渡层缓和了 InGaAs 层和 InP 层突变异质结处价带势垒,减小原生空穴跨越异质结时的积累效应。

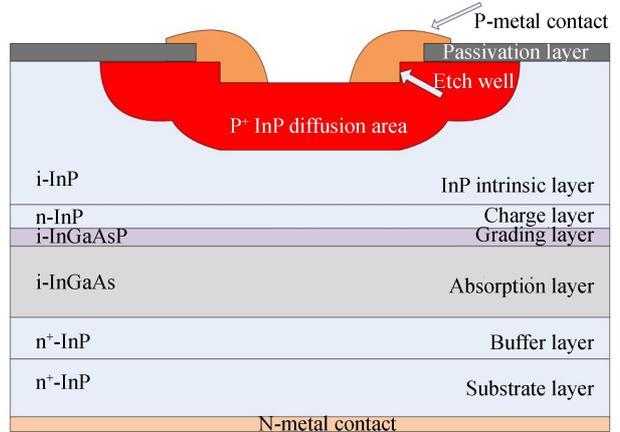


图 1 InGaAs/InP APD 结构

Fig.1 InGaAs/InP APD structure schematic diagram

表 1 APD 的结构参数

Table 1 APD structural parameters

Component	Thickness/ $\mu\text{m}$	Doping	Doping concentration/ $\text{cm}^{-3}$	Function
InP	3.5	i	$1 \times 10^{15}$	Top layer
InP	0.13	N	$2 \times 10^{17}$	Charge layer
InGaAsP	0.012	i	$1 \times 10^{15}$	Grading layer
InGaAs	1.5	i	$1 \times 10^{15}$	Absorption layer
InP	1	N	$1 \times 10^{17}$	Buffer layer
InP	350	N	$3 \times 10^{18}$	Substrate layer

盖革模式 APD 的很多参数都依赖于击穿电压,所以采取正确的电离因子模型对于仿真结果的正确性至关重要.本文采取与温度和电场相关的 Zappa 模型<sup>[18]</sup>,即

$$\alpha(E, T) = \frac{qE}{E_{th}^\alpha} \exp \left\{ 0.217 \left( \frac{E_{th}^\alpha}{E_R^\alpha} \right)^{1.14} - \left[ \left( 0.217 \left( \frac{E_{th}^\alpha}{E_R^\alpha} \right)^{1.14} \right)^2 + \left( \frac{E_{th}^\alpha}{qE\lambda^\alpha} \right)^2 \right]^{0.5} \right\} \quad (1)$$

$$\beta(E, T) = \frac{qE}{E_{th}^\beta} \exp \left\{ 0.217 \left( \frac{E_{th}^\beta}{E_R^\beta} \right)^{1.14} - \left[ \left( 0.217 \left( \frac{E_{th}^\beta}{E_R^\beta} \right)^{1.14} \right)^2 + \left( \frac{E_{th}^\beta}{qE\lambda^\beta} \right)^2 \right]^{0.5} \right\} \quad (2)$$

式中,  $E_{th}^\alpha = 1.9 \text{ eV}$ ,  $\lambda^\alpha = 417 \text{ nm} \cdot \tanh\left(\frac{46 \text{ meV}}{2kT}\right)$ ,  $E_R^\alpha = 46 \text{ meV} \cdot \tanh\left(\frac{46 \text{ meV}}{2kT}\right)$ ,  $E_{th}^\beta = 1.4 \text{ eV}$ ,  $\lambda^\beta = 413 \text{ nm} \cdot \tanh\left(\frac{36 \text{ meV}}{2kT}\right)$ ,  $E_R^\beta = 36 \text{ meV} \cdot \tanh\left(\frac{36 \text{ meV}}{2kT}\right)$ ,  $E$  为电场强度,  $T$  为温度,  $k$  为玻尔兹曼常数.

在雪崩倍增的过程中,  $M(x)$  倍增因子是一个重要函数,表达式为

$$M(x) = \frac{\exp \left[ -\int_x^w (\alpha - \beta) dx' \right]}{1 - \int_0^w \alpha \exp \left[ -\int_x^w (\alpha - \beta) dx' \right] dx} = \frac{\exp \left[ -\int_0^w (\beta - \alpha) dx' \right]}{1 - \int_0^w \beta \exp \left[ -\int_0^w (\beta - \alpha) dx' \right] dx} \quad (3)$$

当  $M(x)$  接近正无穷的时候器件发生雪崩击穿,即  $M(x)$  分母趋近于 0 时,定义离化积分为

$$I_n = \int_0^w \alpha \exp \left[ -\int_x^w (\alpha - \beta) dx' \right] dx \quad (4)$$

$$I_p = \int_0^w \beta \exp \left[ -\int_0^w (\beta - \alpha) dx' \right] dx \quad (5)$$

则离化积分等于 1 时雪崩击穿,由式(4)、(5)可以看出离化积分包含了电场强度和倍增厚度两个变量,可以更为准确地说明器件是否击穿.

帽层 InP 的扩散掺杂形貌对仿真结果的实用性至关重要,实验上采用闭管扩散的方法,保证扩散固态源 Zn 足量,属于恒定源扩散.在测得的掺杂浓度分布结果基础上,根据高斯分布拟合出掺杂浓度随深度的变化函数,即

$$C(x) = C_s \exp \left[ -\left( \frac{x}{l_d} \right)^{10} \right] \quad (6)$$

$$l_d = \frac{x_j}{\left[ \ln \left( \frac{C_s}{C_B} \right) \right]^{0.1}} \quad (7)$$

式中  $C_s$  为表面掺杂浓度,取  $5 \times 10^{18} \text{ cm}^{-3}$ ,  $l_d$  为特征长度,  $x_j$  为结深,  $C_B$  为材料背景杂质浓度.变化趋势如图 2.

通过闭管扩散的方法向已光刻刻蚀窗口的帽层 InP 中扩散 Zn 杂质,扫描电子显微镜 (Scanning Electron Microscope, SEM) 观察可发现 Zn 扩散区和非扩散区呈现不同的颜色,如图 3,以方便确定 Zn 侧向扩散距离  $H_1$ .侧向扩散距离  $H_1$  和垂直扩散深度  $H_2$  的比值为侧向扩散系数,其值见表 2.侧向扩散系数分布范围为 0.6~0.85,其均值为 0.72,可见 Zn 的侧向扩散系数在 0.7 左右.

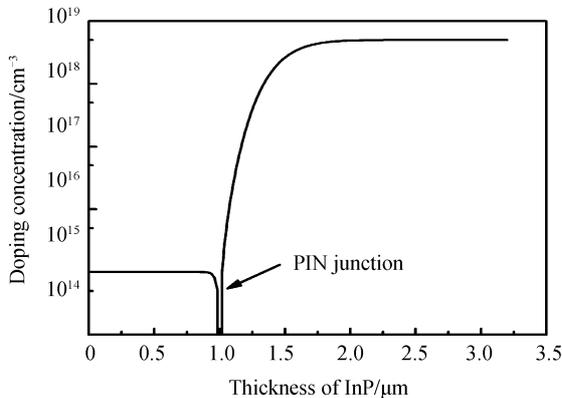


图 2 帽层 InP 的掺杂浓度分布

Fig.2 Doping concentration distribution of top InP

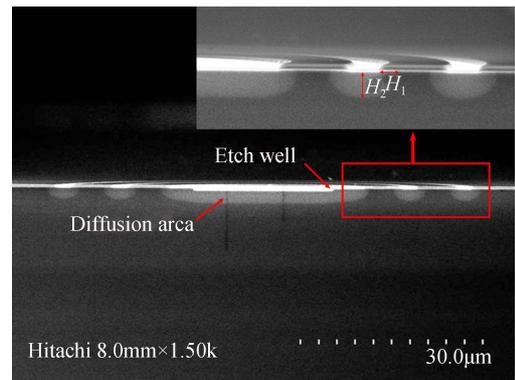


图 3 扩散完成后器件截面 SEM 图

Fig.3 SEM cross section of device after diffusion process

表 2 InP 中横向与纵向扩散深度的关系

Table 2 Relationship between lateral and vertical diffusion depths in InP

Vertical depth $H_2/\mu\text{m}$	Lateral depth $H_1/\mu\text{m}$	Lateral diffusion coefficient
1.6	1	0.6
2.2	1.45	0.7
2.5	1.9	0.76
3.4	2.04	0.67
3.75	3.17	0.85

APD 器件结构参数如图 4.有源区半径  $w_1$  为  $12.5 \mu\text{m}$ , 中央扩散区半径  $w_2$  为  $16.5 \mu\text{m}$ . 刻蚀坑深度为  $d$ , 扩散深度为  $d_1$ , 倍增区厚度为  $H_m$ ,  $d$ 、 $d_1$  以及  $H_m$  一共为  $3.5 \mu\text{m}$ . 为减小暗计数提高器件性能, 盖革模式下 APD 的倍增区通常比较厚, 为  $1 \mu\text{m}$  左右. 台面型结构因为无边缘击穿, 其离化积分可以作为平面型边缘击穿的依据. 通过数值计算研究不同倍增层厚度 ( $0.8 \mu\text{m}$ ,  $1 \mu\text{m}$ ,  $1.2 \mu\text{m}$ ,  $1.4 \mu\text{m}$ ,  $1.6 \mu\text{m}$ ) 时的最佳刻蚀坑深度, 为实际器件工艺提供参考.

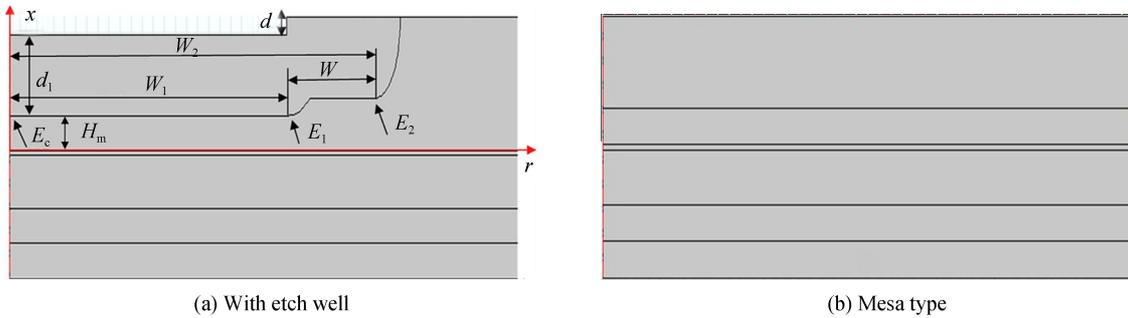
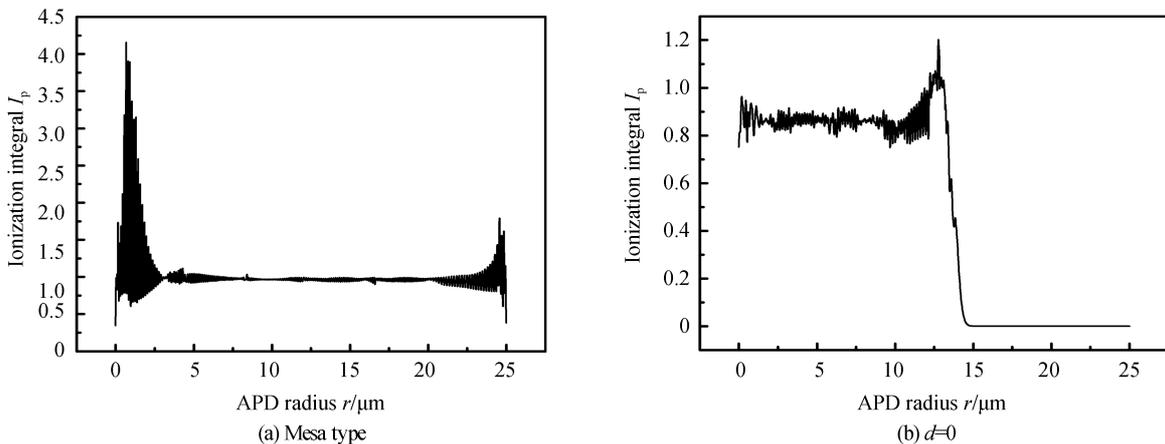


图 4 APD 有刻蚀坑以及台面型的参数  
Fig.4 Parameters of APD with etch well and mesa type

## 2 刻蚀坑深度的仿真结果及讨论

用倍增层为  $1.4 \mu\text{m}$  时的仿真结果来说明 APD 半径  $r$  上的离化积分随不同刻蚀深度  $d$  的变化趋势, 图 5 是在 APD 电流达到  $10 \mu\text{A}$  时得到的仿真结果, 把此时的反向电压定义为击穿电压, 可以看出在台面型的 APD 击穿时因为不存在边缘击穿,  $I_p$  沿 APD 半径方向的值都在 1 附近, 所以把这种情况定义为 APD 理想的击穿情况. 在没有刻蚀坑时 ( $d=0 \mu\text{m}$ ), 在有源区边界  $E_2$  附近由于曲率效应  $I_p > 1$ , 而此时中心轴附近  $I_p < 1$ , 有源区边界提前击穿, 击穿电压为  $71.23 \text{ V}$ , 与 APD 理想击穿电压  $76.88 \text{ V}$  相差  $5.6 \text{ V}$  (表 3), 这对于后续的读出电路的设计会有很大的影响. 当加上浅刻蚀坑之后, 如  $d=0.1 \mu\text{m}$  时,  $E_1$  处的曲率比较小,  $E_2$  处的曲率仍较大, 击穿时  $E_1$  离化积分小于  $E_2$  处, 依旧是  $E_2$  处提前击穿. 随着  $d$  的增加扩散深度减小,  $E_2$  处曲率减小, 而  $E_1$  处由于台阶处高度增加, 曲率会增加, 因此击穿时  $E_2$  处的离化积分逐渐减小,  $E_1$  处的离化积分



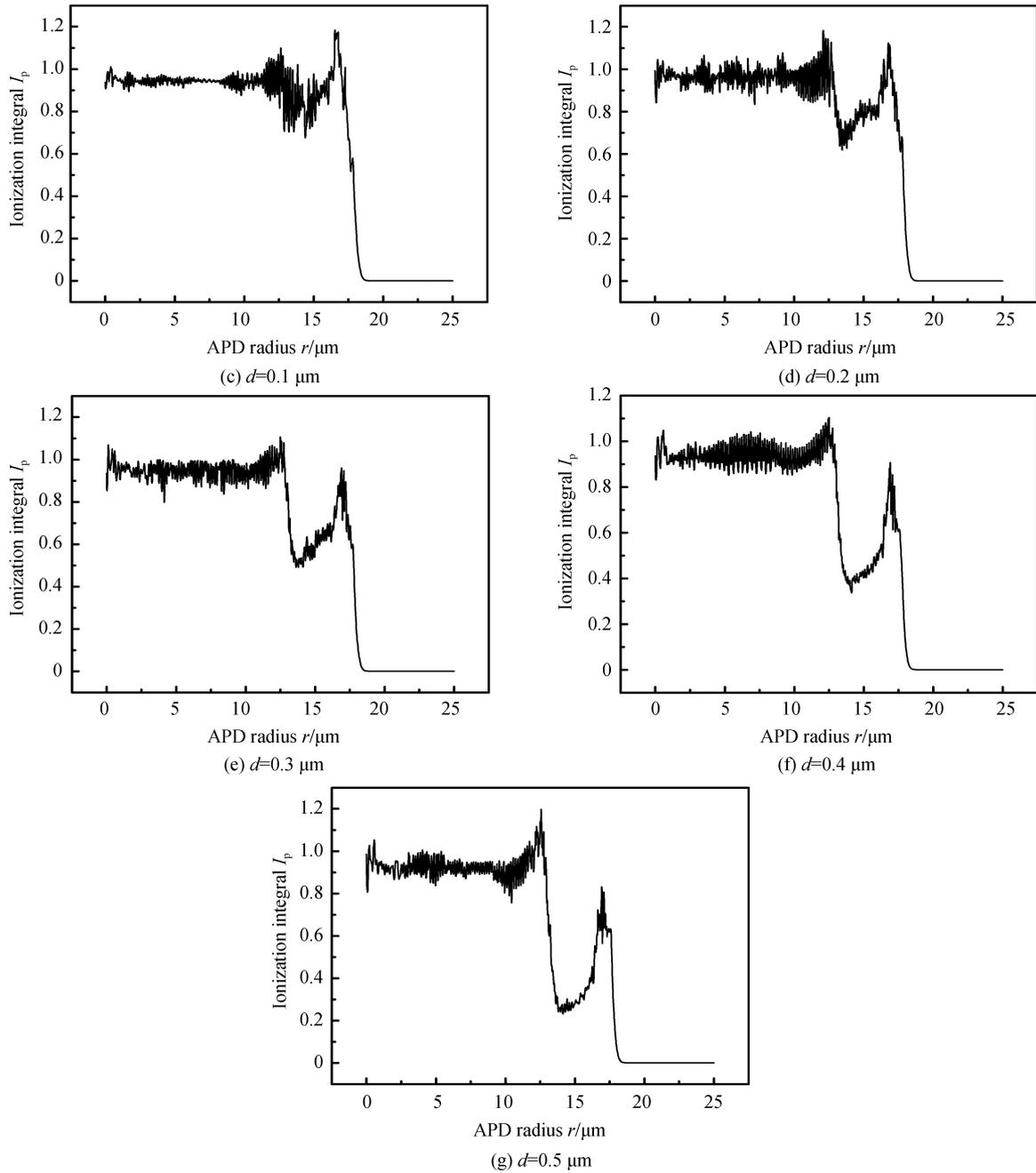

 图5 倍增层厚度  $H_m$  为  $1.4 \mu\text{m}$  时台面型和不同刻蚀坑深度时的 APD 离化积分分布

 Fig.5 Ionization integral distribution with different etch well depths and mesa type APD when  $H_m = 1.4 \mu\text{m}$ 

 表3  $H_m = 1.4 \mu\text{m}$  时的仿真结果

 Table 3 Numerical simulation results when  $H_m = 1.4 \mu\text{m}$ 

$d/\mu\text{m}$	Breakdown voltage/V	Central axis $I_p$
Mesa type	76.88	0.961 78
0	71.23	0.828 84
0.1	74.13	0.904 63
0.2	74.87	0.921 28
0.3	73.97	0.911 16
0.4	73.13	0.900 64
0.5	72.71	0.900 81

表4 APD 最佳刻蚀坑深度

Table 4 The best etch well depth of APD

$H_m/\mu\text{m}$	$d_{\text{best}}/\mu\text{m}$	$V_{\text{b\_mesa}}/\text{V}$	$V_{\text{b\_best}}/\text{V}$	$d_{3\text{V}}/\mu\text{m}$
0.8	0.1	60.30	58.47	0.1~0.2
1.0	0.1	65.20	63.85	0.1~0.2
1.2	0.1	70.97	69.10	0.1~0.3
1.4	0.2	76.88	74.87	0.1~0.3
1.6	0.2	82.67	80.53	0.2~0.3

增加,进而变成  $E_1$  处提前击穿。 $E_1$  和  $E_2$  处的离化积分所差不多时,抑制能力最强,这个变化趋势对于其他倍增层厚度依然成立,因此每个倍增层厚度都存在一个最佳的刻蚀坑深度.倍增层厚度为  $1.4 \mu\text{m}$  时, $0.2 \mu\text{m}$  的刻蚀坑抑制边缘击穿的能力最强,此时击穿电压最大,中心轴  $E_c$  处的离化积分  $I_p$  也最大.表 4 列出了倍增层厚度为  $0.8 \mu\text{m}$ 、 $1 \mu\text{m}$ 、 $1.2 \mu\text{m}$ 、 $1.4 \mu\text{m}$ 、 $1.6 \mu\text{m}$  时的台面型 APD 的击穿电压  $V_{b\_mesa}$ 、最佳刻蚀坑深度  $d_{best}$  和此时的击穿电压  $V_{b\_best}$ ,以及当击穿电压与理想击穿电压相差  $3 \text{V}$  之内的刻蚀坑深度范围  $d_{3V}$ ,可以看出对于倍增层厚度为  $1 \mu\text{m}$  左右的盖革模式 APD 来说,刻蚀坑深度应该在  $0.1 \sim 0.3 \mu\text{m}$  之间.

### 3 刻蚀方法的选择

在实际的器件制备当中,湿法腐蚀由于成本低,对器件表面的损伤较小,能使器件有更小的暗电流,应被优先考虑.盐酸腐蚀液将  $37.5\%$  的盐酸溶液和  $85\%$  的磷酸溶液混合,比例为  $1:3$ ,放入 InP 外延片并轻轻摇晃大约  $7 \text{s}$ .实验发现盐酸腐蚀液腐蚀 InP 时各向异性明显,腐蚀形成的圆坑将出现椭圆形形状,并且腐蚀表面均匀性很差,如图 6.因此不宜采用盐酸腐蚀液制备圆坑.溴水腐蚀液腐蚀 InP 时基本各向同性,腐蚀液配比为  $\text{Br}_2:\text{HBr}:\text{H}_2\text{O}=1:25:80$ ,腐蚀液与水的配比为  $1:3$ ,将外延片浸润到腐蚀溶液中摇晃约  $13 \text{s}$ ,通过台阶仪和 SEM 观察发现,溴水腐蚀液腐蚀 InP 圆坑边缘有钻蚀现

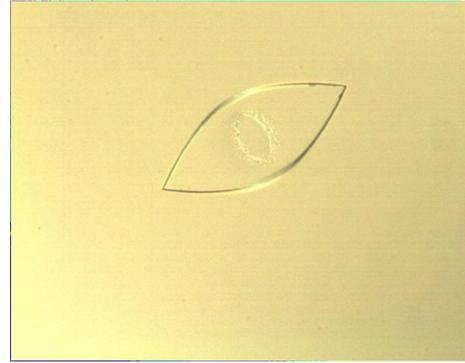


图 6 盐酸腐蚀液在 InP 上腐蚀圆坑显微镜照片  
Fig.6 Photomicrographs of pit on InP corroded by hydrochloric acid corrosion solution

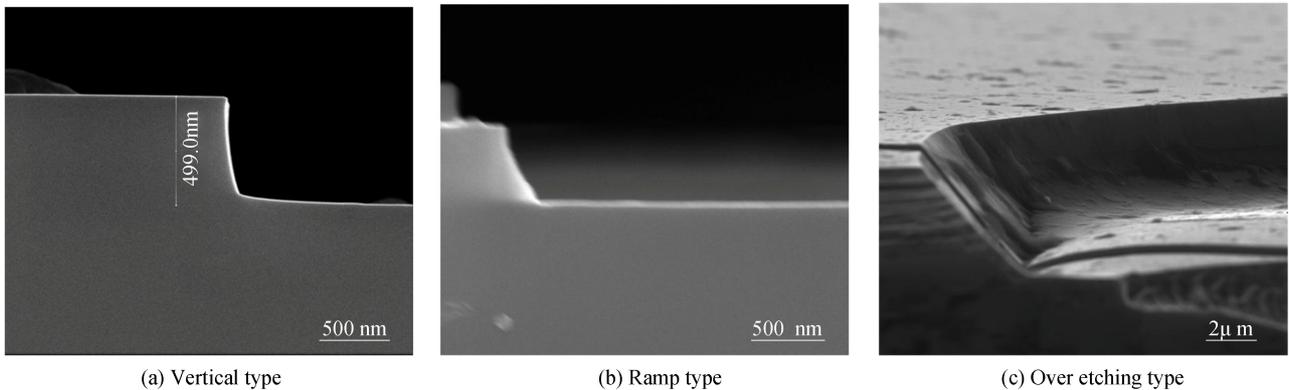


图 7 三种刻蚀坑形貌  
Fig.7 Three kinds of etch wellmorphologies

象,即边缘处出现凹槽,如图 7(c).干法刻蚀的方法主要有电感耦合等离子体(Inductively Coupled Plasma, ICP)和反应离子刻蚀(Reactive Ion Etching, RIE)两种,且都可以取得底面平整、侧壁光滑的刻蚀效果,会出现图 7(a)、(b)垂直型和斜坡型两种形貌.垂直型、斜坡型和钻蚀型这三种形貌会对器件的提前击穿效应产生不同的影响.

### 4 刻蚀坑形貌仿真结果

用  $1 \mu\text{m}$  的倍增层和  $0.3 \mu\text{m}$  的刻蚀坑深度来模拟仿真这三种刻蚀坑形貌对 APD 离化积分以及击穿电压的影响,仿真时刻蚀坑形貌如图 8.不同刻蚀坑形貌 APD 击穿时的离化积分分布如图 9,并将此时的击穿电压和中心轴  $I_p$  列于表 5.结果表明,垂直型和斜坡型击穿电压与中心轴  $I_p$  所差不多,两种刻蚀坑形貌对器件性能影响基本相同.然而钻蚀型刻蚀坑形貌将直接导致器件倍增区厚度中心区域厚、边缘区域薄,边缘处凹槽的出现会造成  $E_1$  附近 PN 结曲率增加,使  $E_1$  处提前击穿时中心轴附近的离化积分过小(图 9),不利于边缘击穿的抑制.与垂直型和斜坡型刻蚀坑形貌相比,击穿电压相差  $2 \text{V}$ ,这是一个比较大的数值.所以在刻

蚀方法的选择上,不宜采用湿法刻蚀,干法刻蚀中 RIE 法与 ICP 法相对刻蚀速度较慢,更容易精确控制刻蚀深度,选用 RIE 法制备刻蚀坑更能获得良好的形貌.

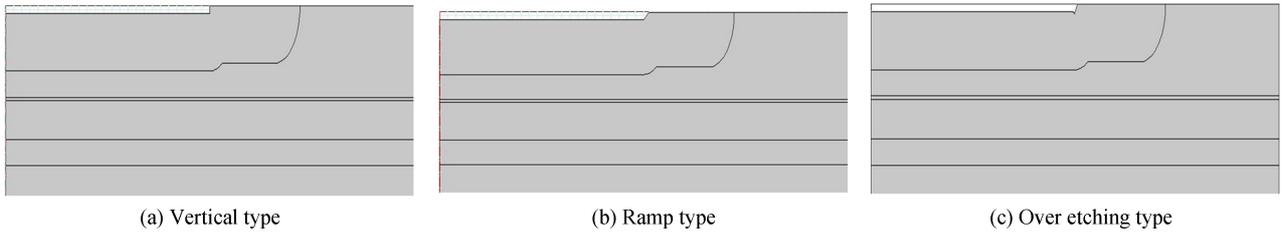


图 8 三种刻蚀坑仿真形貌

Fig.8 Three kinds of etch wells simulation morphologies

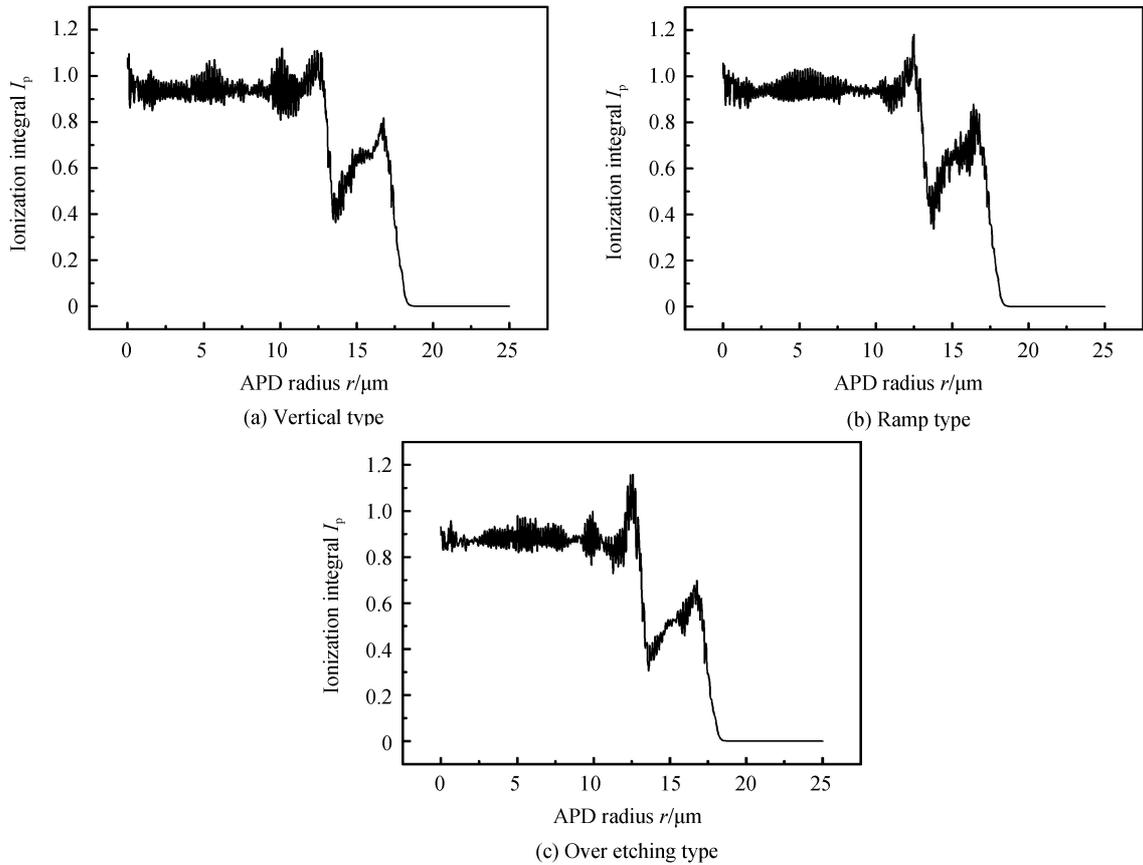


图 9 APD 击穿时不同刻蚀坑形貌时的离化积分分布

Fig.9 Ionization integral distribution of different etch well morphologies when APD is breakdown

表 5 不同刻蚀坑形貌仿真结果

Table 5 Simulation results of different etch well morphologies

Etch well morphologies	Breakdown voltage/V	Central axis $I_p$
Vertical type	61.96	0.871 17
Ramp type	61.96	0.872 34
Over etching type	59.89	0.816 17

## 5 结论

利用刻蚀坑的方法可以有效地抑制平面型 InGaAs/InP 盖革模式 APD 的边缘击穿效应.本文通过测量闭管扩散器件帽层 InP 中 Zn 杂质的分布,拟合出掺杂浓度随扩散深度的变化函数,并且利用离化积分研究不同倍增层厚度,即不同扩散深度下的最佳刻蚀坑深度.结果表明在帽层深度不变的情况下,最佳刻蚀坑深度会随着倍增厚度而变化,当倍增层厚度为  $1 \mu\text{m}$  左右时刻蚀坑深度在  $0.1 \sim 0.3 \mu\text{m}$  之间.对不同刻蚀方法

进行对比,结果表明反应离子刻蚀可以获得良好的刻蚀坑形貌,有利于边缘击穿的抑制。

#### 参考文献

- [1] ACERBI F, ANTI M, TOSI A, *et al.* Design criteria for InGaAs/InP single-photon avalanche diode[J]. *IEEE Photonics Journal*, 2013, **5**(2): 6800209.
- [2] ITZLER M A, ENTWISTLE M, JIANG X, *et al.* Geiger-mode APD single-photon cameras for 3D laser radar imaging [C]. *IEEE Aerospace Conference*, 2014: 1-12.
- [3] ITZLER M A, ENTWISTLE M, KRISHNAMACHARI U, *et al.* SWIR Geiger-mode APD detectors and cameras for 3D imaging[C]. *SPIE*, 2014: 91140F.
- [4] JIANG X, ITZLER M, O'DONNELL K, *et al.* InP-based single-photon detectors and geiger-mode APD arrays for quantum communications applications[J]. *IEEE Journal of Selected Topics in Quantum Electronics*, 2014, **21**(3): 5-16.
- [5] PITTS O J, HYSKO M, BENYON W, *et al.* Planar avalanche photodiodes with edge breakdown suppression using a novel selective area growth based process[J]. *Journal of Crystal Growth*, 2017, **470**: 149-153.
- [6] KAO Y C, WOLLEY E D. High-voltage planar p-n junctions[J]. *Proceedings of the IEEE*, 1967, **55**(8): 1409-1414.
- [7] TAGUCHI K, TORIKAI T, SUGIMOTO Y, *et al.* Planar-structure InP/InGaAsP/InGaAs avalanche photodiodes with preferential lateral extended guard ring for 1.0-1.6  $\mu\text{m}$  wavelength optical communication use[J]. *Journal of Lightwave Technology*, 1988, **6**(11): 1643-1655.
- [8] YAGYU E, SUGIHARA K, NISHIOKA T, *et al.* Planar avalanche photodiode for long-haul single-photon optic fiber communications[J]. *Applied Physics Express*, 2007, **1**(1): 155-162.
- [9] BURM J, CHOI J Y, CHO S R, *et al.* Edge gain suppression of a planar-type InGaAs-InP avalanche photodiodes with thin multiplication Layers for 10-gb/s applications[J]. *IEEE Photonics Technology Letters*, 2004, **16**(7): 1721-1723.
- [10] WEI R, DRIES J C, WANG H, *et al.* Optimization of 10-Gb/s long-wavelength floating guard ring InGaAs-InP avalanche photodiodes[J]. *IEEE Photonics Technology Letters*, 2002, **14**(7): 977-979.
- [11] HYUN K S, KWON Y H, YUN I. Characteristics of a planar InP/InGaAs avalanche photodiode with a thin multiplication layer[J]. *Journal- Korean Physical Society*, 2004, **4479**(4): L779-L784.
- [12] KIM M D, BAEK J M, WOO Y D, *et al.* Double floating guard-ring-type InP/InGaAs avalanche photodiodes with low-resistance ohmic contacts[J]. *Journal- Korean Physical Society*, 2007, **50**(6): 1925-1928.
- [13] TAROF L E, KNIGHT D G, FOX K E, *et al.* Planar InP/InGaAs avalanche photodetectors with partial charge sheet in device periphery[J]. *Applied Physics Letters*, 1990, **57**(7): 670-672.
- [14] TAROF L E, BRUCE R, KNIGHT D G, *et al.* Planar InP-InGaAs single-growth avalanche photodiodes with no guard rings[J]. *IEEE Photonics Technology Letters*, 2002, **7**(11): 1330-1332.
- [15] HARALSON J N, PARKS J W, BRENNAN K F, *et al.* Numerical simulation of avalanche breakdown within InP-InGaAs SAGCM standoffavalanche photodiodes[J]. *Journal of Lightwave Technology*, 2002, **15**(11): 2137-2140.
- [16] YUN I, HYUN K S. Zinc diffusion process investigation of InP-based test structures for high-speed avalanche photodiode fabrication[J]. *Microelectronics Journal*, 2000, **31**(8): 635-639.
- [17] ITZLER M A, JIANG X, ENTWISTLE M, *et al.* Advances in InGaAsP-based avalanche diode single photon detectors [J]. *Journal of Modern Optics*, 2011, **58**(3-4): 174-200.
- [18] ZAPPA F, LOVATI P, LACAITA A. Temperature dependence of electron and hole ionization coefficients in InP[C]. *IEEE Eighth International Conference on Indium Phosphide and Related Materials*, 1996: 628-631.