

视频监控系统中双路视频字符叠加器设计与实现

田 雁 曹剑中 刘 波 张 敏

(中国科学院西安光学精密机械研究所, 西安 710068)

摘要 根据视频信号字符叠加原理, 针对现有设计不能图文并茂且叠加字符有限的不足, 基于 MB 90092 芯片提出一种同时实现两路字符叠加的设计方案。对该方案进行理论分析, 并设计电路。通过实验, 验证了方案的有效性和可靠性。

关键词 视频信号; 字符; 十字丝; 叠加

中图分类号 TN94 文献标识码 A

0 引言

在军用光测设备中, 为了清晰的分辨所拍摄图像数据的时间以及其它附加信息, 需要在图像上叠加一些附加数据, 如时间、焦距、方位俯仰值, 使屏幕显示一目了然。既方便操作手执行任务时引导测量仪, 又是事后判读及数据处理的参考依据。因此, 我们需要设计视频字符叠加器来完成这些功能。视频字符及时间叠加器是在视频信号中混入字符或时间信号, 从而在屏幕的特定位置上与图像信号同时进行显示的设备。这项技术是应用电视技术中的一个重要领域, 在应用电视系统中发挥着重要的作用。目前, 从视频字符及时间叠加器的工作方式及本身电路的构成来看, 主要分为两种: 一种是“图解显示控制”型, 即全部采用逻辑门、计数器、移位寄存器等通用中小规模集成电路实现单路视频字符及时间叠加。其基本工作原理如下: CPU 从 ROM 字库中取出要显示字符的点阵数据, 根据所设定的在屏幕上的显示位置, 送到显示 RAM 的对应位置中去; 然后由计数电路对显示 RAM 进行扫描, 将字符点阵信号并行读出; 最后经过并串变换电路转化为串行码输出; 再与视频图像信号叠加后送监视器屏幕显示。这种方案要实现单路字符叠加需用中小规模集成电路十余片, 显然要实现多路显示过于复杂, 可靠性差。另一种就是利用专用视频字符叠加芯片, 采用这种芯片外围电路简单, 可靠性较高, 是目前使用较多的一种, 但是基于这种专用芯片的设计大多数只能叠加有限的字符, 通用性和实时性较差^[1]。

为了满足系统功能需要, 本文基于视频字符叠加原理, 提出一种设计方案。该视频叠加器可以实时的从主控计算机获取所需叠加信息: 方位、俯仰、时间、焦距值; 可以同时在两路视频信号上进行叠加并显示; 在显示信息的同时, 可以以图形方式显示标

校十字丝, 而且十字丝可以以单位像素左右移动。

1 视频字符叠加原理

视频信号是一种模拟图像信号, 是携带景物明、暗信息的电信号。通常, 视频信号的传递需要遵循一定的制式, 目前常用的制式是 PAL 制。它由图像信号(S)、复合消隐脉冲(X)以及复合同步脉冲(T)三部分组成。图像信号在扫描正程期间传输, 复合消隐和复合同步脉冲在扫描逆程期间传输。如果想要在原始的图像信号上叠加字符信息, 就需要在视频信号中相应的电平位置叠加字符信号的电平, 而且还需根据行同步脉冲和场同步脉冲确保字符信号与图像信号的同步, 这就是视频字符叠加的原理^[2]。

2 视频字符叠加器设计方案

2.1 功能需求

本文所设计的单个视频叠加器需要在屏幕的上、下、左、右四个角上实时的显示时间、摄像机焦距、拍摄目标方位、俯仰值, 在屏幕中心显示标校十字丝, 而且十字丝位置可以根据需要上下左右以单位像素移动。

两台视频叠加器同时工作时, 所叠加的数据由一台主控计算机提供。因此设计需要同时完成两路视频信号的字符叠加处理, 而且所叠加的数据是由同一个主控计算机来控制。

2.2 系统结构设计方案

根据系统功能需求, 系统采用一个单片机同时控制两路视频叠加系统同时工作。由于每一周期所需传送的数据较多, 单片机与主控计算机之间通过双口 RAM 来通信, 这样既保证数据传输的准确又保证所叠加字符的实时性。

本文选定的专用芯片是富士通公司生产的 OSDC 芯片 MB90092, 该芯片外接字符存储器, 存储器中可以根据编码定义设定任意的数字和字符。

系统设计原理框图如图 1 所示。

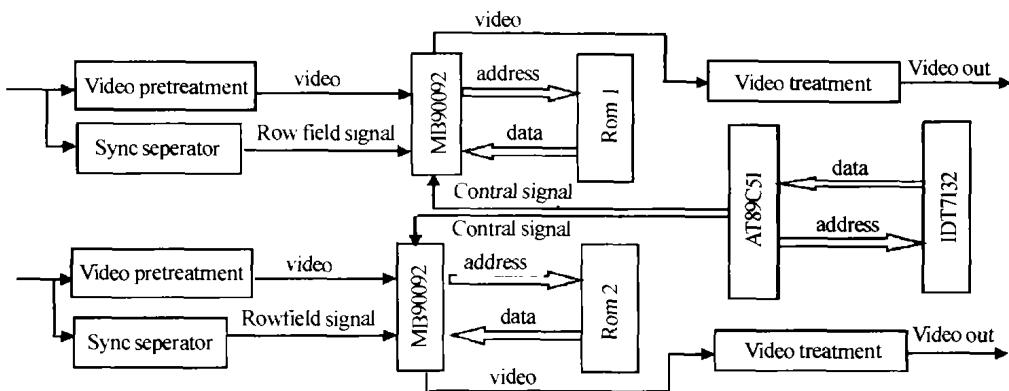


图 1 系统原理框图

Fig. 1 Diagram of system principle

3 主要电路设计

3.1 MB90092 芯片介绍

在整个字符叠加系统设计中, MB90092 是设计

的核心。它由串行输入控制单元、行场分离电路、视频信号发生器、显示内存控制器、显示内存、模拟开关以及时钟振荡器构成, 其内部结构图如图 2 所示

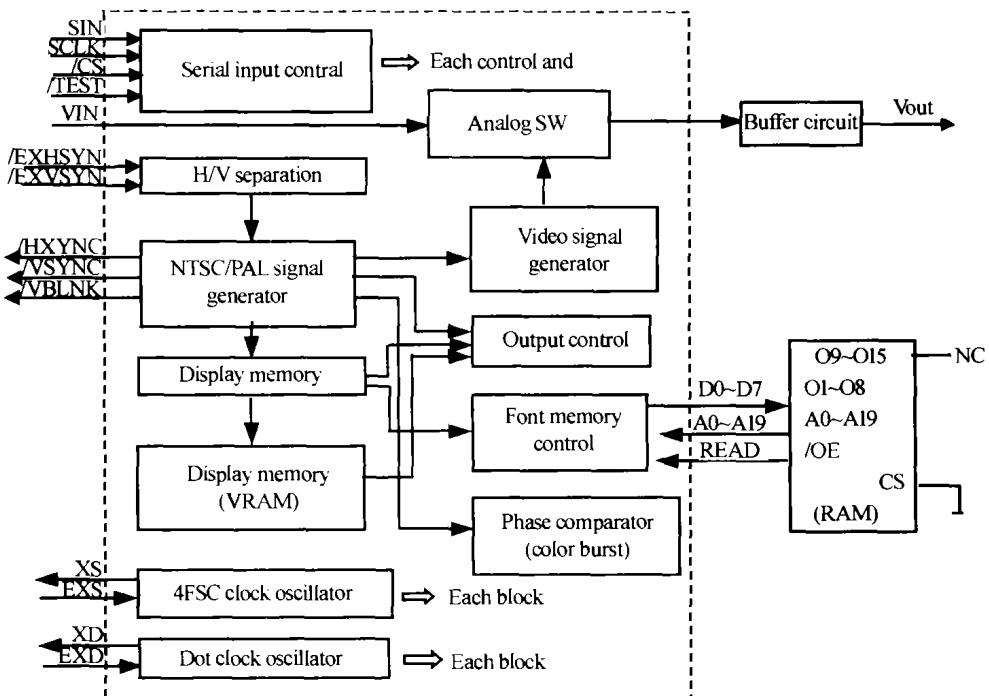


图 2 结构框图

Fig. 2 Block diagram

3.2 芯片工作原理

MB90092 通过接收单片机发送的 /CS、SCLK 和 SIN 三路信号来控制芯片工作。控制命令是双字节命令, 高字节的高 5 位用来区分命令, 低三位以及低字节用来表示相关设置参数。命令以 8 位串行输入的方式进行传送。芯片通过判断控制命令对芯片内部的寄存器进行设置, 包括显示的字符、字符颜色和大小、字符显示位置、同步方式、视频信号制式等。如果芯片接收到在屏幕某个位置显示某个字符的命令, 芯片会自动将 /READ 信号置低, 读取外部存储器中字符点阵数据并显示在屏幕上。

控制命令及参数传送时序图如图 3 所示。

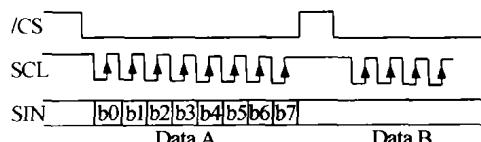


图 3 串行数据传送时序

Fig. 3 Serial transfer timing

3.3 外围电路设计

根据芯片工作原理, 设计中将单片机 p1 端口的六路设置为输出口, 模拟串行数据传送时序, 给两个视频叠加器传送控制指令及数据。p1 端口另外两路信号作为输入口来查询 LM1881 视频分离器所分离的场同步信号, 作为视频消隐期间传送数据的控制信号。同时, LM1881 视频分离器分离出来行、场同

步信号送给视频叠加器作为叠加字符的行场同步。在设计中如何严格的保证字符和图像的同步，就成为该方案的重点。场同步信号的抖动会导致字符的上下跳动，行同步信号的抖动会引起字符左右的扭动。为了避免这些现象的发生，我们在设计中首先对视频信号进行预处理，并且选用 LM1881 视频分离器来完成行场信号分离，与点阵时钟频率信号锁相后送给视频叠加器。下面，将设计中的主要电路作详细分析。

3.3.1 输入视频预处理

MB90092 芯片接收的复合视频信号是 $2V_{p-p}$ ，而且需要有 $1V$ 的直流偏置。因此，需要对摄像头输出的视频信号 $1V_{p-p}$ 进行箝位和放大。放大电路采用视频放大器件 MAX457，放大倍数设置为 2 倍。箝位电路如图 4 所示。

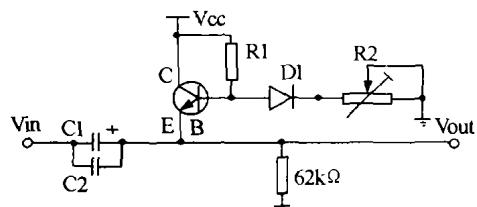


图 4 直流箝位电路

Fig. 4 DC-Restoring (clamping) circuit

该电路选择导通压降相同的二极管和三极管，通过调节电位器 R2 使 D1 负相端的箝位电压为 $1V$ ，同时在输出端的视频信号 V_{out} 上就叠加有 $1V$ 的直流偏置。

3.3.2 提取外同步信号

外同步信号是芯片叠加字符的重要信号，通过该信号的输入来保证视频信号和字符的同步叠加。设计中我们选用 LM1881 视频分离器来完成视频信号中行场信号的提取，该器件集成度高，只需少量的外围电容和电阻便可完成功能。外同步信号提取电路如图 5 所示。

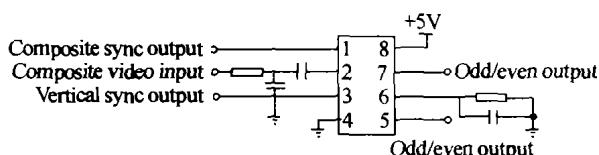


图 5 视频信号同步分离电路

Fig. 5 Video sync separator circuit

3.3.3 外部字符存储器

外部字符存储器中存储所需叠加的字符，每个字符由 24×32 个点阵组成，即每一个字符由 96 个字节数据表示。根据芯片与外部字符存储器的地址接口关系，以及芯片读取点阵数据顺序，事前将所需字符烧录到外部存储器中。这样的外部字符存储器给设计带来很大方便，系统可以根据需要，随时更改字符点阵。

3.3.4 时钟设计

该字符叠加芯片使用时需要两个时钟信号，一个是 EXS 和 XS 即颜色脉冲时钟输入，另一个是 EXD 和 XD 即点阵时钟输入。颜色脉冲时钟频率为 17.7344 MHz ，采用外部晶体起振即可。点阵时钟需要采用电感电容来起振。这样可以保证点阵时钟与行同步信号的严格同步，避免显示字符的扭曲现象发生。在实际工作中，可以通过改变电容值来调节点阵频率。通过实验，当系统点阵频率达到 12 MHz 时，字符显示屏可以充满整个显示屏。

4 软件设计

软件主要完成的功能是并行口读取上微机数据和字符显示。单片机与上微机通讯采用双口 RAM 来实现并采用 B 码送的 1 ms 时钟沿进行时钟同步。每 1 ms 上微机传送 30 多个字节数据给双口 RAM，单片机读取双口 RAM 中的数据并进行显示。在数据传送过程中，单片机工作的周期是视频信号的场周期 20 ms ，即每 20 ms 刷新一次字符叠加芯片中的数据。所以单片机的程序主要有两个部分组成： 1 ms 取数和 20 ms 字符显示。程序流程见图 6。

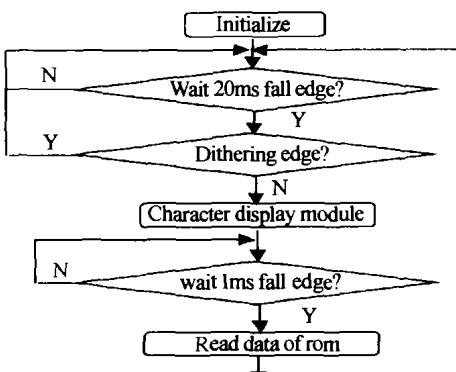


图 6 软件流程图

Fig. 6 Soft flow chart

5 实验结果

采用文中所述设计方案，两路字符叠加信号均可正常、可靠的工作。视频叠加器不但能实时的接收上微机的数据并及时显示任意的字符，而且可以叠加标较所用的十字丝，为视频叠加器的应用开辟了更为广阔的领域。字符叠加图像显示结果如图 7

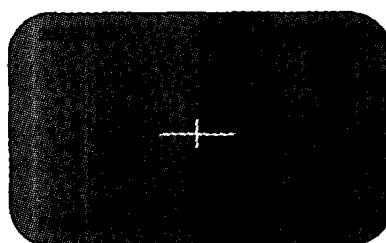


图 7 字符叠加图像显示

Fig. 7 On-screendispaly picture

中所示。

参考文献

- 1 孙泓波,顾红,苏为民. 视频字符叠加技术的发展及四种实现方案. 电子技术应用. 2000,26(11):44~46
Sun H B , GuHong , Su W M. Application of Electronic

Technique, 2000,26(11):44~46

- 2 俞斯乐,侯正信. 电视原理. 北京: 国防工业出版社. 2000. 43~59
Yu S L, Hou Zh X. Video principle. Beijing: National Defence Industry Press. 2000. 43~59

The Design and Realization of Double On-screen Display Controller Based on Video System

Tian Yan, Cao Jianzhong, Liu Bo, Zhang Min

Xi'an Institute of Optics and Precision Mechanics of Chinese Academy of Sciences, Xi'an 710068

Received date: 2003-08-27

Abstract Based on principle of on-screen display, aim at the insufficiency of limited characters display on the screen and text and graphics don't display on the same screen, a project was proposed which could realize double on-screen display based on MB90092 chip. The theory of the on-screen displaying and design circuit were demonstrated. This method is verified using experiments.

Keywords Video signal; Character; Cross; Adding



Tian Yan was born in 1975, graduated and had bachelor degree in applications electronics from Xi'an University of Technology. She has been worked in Xi'an Institute of Optics and Precision Mechanics of CAS for five years and engaged in the research of high-speed video from 2001. In 2000, she began her study for master's degree in the same Institute. Her master' speciality is communication and information processing.