

基于双层氮化硅减反射垂直光栅耦合器

吉喆1*,李东1,付士儒1,严英占2,贾大功3

¹石家庄铁道大学机械工程学院,河北省工程机械动力与传动控制重点实验室,河北石家庄 050043; ²中国电子科技集团公司信息科学研究院,北京 100041;

³天津大学精密仪器与光电子工程学院,光电信息科学与技术教育部重点实验室,天津 300072

摘要 针对传统光栅耦合器在耦合过程中需要入射光倾斜一定角度且耦合效率低的缺点,提出了一种双层 Si₃N₄减反射 垂直光栅耦合器结构。基于时域有限差分法,对双层 Si₃N₄薄膜结构的上、下层 Si₃N₄厚度,下层 Si₃N₄与光栅的距离及上、 下层 Si₃N₄之间的高度进行了详细讨论。分析结果表明,对于双层 Si₃N₄减反射垂直光栅耦合器结构,横电波(TE)模式下 在 1550 nm 波长处可以获得超过 94%(-0.26 dB)的垂直耦合效率,3 dB带宽为 107 nm (1485~1592 nm),具有良好的 低损耗特性和带宽特性。同时,在现有加工工艺基础上,对该器件进行了容差分析。分析得知,当光纤光栅对准容差 在-1.92~1.92 μm 范围内、对准角度容差在-1.8°~1.8°范围内时,双层 Si₃N₄减反射垂直光栅耦合器可以获得超过 80%的耦合效率。

关键词 垂直光栅耦合器; Si₃N₄薄膜; 减反射; 耦合效率 中图分类号 TN256 **文献标志码** A

1引言

在片上通信中,单模光纤和片上光波导尺寸量级的差异会导致模式失配^[14]。光栅耦合器因为光栅的 衍射作用可以有效地避免上述问题,成为了连接外部 光源与片上光子器件的理想器件^[5]。传统的光栅耦合 器一般采用8°~12°倾斜角入射以避免二阶反射^[6-8],但 是在硅光子集成芯片的测试和封装中,需要对光纤进 行角度调整和抛光,这不利于快速晶圆级测试和低成 本光子封装^[2,9-10]。垂直光栅耦合器采用光纤光栅垂直 放置的方式,使光源发出的光垂直入射在光栅上,其优 势体现在:不需要光纤顶端的倾斜抛光,对准难度低; 不需要调整角度,适合更密集的集成^[11-14];相比于传统 光栅耦合器具有更高的成本效益。

Dabos等^[15]提出并实验证明了全刻蚀的光栅耦合器在横磁波(TM)模式下垂直入射,均匀光栅在1555 nm波长处的峰值耦合损耗为7.5 dB,而啁啾光栅在1560 nm波长处的峰值耦合损耗为6.5 dB; Asaduzzaman等^[16]设计了一种基于Si衬底上多个Si-SiO₂结构的单模波导光栅耦合器,该器件在1550 nm波长下的耦合效率为78%(-1.07 dB),1 dB带宽为77 nm; Zhang等^[9]将Si₃N₄/SiO₂双层结构和背面金属

DOI: 10.3788/AOS231434

镜分别作为防反射衬层和衬底反射镜来提高耦合效率,优化后的耦合器可以达到88.3%的垂直耦合效率和61 nm的1 dB带宽;Zhang等^[10]利用光栅上方的Si₃N₄层提高了耦合效率,平均垂直耦合效率和峰值垂直耦合效率分别为87.0%和89.4%,1 dB带宽为64 nm,3 dB带宽为96 nm。以上前人设计的垂直光栅耦合器可以实现光纤光栅的垂直耦合,但仍存在较高的上反射率,且耦合效率均未超过90%,器件性能方面有待提高。结合前人工作,本文以时域有限差分和粒子群算法(PSO)为基础,针对降低上反射率,同时提高耦合效率,并兼顾加工工艺可行性,提出了一种基于双层Si₃N₄减反射的垂直光栅耦合器结构。

所提结构分别通过在均匀光栅区域上方生长双层 Si₃N₄薄膜以及在衬底层中沉积金属Al薄膜来充当反 射镜。利用PSO分析了光栅的周期、占空比和刻蚀深 度三个初始结构参数,并分析了双层Si₃N₄薄膜的4个 结构参数,即下层Si₃N₄距离光栅的高度 H_1 ,下层Si₃N₄ 的厚度 D_1 ,上、下层Si₃N₄的间隙 H_2 和上层Si₃N₄的厚度 D_2 对耦合效率的影响。最终设计并获得了低损耗、宽 带宽的垂直光栅耦合器结构。结果表明,该器件在横 电波(TE)偏振模式下可在1550 nm 波长处获得超过 94%(-0.26 dB)的耦合效率,3 dB 带宽为107 nm

收稿日期: 2023-08-17; 修回日期: 2023-10-12; 录用日期: 2023-11-06; 网络首发日期: 2023-11-17

基金项目:国家自然基金面上项目(61875152)、河北省教育厅重点基金(ZD2022106)、河北省科技研发平台建设专项 (21567622H)

通信作者: *jiyouyou1001@126.com

研究论文

(1485~1592 nm),具有良好的低损耗特性和宽带宽特性,且设计的器件结构具有较大的误差容限,可在集成领域中展现出良好的应用前景。

2 仿真结构设计

双层 Si₃N₄減反射垂直光栅耦合器采用 SOI (silicon-on-insulator)结构,如图1所示。该耦合器从下至上依次是Si基底、Al反射镜(厚度为60 nm)、SiO₂

埋氧层(BOX,厚度为2μm)、Si波导(厚度为 220 nm)、SiO₂覆盖层(TOX)以及双层Si₃N₄减反射薄 膜。光源从器件上方入射,利用光栅的衍射将光耦合 到左右波导中。在Si基底中沉积Al薄膜来防止衬底 泄漏,在均匀光栅区域上方生长双层Si₃N₄薄膜来减少 上反射,增加平面内的光耦合效率。由于SOI光栅耦 合器具有强极化选择性,因此所设计的光栅耦合器结 构针对较为常见的TE模式进行优化设计。



图1 双向耦合垂直光栅耦合器结构示意图

Fig. 1 Schematic diagram of bidirectional coupling vertical grating coupler structure

结构中,材料的折射率分别为 n_{si} =3.476、 n_{sio_2} = 1.444、 $n_{si_3N_4}$ =2.020。对结构进行分析优化时,设置 边界条件为完美匹配层(PML)可以有效吸收反射 光^[17-19]。该器件基于布拉格条件,利用光栅的衍射效 应进行耦合。布拉格条件^[19-21]又称相位匹配条件,即 光波在波导中传输一个光栅周期后,其相位和下一个 光栅周期相同或相差2π的整数倍。这时光波由于满 足相位匹配条件而产生相干叠加,从而实现了耦合^[22]。 根据布拉格条件可以得到所设计光栅结构的光栅周 期,其近似计算表达式为

$$\Lambda = \frac{\lambda}{N_{\rm eff} \mp n_1 \sin \theta},\tag{1}$$

式中:N_{eff}为有效折射率;λ为光波波长;n₁为包层折射 率;θ表示衍射角;分母中"+"对应透射衍射-1级, "一"对应透射衍射+1级。由式(1)可知,当

$$\Lambda = \frac{\lambda}{N_{\rm eff}} \tag{2}$$

时,可以实现入射偏角为0的光纤与光栅垂直耦合。 其中,光栅模式的 $N_{\text{eff}}=2.84$,当 $\lambda=1550$ nm时,通过 式(2)计算出光栅周期 $\Lambda=546$ nm,此时,该光栅耦合 器可以获得最大垂直耦合效率。

为了计算耦合效率,需要对入射光进行归一化处理,其原理基于Transmission函数,函数定义为

$$T(f) = \frac{1}{2} \frac{\int_{\text{monitor}} \operatorname{Re} \{ P(f) \} \cdot n \mathrm{d}S}{\operatorname{sourcepower}(f)}, \qquad (3)$$

式中:sourcepower(f)函数表示返回的是光源在频率f处的功率,其作用是把左右波导中的光功率对光源进行归一化处理;n为单位法向量;坡印延矢量P的实部在x、y、z三个方向的分量及曲面微元在x、y、z三个方向的大小分别表示为

$$\begin{cases} \operatorname{Re} \left\{ P \right\} = (P_x, P_y, P_z) \\ ndS = (n_x, n_y, n_z) dS \end{cases},$$
(4)

两式相乘得到

Re { P } $\cdot n dS = (P_x n_x + P_y n_y + P_z n_z) dS$ 。 (5) 在直角坐标系中, dS = dx dy dz, 进一步简化式(5) 可得

$$\operatorname{Re} \{ \boldsymbol{P} \} \cdot \boldsymbol{n} \mathrm{d} \boldsymbol{S} = \begin{cases} P_{x} \mathrm{d} y \mathrm{d} \boldsymbol{z}, & \boldsymbol{X} \text{-normal} \\ P_{y} \mathrm{d} x \mathrm{d} \boldsymbol{z}, & \boldsymbol{Y} \text{-normal} \\ P_{z} \mathrm{d} x \mathrm{d} \boldsymbol{y}, & \boldsymbol{Z} \text{-normal} \end{cases}$$
(6)

根据上述公式原理,将输入的光功率P归一化处理,左右波导中获得的光功率为P₁和P₂,则垂直光栅 耦合器的耦合效率η表示为

$$\eta = \frac{P_1 + P_2}{P_{\circ}}$$
(7)

3 结构优化

3.1 光栅结构优化

使用PSO对光栅初始结构进行优化,PSO的原理 是模拟自然界中鸟群捕食的过程,通过群体中的协作 寻找到问题的全局最优解^[23],其标准形式表示为

第 44 卷 第 2 期/2024 年 1 月/光学学报

研究论文

$$x_i = x_i + v_i, \tag{9}$$

式中:i(i=1,2,...,N)表示群体中粒子的个数;每个 粒子i的速度和位置分别是 v_i 和 x_i ;rand(·)表示介于 [0,1]之间的随机数; c_1,c_2 为加速系数,也称学习因 子; $p_{\text{best},i}$ 为个体的历史最优值; $g_{\text{best},i}$ 为群体中的最优 值。PSO通过给所有粒子的速度和位置赋值来计算 各个粒子的适应度函数,如果当前适应度函数值优于 历史最优值,则更新 $p_{\text{best},i}$;如果当前适应度函数值优 于全局历史最优值,则更新 $g_{\text{best},i}$ 。按照式(8)、(9)对 每个粒子的速度和位置进行更新,满足结束条件后系 统停止。

以获得最大耦合效率为目标,对光栅周期、占空比 以及刻蚀深度同时进行 PSO分析,迭代次数与耦合效 率的关系如图 2 所示。算法迭代 16 次时基本达到了稳 定,此时最大耦合效率为 60.6%,对应的光栅周期、占 空比以及刻蚀深度分别为 575 nm、0.7、60 nm。

考虑到加工工艺以及后续优化的便捷性,确定了 光栅刻蚀深度为60 nm。在此基础上,分析了最佳占 空比和最佳光栅周期附近值对应的光栅耦合效率。当 光栅周期为575 nm时,计算了不同占空比下的垂直耦 合效率,得到的瀑布图如图3(a)所示。通过式(2)可 知,当光栅周期A为固定值、Neff随着占空比的变化而





变化时,耦合中心波长偏离了预设的1550 nm。占空 比为0.7、0.6、0.5 时的耦合效率分别为60.6%、 59.6%、58.4%,耦合效率十分接近。

评判一个光栅耦合器的设计是否合格不仅要考虑 其耦合效率,还需要考虑工程、通信应用中的工作波长 带宽^[11]。为了达到耦合效率和工作波长带宽的折中, 选择光栅的占空比为0.5,此时耦合效率为58.4%,比 占空比为0.7时降低了2.2个百分点,但工作波长带宽 由原来的67 nm增加到了104 nm。确定了光栅占空比 为0.5后,以相同的方法分析了最佳光栅周期附近值 对应的垂直耦合效率,得到的瀑布图如图 3(b)所示。





由图 3(b)可知,当光栅周期为 575 nm时,1550 nm 波长处的耦合效率最高,但在 1570 nm 波长处,耦合效 率才达到峰值 61.0%。考虑到实际应用,需要尽量使 3 dB 带宽包含 C 波段,且以 1550 nm 波长为中心。当 光栅周期为 565 nm 时,在 1550 nm 波长处获得的峰值 耦合效率为 56.4%,与光栅周期为 575 nm 时的峰值耦 合效率相差并不大。最终结合此设计的优化目标,将 光栅周期设定为 565 nm。分析得到的最优光栅周期 结果与式(2)的理论计算结果基本吻合。

3.2 Si₃N₄覆盖层优化

金属反射层的引入可以提高光的方向性,将衬底

泄漏的光反射到耦合波导内从而提高耦合效率。本设 计在 Si基底中生长厚度为60 nm 的 Al 薄膜充当反射 镜,并对比分析了引入 Al 反射镜前后光栅耦合器的归 一化光功率,结果如图 4 所示。

从图 4(a)、(b)可以看出:优化后的结构在 C 波段 表现出了良好的低损耗特性;当波长为 1550 nm 时,没 有使用反射镜的耦合器垂直耦合效率为 56.4%,上反 射率为 9.8%,衬底泄漏功率为 32.7%;在 Si 基底中引 入 A1薄膜后耦合效率超过了 82%,相比无反射镜时提 升了约 26个百分点,衬底泄漏功率几乎为零,可以忽 略不计,但上反射率由原来的 9.8% 增加到了 14.2%,



图4 有无Al反射镜的损耗分析结果。(a)无反射镜时归一化光功率;(b)加入Al反射镜后归一化光功率

Fig. 4 Loss analysis results with or without Al reflector. (a) Normalized optical power without reflector; (b) normalized optical power with Al reflector

这不仅会降低光源的发光效率,还会导致光源的退化¹¹⁰。

为了降低上反射的光功率,在Si波导和SiO₂覆盖 层之间引入Si₃N₄覆盖层作为减反射层。由于材料之 间存在折射率差,因此产生了SiO₂/Si₃N₄界面和Si₃N₄/ Si界面,两个界面形成类似于法布里-珀罗谐振腔的结 构,可有效地降低上反射^[24]。Si₃N₄减反射层结构相比 于传统的SiO₂覆盖层有更强的减反射能力,同时, Si₃N₄材料与互补金属氧化物半导体(CMOS)加工工 艺兼容,确保了该垂直光栅耦合器的设计是一种考虑 成本效益的硅芯片设计。

SiO₂/Si₃N₄界面和Si₃N₄/Si界面之间的距离,即 Si₃N₄覆盖的厚度*H*应保证入射光和反射光的相位差 恒等于 $2m\pi(m$ 为整数),满足光的相干叠加条件。在 进行光耦合时,光波的整个传输过程较为复杂,为了方 便计算,将其简化为

$$\frac{2\pi n_{\mathrm{Si}_{3}\mathrm{N}_{4}}}{\lambda} \cdot 2H + \varphi_{1} + \varphi_{2} = 2m\pi, \qquad (10)$$

式中: φ_1 为Si₃N₄/SiO₂界面处的相移; φ_2 为光栅/Si₃N₄ 处的相移。当 φ_1 、 φ_2 相位大小同时为 π 时,寄生反射^[9] 可以被最小化,Si₃N₄覆盖层可以获得最佳的减反射性 能。由式(10)可以推导出厚度*H*的关系式,表示为

$$H = \frac{m\lambda}{2n_{\mathrm{Si}_{4}\mathrm{N}_{4}}},\tag{11}$$

将 $m = 1, \lambda = 1550 \text{ nm}, n_{\text{Si}_{3}N_{4}} = 2.020 代人式(11), 计$ 算出 H 的理论值约为 384 nm。

对 Si₃N₄覆盖层厚度 H 进行了分析,得到结果: Si₃N₄覆盖层的厚度 H 与光栅耦合效率之间有周期性 变化关系,当 H=388 nm 时,获得的峰值耦合效率为 88.6%,这与通过式(11)计算的 Si₃N₄覆盖层厚度 H= 384 nm 十分接近。对最佳厚度 H 附近值进行了分析 对比,得到了不同厚度的上反射率,结果如图 5 所示。 由图 5 可知:在1550 nm 波长处上反射率在 8.4%~ 9.8% 区间值内,均低于 14.2%;不同厚度的 Si₃N₄覆 盖层可以降低超过 4.4个百分点的上反射率。



图 5 不同的 Si_sN₄厚度对上反射率的影响 Fig. 5 Effect of different thicknesses of Si_sN₄ on the upper reflectivity

对比分析了引入Si₃N₄覆盖层前后光栅耦合效率 和上反射率的变化,如图6所示。由图6可知:Si₃N₄覆 盖层可以降低上反射率,提高耦合效率。引入Si₃N₄覆 盖层后耦合效率为87%,相比于无Si₃N₄覆盖层时的 82%提高了约5个百分点,上反射率也由14.2%降低 到了8.4%。

3.3 双层 Si₃N₄减反射结构优化

直接在SOI光栅上沉积Si₃N₄薄膜会给加工带来



图 6 加入 Si₃N₄覆盖层前后光栅耦合效率及上反射率的对比 Fig. 6 Comparison of grating coupling efficiency and upper reflectivity before and after adding Si₃N₄ coating

研究论文

额外的沉积和蚀刻步骤,且单层SiaN 覆盖层的减反 射能力并不是很突出。为了降低所设计的垂直光栅 耦合器的加工难度,同时提高其在1550 nm 波长处的 垂直耦合效率,提出了一种双层Si_aN₄减反射垂直光 栅耦合器结构,即在均匀光栅区域上方生长双层 Si_aN₄薄膜。详细分析了双层Si_aN₄薄膜的4个结构参 数,即下层 Si₃N₄距离光栅的高度 H_1 ,下层 Si₃N₄的厚 度 D_1 ,上、下双层Si₃N₄的间隙 H_2 和上层Si₃N₄的厚度 D₂对耦合效率的影响。将下层Si₃N₄薄膜与光栅之间 距离的高度设为H₁、薄膜厚度设为D₁,分别分析了高 度H₁与耦合效率的关系以及厚度D₁与耦合效率的 关系,结果如图7所示。图7展示了参数H₁、D₁的变 化对光栅耦合效率的影响,可以看出:耦合效率与 Si_3N_4 覆盖层的高度 H_1 、厚度 D_1 均呈周期性变化关 系;不同的H₄获得的耦合效率均超过了引入薄膜前 的82%;D1的选取对耦合效率的影响波动较大,波峰 值为88.0%,波谷值为72.8%。选取H₁=476 nm、 $D_1 = 319 \text{ nm}, \pm \pm 22 \text{ m}$ 耦合器的耦合效率达到了 88%

此外,研究了上、下双层Si₃N₄的间隙 H_2 以及上层Si₃N₄的厚度 D_2 对耦合效率的影响,结果如图8所示。





图7 参数H₁、D₁的变化对耦合效率的影响

Fig. 7 Influence of changes in parameters H_1 and D_1 on coupling efficiency

从图 8(a)、(b)可以看出,随着参数 H_2 、 D_2 的变化,耦合 效率也呈周期性变化。经过分析得知,双层 Si₃N₄的最 优结构参数为 H_1 =476 nm、 D_1 =319 nm、 H_2 =238 nm、 D_2 =332 nm,此时双层 Si₃N₄减反射垂直光栅耦合器可 以获得超过 94% 的垂直耦合效率,上反射率仅为 4.4%,3 dB 带宽为 107 nm(1485~1592 nm),具有良 好的低损耗特性和带宽特性,带宽性能仿真结果如图 9所示。



图 8 双层 Si₃N₄参数优化。(a)上、下双层 Si₃N₄的间隙 H₂;(b)上层 Si₃N₄厚度 D₂ Fig. 8 Optimization of double-layer Si₃N₄ parameters. (a) Gap H₂ between upper and lower Si₃N₄; (b) thickness D₂ of upper Si₃N₄





4 器件性能分析与讨论

4.1 优化前后光场对比

利用二维时域有限差分法分别计算了优化前(无反射镜、无Si₃N₄减反射层)以及优化后(加入Al反射镜和双层Si₃N₄薄膜)两种垂直光栅耦合器结构在 1550 nm波长处的光场强度分布,其横截面如图10 所示。

表1为采取不同措施时垂直光栅耦合器结构获得的耦合效率和上反射率对比。分析表1和图10(a)、(b)可知,使用Al反射镜以及双层Si₃N₄减反射薄膜可以有效地将入射光耦合到波导中,耦合效率提高了37.6个百分点,且上反射率不超过4.4%。结果表明,优化后的双层Si₃N₄减反射垂直光栅耦合器结构具有



图 10 结构优化前后光场分布截面图。(a)优化前;(b)优化后

Fig. 10 Cross section of light field distribution before and after structural optimization. (a) Before optimization; (b) after optimization

表1 不同措施对耦合效率和上反射率的影响 Table 1 Impact of different measures on coupling efficiency and upper reflectivity

Measure	Coupling efficiency /%	Upper reflectivity /%	
No	56.4	9.8	
Al reflector	82.0	14.2	
Al reflector $+$ coating of Si ₃ N ₄	87.0	8.4	
Al reflector + double layered $\mathrm{Si_3N_4}$	94.0	4.4	

良好的低损耗特性。

4.2 容差分析

在与片上器件对接时,光纤的位置即入射光的中 心可能会产生偏移量。因此,分析了入射光垂直入射 双层 Si_aN₄减反射光栅耦合器时与均匀光栅的两种对 准情况,结果如图 11 所示。可以看出,入射光中心对 准栅齿(情况 1)和对准刻蚀槽内(情况 2)两种情况均 可获得较高的耦合效率,情况 1的峰值耦合效率为 93%,情况 2的峰值耦合效率超过了 94%。此外,在 1550 nm 波长处的上反射率分别为 5.6% 和 4.4%。



图 11 入射光中心与均匀光栅的对准情况。(a)情况 1;(b)情况 2 Fig. 11 Alignment of incident light center with uniform grating. (a) Case 1; (b) case 2

在加工制备过程中,由于该器件的最小特征尺 寸为nm级别,因此,对加工精准度有着很高的要求。 选取了在加工过程中影响较大的两个因素,即耦合 器与入射光斑的相对位置和入射光的倾斜角度,对 其进行误差容限分析,结果如图12所示。可以看出: 当垂直光栅耦合器的耦合效率超过85%时,光纤光 栅对准容差为2.9 μm (-1.45~1.45 μm);当垂直光 栅耦合器的耦合效率超过 80% 时,光纤光栅对准角 度容差为3.6°(-1.8°~1.8°)。此外,该设计表现出 了良好的光纤光栅对准容差特性,在-1.92~ 1.92 μm范围内均可以获得超过 80% 的耦合效率; 但光纤光栅之间的倾斜角度对耦合效率的影响较 大,倾斜角度过大会导致该垂直光栅耦合器设计 失效。



图 12 器件加工容差分析。(a)对准容差;(b)角度容差 Fig. 12 Analysis of device processing tolerance. (a) Alignment tolerance; (b) angle tolerance

4.3 制备工艺

器件在加工过程中往往会存在一些较小的误差。 如果器件的错位容差高,则可以大大降低加工难度,提 高成本效益^[19]。该器件加工工艺流程如图13所示,具 体包括:1)清洗Si基底;2)使用物理气相沉积(PVD) 中的真空溅射镀膜技术生长厚度为60 nm的Al薄膜; 3)使用光刻工艺刻蚀形成Al反射镜图形结构;4)使用 化学气相沉积(CVD)技术中的等离子体化学气相沉 积(PECVD)方法生长厚度为2 µm的SiO₂薄膜;5)使 用 PVD 生长厚度为 220 nm 的 Si 薄膜;6) 光刻光栅结构,并反离子刻蚀(RIE)Si,刻蚀深度为 60 nm,刻蚀后 去胶;7)使用 CVD 生长厚度为 536 nm 的 SiO₂;8)由于 PVD 具有保形性,因此生长的 SiO₂薄膜是具有光栅结构起伏的,所以需要化学机械抛光(CMP)工艺对其进行平坦化;9)使用 CVD 生长厚度为 319 nm 的 Si₃N₄薄膜;10)使用 CVD 生长厚度为 238 nm 的 SiO₂薄膜; 11)使用 CVD 生长厚度为 332 nm 的 Si₃N₄薄膜;12)使用 CVD 生长厚度为 332 nm 的 Si₃N₄薄膜;12)使用 CVD 生长厚度为 332 nm 的 Si₃N₄薄膜;12)使用 CVD 生长 SiO₂覆盖层。



图 13 器件加工流程 Fig. 13 Device processing process

4.4 讨 论

在所提双向传输的垂直光栅耦合器结构的基础 上,通过改变周期和每个刻蚀槽的宽度形成变迹光 栅^[25-26],从而使双向传输变为单向传输,形成新的单向 垂直光栅耦合器,其结构如图14所示。保持刻蚀深度 不变,仍为60 nm。

使用 PSO 对均匀光栅和反射光栅的周期及占空 比进行优化。此外,在反射光栅后侧加入狭缝结构(该 结构起到反射镜的作用),对狭缝的深度和宽度进行算法分析。最优结构参数如表2所示。其中: $\Lambda_{\rm U}$ 为均匀光栅周期, $F_{\rm U}$ 为其占空比; $\Lambda_{\rm R}$ 为反射光栅周期, $F_{\rm R}$ 为其占空比; $S_{\rm W}$ 为狭缝宽度; $S_{\rm D}$ 为狭缝深度。

按照表2内参数设定对单边垂直光栅耦合器进行 仿真分析,当入射光波长为1550 nm时,光场分布横截 面如图15所示,此时左侧波导输出耦合效率约为 71%。



图 14 单向垂直光栅耦合器结构示意图





图 15 单向垂直光栅耦合器光场分布截面

Fig. 15 Cross section of light field distribution for unidirectional coupled vertical grating coupler

Table 2	ble 2 Optimal structural parameters of unidirectional coupled	
vertical grating coupler		
	Parameter	Value
	$\Lambda_{ m u}$	576 nm
	$F_{ m U}$	0.45
	$\Lambda_{ ext{R}}$	562 nm
	F_{R}	0.70
	$S_{ m W}$	100 nm
	S	110 nm

表 2 单向垂直光栅耦合器的最优结构参数

5 结 论

本文设计了一种可用于波分复用技术的双层 Si₃N₄减反射垂直光栅耦合器结构。在Si基底中引入 Al薄膜充当反射镜可以提高入射光的方向性;在均匀 光栅区域上方引入双层Si₃N₄薄膜可以降低上反射光 功率。分析结果表明:TE模式下1550 nm波长处的入 射光可以获得超过94%的垂直耦合效率(引入Al反 射镜和双层Si₃N₄结构前耦合效率为56.4%),3 dB带 宽为107 nm (1485~1592 nm),具有良好的低损耗特 性和带宽特性。此外,详细介绍了该器件的加工过程, 并针对该加工过程中的误差容限进行了分析,结果表 明,该器件有较好的对准容差,这降低了加工难度,便 于晶圆级测试。针对器件加工提供了一条可行的加工 工艺。在此设计的基础上,讨论了利用变迹光栅和狭 缝结构将双向耦合变为单向耦合,此结构可获得约 71%的单向耦合效率。该设计可为垂直耦合应用和 硅光子集成芯片的光纤封装提供新的解决思路。

参考文献

- Luo Y N, Nong Z C, Gao S Q, et al. Low-loss twodimensional silicon photonic grating coupler with a backside metal mirror[J]. Optics Letters, 2018, 43(3): 474-477.
- [2] Roelkens G, van Thourhout D, Baets R. High efficiency Siliconon-Insulator grating coupler based on a poly-Silicon overlay[J]. Optics Express, 2006, 14(24): 11622-11630.
- [3] 何源.基于SOI结构的光栅耦合器件研究[D].南京:南京航空 航天大学,2018.
 He Y. Research on grating coupling device based on SOI

structure[D]. Nanjing: Nanjing University of Aeronautics and Astronautics, 2018.

- [4] Marchetti R, Lacava C, Khokhar A, et al. High-efficiency grating-couplers: demonstration of a new design strategy[J]. Scientific Reports, 2017, 7: 16670.
- [5] 赵然,孙崇磊,徐晓,等.基于亚波长光栅的高集成度垂直光 耦合器[J].光学学报,2020,40(14):1405002.
 Zhao R, Sun C L, Xu X, et al. Ultra-compact vertical optical coupler based on subwavelength grating[J]. Acta Optica Sinica, 2020,40(14):1405002.
- [6] 田苗,瞿敏妮,乌李瑛,等.用于垂直耦合的非对称光栅耦合器的研究进展[J].激光与光电子学进展,2021,58(5):0500004.
 Tian M, Qu M N, Wu L Y, et al. Progress on asymmetrical

第 44 卷 第 2 期/2024 年 1 月/光学学报

研究论文

grating couplers for vertical coupling[J]. Laser & Optoelectronics Progress, 2021, 58(5): 0500004.

- [7] Yang F, Fang H, Han H P, et al. Wide bandwidth silicon nitride strip-loaded grating coupler on lithium niobate thin film [J]. Crystals, 2022, 12(1): 70.
- [8] Singh R, Singh R R, Priye V. Parametric optimization of fiber to waveguide coupler using Bragg gratings[J]. Optical and Quantum Electronics, 2019, 51(8): 1-10.
- [9] Zhang Z Y, Huang B J, Zhang Z, et al. Highly efficient vertical fiber interfacing grating coupler with bilayer anti-reflection cladding and backside metal mirror[J]. Optics & Laser Technology, 2017, 90: 136-143.
- [10] Zhang Z, Shan X T, Huang B J, et al. Efficiency enhanced grating coupler for perfectly vertical fiber-to-chip coupling[J]. Materials, 2020, 13(12): 2681.
- [11] 杨彪,李智勇,肖希,等. 硅基光栅耦合器的研究进展[J]. 物理 学报, 2013, 62(18): 184214.
 Yang B, Li Z Y, Xiao X, et al. The progress of silicon-based grating couplers[J]. Acta Physica Sinica, 2013, 62(18): 184214.
- [12] 张茜瑀.面向基于VCSEL的片上光互连的新型垂直光栅耦合器的研究[D].北京:北京邮电大学,2020.
 Zhang X Y. Research on a novel vertical grating coupler for onchip optical interconnection based on VCSEL[D]. Beijing: Beijing University of Posts and Telecommunications, 2020.
- [13] 周阔. 硅基光栅耦合器和波导分束器的研究[D]. 长沙: 国防科 学技术大学, 2016. Zhou K. Research on silicon-based grating coupler and waveguide beam splitter[D]. Changsha: National University of Defense Technology, 2016.
- [14] Yu L, Liu L, Zhou Z P, et al. High efficiency binary blazed grating coupler for perfectly-vertical and near-vertical coupling in chip level optical interconnections[J]. Optics Communications, 2015, 355: 161-166.
- [15] Dabos G, Bolten J, Prinzen A, et al. Perfectly vertical and fully etched SOI grating couplers for TM polarization[J]. Optics Communications, 2015, 350: 124-127.
- [16] Asaduzzaman M, Bakaul M, Skafidas S, et al. Multiple layers of silicon-silica (Si-SiO₂) pair onto silicon substrate towards highly efficient, wideband silicon photonic grating coupler[J]. Optical and Quantum Electronics, 2016, 48(10): 478.
- [17] 陶思岑,陈焕阳.完美吸收体、电磁"黑洞"以及内置完美匹配层的吸收特性[J].物理学报,2020,69(15):211-220.
 Tao S C, Chen H Y. Absorption characteristics of perfect absorber, electromagnetic "black hole" and inner perfectly matched layer[J]. Acta Physica Sinica, 2020, 69(15):211-220.

- [18] 许鹏飞, 宋向阳, 周德春, 等. 铋酸盐玻璃高双折射大负色散 微结构光纤设计[J]. 中国激光, 2021, 48(24): 2406002.
 Xu P F, Song X Y, Zhou D C, et al. Bismuthate glass microstructure fiber with high birefringence and large negative dispersion[J]. Chinese Journal of Lasers, 2021, 48(24): 2406002.
- [19] 陈毅腾,邱吉芳,董振理,等.基于逆设计的新型垂直耦合器
 [J].光学学报,2021,41(17):1713001.
 Chen Y T, Qiu J F, Dong Z L, et al. Inverse design and demonstration of vertical couplers[J]. Acta Optica Sinica, 2021, 41(17):1713001.
- [20] 杨星.聚合物波导光栅耦合器设计研究[D].大连:大连理工大 学, 2012.

Yang X. Research on design of polymer waveguide grating coupler[D]. Dalian: Dalian University of Technology, 2012.

- [21] Zhou L, Li Z Y, Hu Y T, et al. CMOS compatible highly efficient grating couplers with a stair-step blaze profile[J]. Chinese Physics B, 2011, 20(7): 074212.
- [22] 冉娜,陈昕阳,汪正坤,等.氮化硅片上光栅耦合器的优化和 实验[J].光学学报,2023,43(1):0113002.
 Ran N, Chen X Y, Wang Z K, et al. Optimization and experiments of on-chip silicon nitride grating couplers[J]. Acta Optica Sinica, 2023, 43(1):0113002.
- [23] 朱春霖, 焦庆斌, 谭鑫, 等. 应用于亚波长角向偏振金属光栅 设计的快速收敛粒子群算法优化[J]. 光学学报, 2019, 39(7): 0705002.

Zhu C L, Jiao Q B, Tan X, et al. Fast convergent particle swarm optimization algorithm for subwavelength azimuthally polarized metal grating design[J]. Acta Optica Sinica, 2019, 39 (7): 0705002.

- [24] 谢佳一,苏国帅,李明宇,等.反射型法布里-珀罗腔和微环谐振腔级联的温度传感器[J].光学学报,2022,42(23):2328002.
 Xie J Y, Su G S, Li M Y, et al. Temperature sensor cascading reflective Fabry-Perot cavity with microring resonator[J]. Acta Optica Sinica, 2022, 42(23):2328002.
- [25] 黄强,张意,江佩璘,等.应用于锗硅材料的高效耦合光栅研究[J].激光与光电子学进展,2022,59(19):1913002.
 Huang Q, Zhang Y, Jiang P L, et al. Research on highefficiency coupling gratings applied to silicon germanium materials[J]. Laser & Optoelectronics Progress, 2022, 59(19): 1913002.
- [26] 刘亚康, 佘玄, 刘红硕, 等. 基于铌酸锂薄膜的低损耗切趾光 栅耦合器[J]. 光学学报, 2023, 43(19): 1913001.
 Liu Y K, She X, Liu H S, et al. Low-loss apodized grating couplers based on lithium niobate on insulator[J]. Acta Optica Sinica, 43(19): 1913001.

Vertical Grating Coupler Based on Double-Layer Silicon Nitride Antireflection

Ji Zhe^{1*}, Li Dong¹, Fu Shiru¹, Yan Yingzhan², Jia Dagong³

¹Hebei Key Laboratory of Mechanical Power and Transmission Control, School of Mechanical Engineering, Shijiazhuang Tiedao University, Shijiazhuang 050043, Hebei, China;

²Information Science Academy of China Electronics Technology Group Corporation, Beijing 100041, China;

³Key Laboratory of Opto-Electronics Information Technology, Ministry of Education, School of Precision Instrument and Opto-Electronics Engineering, Tianjin University, Tianjin 300072, China

Abstract

Objective In on-chip communication, the size differences between single-mode fibers and on-chip optical waveguides will

cause a mode mismatch. Due to the grating diffraction, the grating coupler can avoid the above problems, and thus it has become an ideal device for connecting the external light source with the on-chip photon device. Traditional grating couplers generally employ a tilt angle of 8° – 12° to avoid second-order reflection, but the fiber has to be adjusted and polished before the silicon photonic integrated chip is tested and packaged, which results in high testing and packaging costs and is not conducive to fast wafer level testing and low-cost photon packaging. With the fiber grating placed vertically, the light emitted by the light source is vertically incident on the grating, whose advantages are as follows: it is unnecessary for tilting the fiber top and adjusting the angle, with reduced fiber alignment difficulty, applicability for more intensive integration, and more cost-effectiveness than traditional grating couplers. We design a double-layer Si₃N₄ antireflection vertical grating coupler shows excellent characteristics of low loss and broad bandwidth, and the feasibility of processing and application of the device is proven by analysis. Our results can provide ideas for vertical coupling applications and low-cost optical fiber packaging of silicon photonic integrated chips.

Methods A double-layer Si_3N_4 antireflection vertical grating coupler is designed. First, the model is built based on the finite difference time domain method, and the three initial structural parameters of the grating (grating period, duty cycle, and etching depth) are optimized by particle swarm optimization to obtain the maximum coupling efficiency. After obtaining the optimal parameters, the appropriate grating period, duty cycle, and etching depth are analyzed and selected according to the practical application requirements. Then, the Al film is deposited on the silicon substrate to act as a metal reflector to prevent substrate leakage. After that, the upper reflectivity is reduced by growing double-layer Si_3N_4 films on the top of the uniform grating region. The effects of four structural parameters of double-layer Si_3N_4 films on efficiency are studied, including the height H_1 between the lower Si_3N_4 and the grating, the thickness D_1 of the lower Si_3N_4 , the gap H_2 between the upper and lower Si_3N_4 , and the thickness D_2 of the upper Si_3N_4 . Next, the coupling efficiency and upper reflectivity of the optimized double-layer Si_3N_4 antireflection grating coupler are analyzed. Additionally, the bandwidth performance of the vertical grating coupler is also simulated and analyzed.

Results and Discussions By comparing the cross-sectional light field distribution of double-layer Si_3N_4 antireflection vertical grating coupler before and after structure optimization (Fig. 10), the effects of different measures on coupling efficiency and upper reflectivity are analyzed (Table 1). Results indicate that the utilization of Al reflector and double-layer Si_3N_4 antireflection films can improve the coupling efficiency by 37.6 percentage points, and the upper reflectivity does not exceed 4.4%. Meanwhile, the optimized double-layer Si_3N_4 antireflection vertical grating coupler has high coupling efficiency. Additionally, the machining process during the period is introduced, and the error tolerance during the process is analyzed (Fig. 12). Finally, by changing the period and the width of each etching slot to form an apodization grating, a new unidirectional vertical grating coupler structure is formed. A slit structure is added at the back of the reflection grating to act as a reflector, and the device also has high vertical coupling efficiency.

Conclusions We design a double-layer $Si_{3}N_{4}$ antireflection vertical grating coupler structure which can be adopted in wavelength division multiplexing technology. The analysis results show that the incident light with a wavelength of 1550 nm in transverse electric (TE) mode can achieve more than 94% vertical coupling efficiency (56.4% before the introduction of Al reflector and double-layer $Si_{3}N_{4}$ structure), and the 3 dB bandwidth is 107 nm (1485 - 1592 nm), with good characteristics of low loss and bandwidth. The machining process of the device is introduced in detail, and the error tolerance during the process is analyzed. It is proven that the device has better alignment tolerance, reducing the machining difficulty and facilitating wafer-level testing. Based on this design, a new unidirectional coupling structure is also discussed by adding apodization grating and slit structure, and the new structure can obtain a coupling efficiency of over 71%. This design provides an efficient and cost-effective solution for low-cost optical packaging of vertically coupled applications and silicon photonic integrated chips.

Key words vertical grating coupler; thin Si₃N₄ film; antireflection; coupling efficiency