

高功率 1060 nm 垂直腔面发射激光器

郑妹茵^{1,2}, 渠红伟^{2,3*}, 周旭彦^{2,3}, 董凤鑫², 张建心^{2,4}, 隋佳桐², 孟凡胜³, 谢中华^{1,2}, 王海玲^{2,3},
王宇飞^{2,3}, 齐爱谊^{2,3}¹曲阜师范大学物理工程学院, 山东 曲阜 273165;²潍坊先进光电芯片研究院, 山东 潍坊 261000;³中国科学院半导体研究所固态光电信息技术重点实验室, 北京 100083;⁴潍坊学院物理与电子信息学院, 山东 潍坊 261061

摘要 为了提高 1060 nm 垂直腔面发射激光器 (VCSEL) 的性能, 本文对大功率 1060 nm VCSEL 进行了理论模拟和实验研究。计算得到红移速度为 0.40 nm/K, 据此确定增益和腔模失配量为 -20 nm。对比分析了 6 种不同 InGaAs 组分和厚度的量子阱, 以及 3 种不同势垒材料的增益特性和输出特性, 模拟结果表明, 应变补偿的 InGaAs/GaAsP 量子阱有源区在温度稳定性、阈值电流以及功率方面更有优势。对 P 型分布式布拉格反射镜 (DBR) 进行优化设计, 优化 DBR 渐变层厚度和对数, 有助于获得更好的输出特性。采用金属有机化学气相沉积生长了 InGaAs/GaAsP 应变补偿量子阱结构的 VCSEL 外延片, 并制备了单管和阵列 VCSEL, 实验数据和理论分析基本吻合。实验测得, 288 单元 VCSEL 阵列在 4.5 A 电流下, 连续输出功率为 2.62 W, 最高电光转换效率为 36.8%, 5 mm × 5 mm VCSEL 阵列准连续条件下 (脉宽为 100 μs, 占空比为 1%), 且在 100 A 电流下, 获得峰值功率为 53.4 W。

关键词 垂直腔面发射激光器; 高功率; 应变补偿; 分布式布拉格反射镜; 效率

中图分类号 TN248.4

文献标志码 A

DOI: 10.3788/AOS231444

1 引言

垂直腔面发射激光器 (VCSEL) 具有阈值低、单纵模、圆形对称光斑、发散角小、寿命长、体积小、易于二维集成和成本低等优点。近年来, 随着 VCSEL 的快速发展, 在 3D 传感^[1]、光通信^[2] 和医疗领域^[3] 得到了广泛应用。对于 1060 nm VCSEL 的报道主要集中在小功率、低损耗的高速光通信领域^[4-6], 高功率 1060 nm VCSEL 很少被报道。2009 年, 日本横滨光子研究中心设计了内腔接触式 VCSEL, 将接触层与电流扩展层放置于氧化层和顶部分布式布拉格反射镜 (DBR) 之间, 效率高达 62%, 对于氧化孔径为 7 μm 的 1060 nm VCSEL 单管, 在 12 mA 电流下连续功率为 11.5 mW^[7]; 2012 年, 张立森等^[8] 对 1060 nm VCSEL 有源区进行仿真设计, 模拟分析了有源区能带和增益谱, 以及不同温度下的功率, 模拟输出功率大于 1 W, 但缺少实验对比; 2014 年, 美国 Princeton Optronics 公司报道了用于红外照明的高性能 1064 nm VCSEL, 在室温连续工作条件下, 对于孔径为 80 μm 的 1064 nm VCSEL 器件, 获得了 63.4% 的功率转换效率, 为当时

报道的 VCSEL 最高效率, 连续输出功率大于 500 mW^[9]。对于高功率 1060 nm VCSEL, 由于 1060 nm VCSEL InGaAs 量子阱 In 组分较高, 应变过大, 难以获得高质量的外延材料, 容易导致量子阱有源区材料生长质量差, 因此应变补偿量子阱有源区和 DBR 结构设计, 将直接影响 VCSEL 的输出功率和效率。

本文对高功率 1060 nm VCSEL 进行了理论仿真和实验研究。利用 PICS3D 仿真软件对 InGaAs/GaAsP 量子阱材料的厚度、材料组分进行了优化设计, 并分析对比了 GaAsP、AlGaAs 和 GaAs 三种势垒的增益特性和输出特性。模拟结果显示, GaAsP 垒层具有更低的透明载流子浓度和更好的增益, 意味着其具有更低的阈值电流、更高的输出功率和更好的高温性。为了降低串联电阻, 提高输出功率, 对不同渐变层厚度的 DBR 能带、反射谱和不同 DBR 对数的反射率进行仿真计算, 为优化设计提供理论指导。利用金属有机物化学气相沉积 (MOCVD) 生长了 18 对 P 型 DBR (P-DBR) 的 InGaAs/GaAsP 应变补偿量子阱 VCSEL 外延片, 然后进行工艺制备, 重点突破了感应

收稿日期: 2023-08-21; 修回日期: 2023-10-13; 录用日期: 2023-10-21; 网络首发日期: 2023-10-31

基金项目: 山东省重点研发计划 (2023ZLYS03, 2022CXGC020104)、广东省重点研发计划 (2020B090922003)

通信作者: *quhw@semi.ac.cn

耦合等离子体(ICP)刻蚀、湿法氧化和电极制备等关键工艺,实验制备了 1060 nm VCSEL 单管和阵列,获得连续输出功率大于 2 W 的 VCSEL 阵列。

2 VCSEL 器件设计

1060 nm VCSEL 的结构如图 1 所示。该结构主要由有源区、P-DBR 和 N 型 DBR(N-DBR)三部分组成,有源区夹在 P-DBR 和 N-DBR 之间,有 3 组 8 nm 厚的 $\text{In}_{0.28}\text{Ga}_{0.72}\text{As}$ 阱层和 10 nm 厚的 $\text{GaAs}_{0.8}\text{P}_{0.2}$ 垒层组

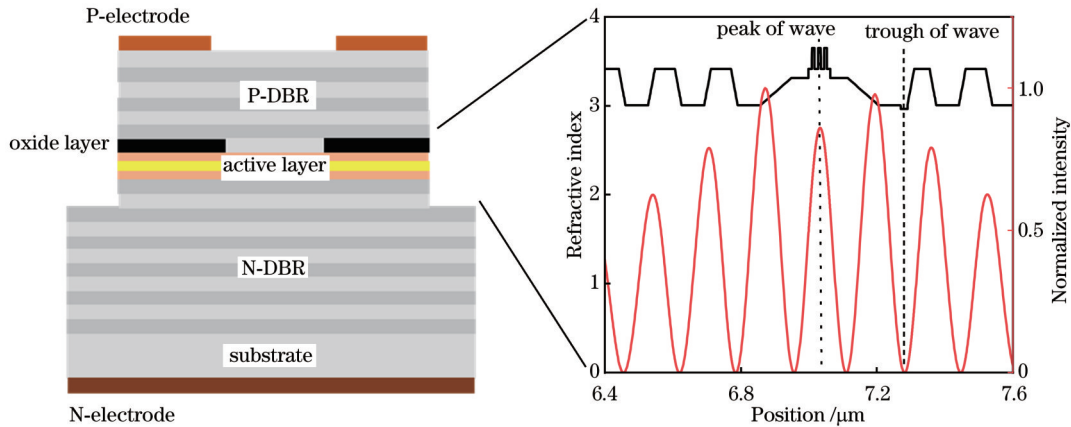


图 1 VCSEL 结构和有源区附近的折射率和驻波场强度分布

Fig. 1 VCSEL structure and distribution of refractive index and standing wave field intensity near active region

有源区作为发光区,是 VCSEL 的核心部分,决定发光波长,对阈值电流、输出功率以及效率有着重要影响。1060 nm VCSEL 通常选取 InGaAs 作为量子阱,InGaAs 量子阱存在的压应变效应使其具有更低的透明载流子密度以及更高的增益^[10]。图 2 为模拟得到的 $\text{In}_{0.28}\text{Ga}_{0.72}\text{As}/\text{GaAs}_{0.8}\text{P}_{0.2}$ 量子阱增益谱,计算得到红移速度为 0.40 nm/K。通常 VCSEL 芯片在高功率工作时的温升在 50~70 °C,VCSEL 谐振腔模红移速度约为 0.065 nm/K,考虑增益峰值波长和谐振腔模的温漂系数不同,将室温下增益和腔模的失谐量设计为 -20 nm。图 3(a)为 1040 nm InGaAs 量子阱的 In 组分与厚度的关系。从图中可以看出,随着量子阱厚度的增加,为了保持增益峰值波长不变,需减小 In 组分,量子阱厚度从 5 nm 增大到 10 nm 时,In 组分从 0.327 减低到 0.264。因为 In 组分不变情况下,增加量子阱厚度会使量子阱的能带分裂减少^[11],因此增益峰值波长变长,所以要适当减小 In 组分保持增益谱的峰值波长不变。图 3(b)为不同量子阱增益谱。从图中可以看出,随着量子阱厚度的减小,峰值增益增加,但增益谱宽度减小,对载流子的限制作用减弱,载流子泄漏增强。图 3(c)为不同量子阱峰值增益随温度的变化曲线。从图中可以看出,随着温度升高,峰值增益逐渐减小,当量子阱厚度 ≥ 8 nm 时,随温度升高峰值增益下降缓慢,有利于改善高温特性。图 3(d)为不同量子阱 VCSEL 的功率曲线,相同注入电流下,8 nm 厚的

成,P-DBR 和 N-DBR 分别由 18 对和 38 对 $\text{Al}_{0.1}\text{Ga}_{0.9}\text{As}/\text{Al}_{0.9}\text{Ga}_{0.1}\text{As}$ 材料交替叠加而成。为了降低 DBR 的串联电阻,在每对 DBR 的高低折射率层间插入组渐变层。图 1 为模拟得到的 1060 nm VCSEL 的折射率分布和驻波场分布(有源区附近),从图中可以看出,量子阱有源区处于驻波场的波峰位置,使得有源区与驻波场有最大的重叠,量子阱中增益得到最有效的利用,氧化层位于驻波场的波谷位置,减小了内损耗,提高了器件性能。

$\text{In}_{0.28}\text{Ga}_{0.72}\text{As}$ 量子阱输出功率较其他量子阱厚度的输出功率要高,过薄载流子泄漏严重,过厚增益峰值低,都不利于输出功率的改善,综合考虑,选用 8 nm 厚的 $\text{In}_{0.28}\text{Ga}_{0.72}\text{As}$ 作为量子阱。

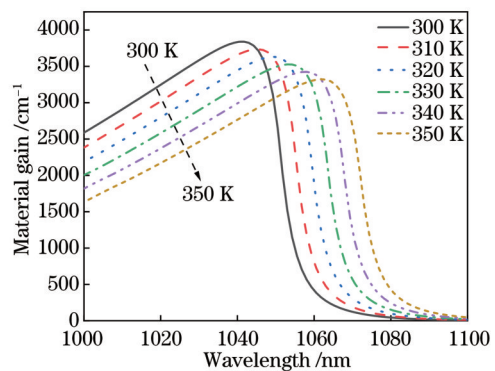


图 2 不同温度下 $\text{In}_{0.28}\text{Ga}_{0.72}\text{As}/\text{GaAs}_{0.8}\text{P}_{0.2}$ 量子阱的增益谱
Fig. 2 $\text{In}_{0.28}\text{Ga}_{0.72}\text{As}/\text{GaAs}_{0.8}\text{P}_{0.2}$ quantum well gains spectra under different temperatures

为了进一步改善器件性能,提高量子阱的发光效率和对载流子的限制,对不同垒层 InGaAs 量子阱的增益和输出特性进行仿真,图 4(a)为 $\text{GaAs}_{0.8}\text{P}_{0.2}$ 、 $\text{Al}_{0.1}\text{Ga}_{0.9}\text{As}$ 与 GaAs 三种垒层量子阱的峰值增益与温度的关系。从图中可以看出,三种垒层量子阱的峰值增益随着温度增加而降低,但 $\text{GaAs}_{0.8}\text{P}_{0.2}$ 垒层峰值增益下降缓慢, $\text{GaAs}_{0.8}\text{P}_{0.2}$ 、 $\text{Al}_{0.1}\text{Ga}_{0.9}\text{As}$ 与 GaAs 垒层的

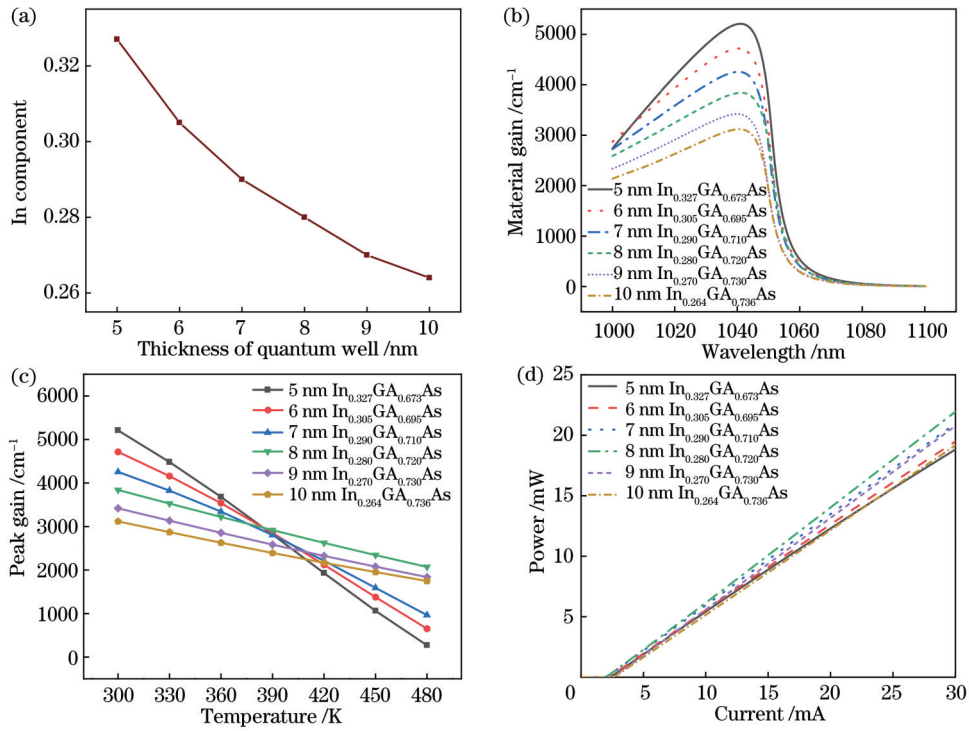


图 3 不同量子阱对比。(a)1040 nm InGaAs 量子阱的 In 组分与厚度的关系;(b)不同量子阱增益谱;(c)不同量子阱峰值增益随温度的变化;(d)不同量子阱 VCSEL 输出功率曲线

Fig. 3 Comparison of different quantum wells. (a) In component versus thicknesses of 1040 nm InGaAs quantum wells; (b) different quantum wells gain spectra; (c) variation of peak gains with temperature for different quantum wells; (d) output power curves of VCSEL with different quantum wells

增益下降速度分别为 9.82、12.37、12.35 cm⁻¹/K, 且 GaAs_{0.8}P_{0.2} 垒层在高温下具有更高的增益, 在 480 K 下, GaAs_{0.8}P_{0.2} 垒层峰值增益较 GaAs 垒层峰值增益高 20.5%。图 4(b) 为 GaAs_{0.8}P_{0.2}、Al_{0.1}Ga_{0.9}As 与 GaAs 三种垒层量子阱的透明载流子浓度与温度的关系。从图中可以看出, 当温度从 300 K 变化到 480 K 时, GaAs_{0.8}P_{0.2} 垒层较 Al_{0.1}Ga_{0.9}As 和 GaAs 垒层具有更低的透明载流子浓度, 这意味着在较小的输入电流下即可实现激射, 具有更低的阈值电流。此外由于 InGaAs

晶格常数比 GaAs 大, 处于压应变状态, 而张应变 GaAsP 垒层具有与 InGaAs 量子阱相反的应变, 可以补偿 InGaAs 量子阱带来的压应变效应, 减小净应变量^[12], 材料生长质量将更好。图 4(c) 为 GaAs_{0.8}P_{0.2}、Al_{0.1}Ga_{0.9}As 与 GaAs 三种垒层 VCSEL 的输出功率曲线。从图中可以看出, 在相同注入水平下, GaAs_{0.8}P_{0.2} 垒层具有更低的阈值和更高的输出功率, 模拟得到 30 mA 注入电流下, 具有 GaAs_{0.8}P_{0.2} 垒层的 15 μm 氧化孔径 VCSEL 器件输出功率为 21.95 mW。

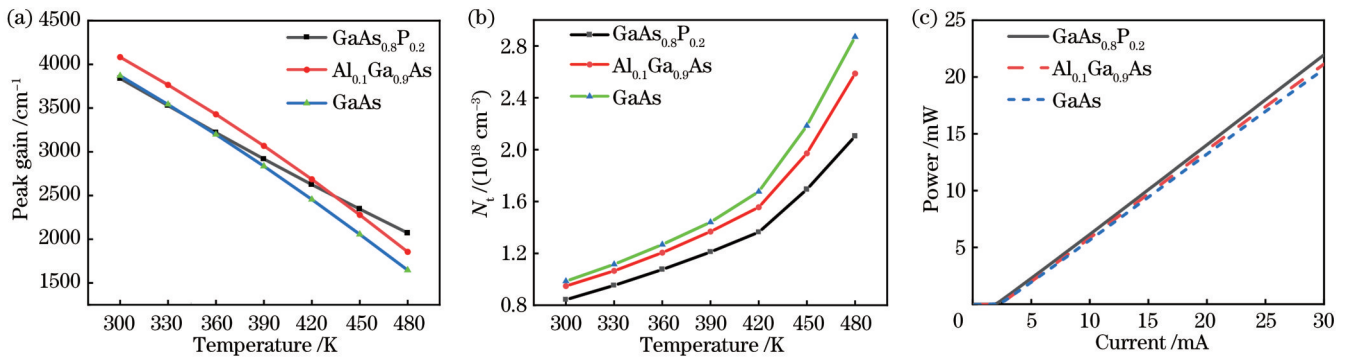


图 4 不同势垒对比。(a)不同垒层的量子阱的峰值增益随温度的变化;(b)不同垒层透明载流子浓度随温度的变化;(c)不同垒层 VCSEL 的输出功率

Fig. 4 Comparison of different barriers. (a) Variation of quantum well peak gains with temperature for different barriers; (b) variation of transparent carrier concentrations with temperature for different barriers; (c) output powers of VCSEL with different barriers

DBR 分为 N-DBR 与 P-DBR, 由多对 $1/4$ 波长光学厚度的高低折射率 $\text{Al}_{0.1}\text{Ga}_{0.9}\text{As}/\text{Al}_{0.9}\text{Ga}_{0.1}\text{As}$ 构成, 以实现高的反射率。顶发射 VCSEL 中, N-DBR 反射率要求尽可能接近 100%, 一般 38 对 N-DBR 可以达到 99.9%, 又因为 N-DBR 引起串联电阻较小, 所以只需要考虑反射率, 因此选用 38 对 N-DBR。为了减小腔内损耗, P-DBR 反射率需大于 99%, 但 P-DBR 对数过多会增大串联电阻, 应适当减小 P-DBR 对数。为了减小 DBR 的串联电阻, 在 DBR 高低折射率材料之间插入组分渐变层, 图 5 为不同渐变层厚度 DBR 反射率与对数的关系, 可以看出, 在相同 DBR 对数下, 渐变层厚度越厚, 相应的最高反射率越低, 在对数较低的情况下尤为明显, 随着 DBR 对数增加, 最高反射率差距减小。模拟得到 DBR 对数为 18 对时, 渐变层厚度为 0、10、20、30 nm 时, 相应的最高反射率分别为 99.42%、99.39%、99.1%、98.48%。图 6(a) 对比了不同渐变层厚度 DBR 的能带图, 随着渐变层厚度的增加, 有效降低异质结界面处的势垒, 在渐变层厚度为 20 nm 时, 势垒尖峰已经降到很低, 从而降低串联电阻。图 6(b)

为不同渐变层厚度 DBR 反射谱, 随着渐变层厚度增加, 反射谱带宽减小。这是由于渐变 DBR 等效高低折射率层间折射率差值随着渐变层厚度的增加而减小, 等效布拉格反馈系数降低^[13], 综合考虑选取渐变层厚度为 20 nm, P-DBR 对数为 18 对, 有利于降低串联电阻, 提高输出功率。

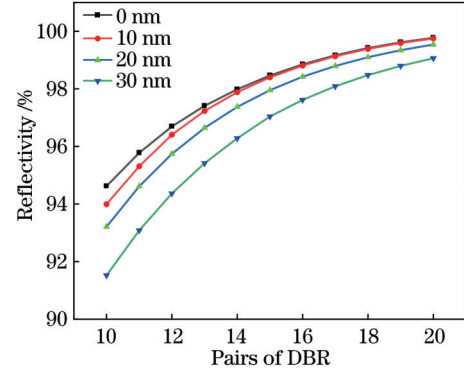


图 5 不同渐变层厚度 DBR 最高反射率随 DBR 对数的变化曲线
Fig. 5 Maximum reflectivity curves of DBRs with different gradient layer thicknesses varying with DBR pairs

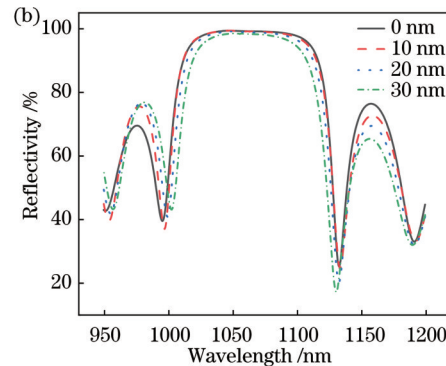
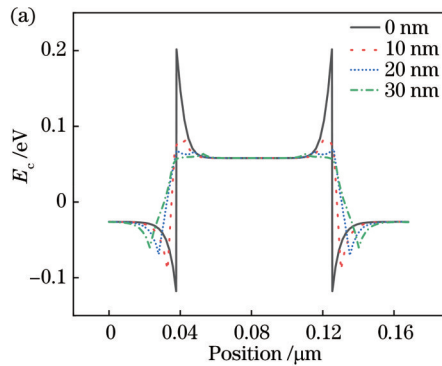


图 6 不同 DBR 对比。(a) 不同渐变层厚度 DBR 的能带图; (b) 不同渐变层厚度 DBR 的反射谱

Fig. 6 Comparison of different DBRs. (a) Energy bands of DBRs with different gradient layer thicknesses; (b) reflection spectra of DBRs with different gradient layer thicknesses

3 器件制备与测试

采用 MOCVD 在 N 型 GaAs 衬底上依次生长 GaAs 缓冲层、N-DBR、 $\text{In}_{0.28}\text{Ga}_{0.72}\text{As}/\text{GaAs}_{0.8}\text{P}_{0.2}$ 量子阱有源区、氧化层、P-DBR 以及欧姆接触层。外延材料生长后, 经过 ICP 刻蚀、湿法氧化和电极制备等关键工艺, 完成器件制作, 制作工艺流程主要通过以下步骤完成。首先, 在欧姆接触层上光刻蒸发 Ti/Pt/Au 作为环形电极; 通过 ICP 刻蚀技术对 VCSEL 外延片进行台面刻蚀, 露出氧化层, 对其进行湿法氧化形成 $15\ \mu\text{m}$ 左右的氧化孔径; 接着采用等离子体增强化学气相沉积 (PECVD) 生长 Si_3N_4 作为保护层, 光刻电流注入窗口; 然后, 电镀厚金作为 P 型电极, 衬底减薄抛光薄至 $130\ \mu\text{m}$, 蒸发 AuGeNi/Au 形成 N 型电极; 最后, 高温氮气环境下快速退火以形成良好的欧姆接触。

图 7 为不同器件的功率-电流-电压 (P - I - V) 曲线, 其中, 图 7(a) 为 $15\ \mu\text{m}$ 氧化孔径 VCSEL 单管的 P - I - V 曲线, 在 30 mA 注入电流下, 单管室温连续输出功率为 20 mW, 阈值电流为 1.6 mA; 图 7(b) 为 288 个单元 $1\ \text{mm} \times 1\ \text{mm}$ VCSEL 阵列的 P - I - V 曲线, 室温条件下, 且在 4.5 A 电流下, 输出功率为 2.62 W, 最高电光转换效率为 36.8%; 图 7(c) 为 10000 个单元 $5\ \text{mm} \times 5\ \text{mm}$ VCSEL 阵列的 P - I 曲线, 在准连续条件下 (脉宽为 $100\ \mu\text{s}$, 占空比为 1%), 且在室温下, 100 A 时的峰值功率为 53.4 W。

图 8 为 288 单元 VCSEL 阵列在不同电流下的光谱图, 在室温连续工作条件下, 测得 0.5、1.5、2.5、3.5、4.5 A 电流下, VCSEL 阵列的峰值波长分别为 1063.2、1063.7、1064.3、1065.7、1067.2 nm, 根据 VCSEL 波长的温漂系数约为 $0.065\ \text{nm/K}$ ^[14], 计算得

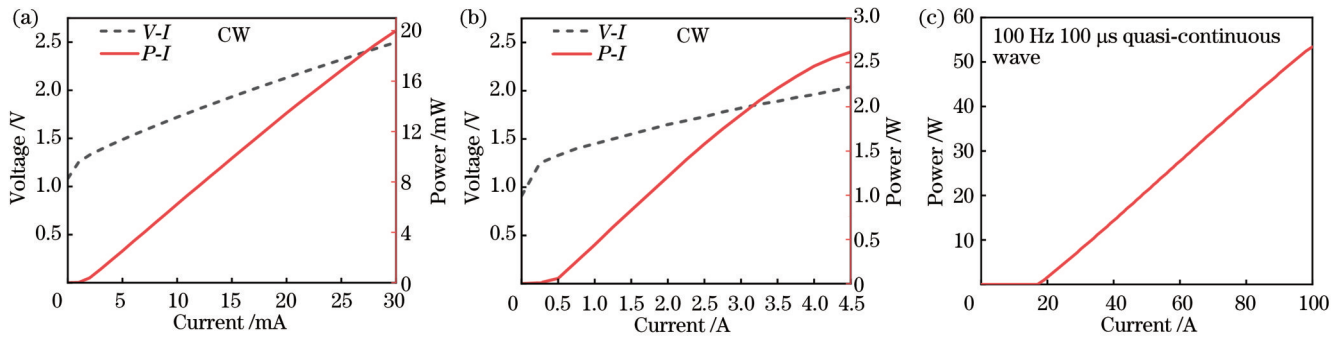


图 7 不同器件的 P - I - V 曲线。(a) 单管 VCSEL; (b) 288 单元 VCSEL 阵列; (c) $5\text{ mm} \times 5\text{ mm}$ VCSEL 阵列

Fig. 7 P - I - V curves of different devices. (a) Single VCSEL; (b) 288-element VCSEL array; (c) $5\text{ mm} \times 5\text{ mm}$ VCSEL array

到 VCSEL 当电流从 0.5 A 增大到 4.5 A 时, 温升为 $61.54\text{ }^\circ\text{C}$, VCSEL 的结温为 $86.54\text{ }^\circ\text{C}$, 结温较高导致 VCSEL 阵列在 4.5 A 电流下出现饱和现象。

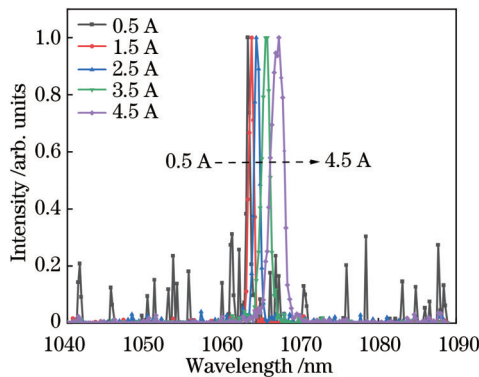


图 8 不同输入电流下的光谱

Fig. 8 Spectra at different input currents

4 结 论

为了提高 1060 nm VCSEL 的性能, 对 1060 nm 高功率、高效率 VCSEL 进行了理论模拟和实验研究, 综合考虑增益特性、透明载流子浓度以及串联电阻, 得到了具有更好输出特性的 $\text{In}_{0.28}\text{Ga}_{0.72}\text{As}/\text{GaAs}_{0.8}\text{P}_{0.2}$ 量子阱有源区参数和 DBR 参数等外延结构参数。对 $\text{InGaAs}/\text{GaAsP}$ 量子阱有源区 VCSEL 进行了外延材料生长和实验研究。实验测得, 氧化孔径为 $15\text{ }\mu\text{m}$ 的 1060 nm VCSEL 单管, 在 30 mA 下连续输出功率为 20 mW, 实验结果与理论模拟结果相吻合。288 单元 VCSEL 阵列在 4.5 A 电流下, 连续输出功率为 2.62 W, 最高电光转换效率为 36.8%, $5\text{ mm} \times 5\text{ mm}$ VCSEL 阵列在准连续条件下 (脉宽为 $100\text{ }\mu\text{s}$, 占空比为 1%), 且在 100 A 电流下, 峰值功率为 53.4 W。相关理论模拟工作对实现高功率、高效率、低阈值的 1060 nm VCSEL 具有很好的理论指导。

参 考 文 献

[1] 潘智鹏, 李伟, 戚宇轩, 等. 光子晶体垂直腔面发射激光器的设计分析[J]. 光学学报, 2022, 42(14): 1414002.

Pan Z P, Li W, Qi Y X, et al. Design and analysis of photonic crystal vertical-cavity surface-emitting lasers[J]. Acta Optica Sinica, 2022, 42(14): 1414002.

- [2] 吕朝晨, 王青, 尧舜, 等. 4×15 Gbit/s 850 nm 垂直腔面发射激光器阵列[J]. 光学学报, 2018, 38(5): 0514001.
Lü Z C, Wang Q, Yao S, et al. 4×15 Gbit/s 850 nm vertical cavity surface emitting laser array[J]. Acta Optica Sinica, 2018, 38(5): 0514001.
- [3] Merlo S, Bello V, Bodo E, et al. A VCSEL-based NIR transillumination system for morpho-functional imaging[J]. Sensors, 2019, 19(4): 851.
- [4] Simpanen E, Gustavsson J S, Haglund E, et al. 1060 nm single and multimode VCSELs for up to 50 Gb/s modulation[C]// 2017 IEEE Photonics Conference (IPC), October 1-5, 2017, Orlando, FL, USA. New York: IEEE Press, 2017: 65-66.
- [5] Larsson A, Simpanen E, Gustavsson J S, et al. 1060 nm VCSELs for long-reach optical interconnects[J]. Optical Fiber Technology, 2018, 44: 36-42.
- [6] Jayaraman V, Cole G D, Robertson M, et al. Rapidly swept, ultra-widely-tunable 1060 nm MEMS-VCSELs[J]. Electronics Letters, 2012, 48(21): 1331-1333.
- [7] Kageyama T, Takaki K, Imai S, et al. High efficiency 1060 nm VCSELs for low power consumption[C]// 2009 IEEE International Conference on Indium Phosphide & Related Materials, May 10-14, 2009, Newport Beach, CA, USA. New York: IEEE Press, 2009: 391-396.
- [8] 张立森, 宁永强, 曾玉刚, 等. 1060 nm 高功率垂直腔面发射激光器的有源区设计(英文)[J]. 发光学报, 2012, 33(7): 774-779.
Zhang L S, Ning Y Q, Zeng Y G, et al. Design of active region for watt-level VCSEL at 1060 nm[J]. Chinese Journal of Luminescence, 2012, 33(7): 774-779.
- [9] Zhou D L, Seurin J F, Xu G Y, et al. Progress on vertical-cavity surface-emitting laser arrays for infrared illumination applications[J]. Proceedings of SPIE, 2014, 9001: 90010E.
- [10] 张继业, 张建伟, 曾玉刚, 等. 高功率垂直外腔面发射半导体激光器增益设计及制备[J]. 物理学报, 2020, 69(5): 054204.
Zhang J Y, Zhang J W, Zeng Y G, et al. Design of gain region of high-power vertical external cavity surface emitting semiconductor laser and its fabrication[J]. Acta Physica Sinica, 2020, 69(5): 054204.
- [11] Zhang J W, Zhang X, Zhu H B, et al. High-temperature operating 894.6 nm-VCSELs with extremely low threshold for Cs-based chip scale atomic clocks[J]. Optics Express, 2015, 23(11): 14763-14773.
- [12] Sun W, Kim H, Mawst L J, et al. Interplay of GaAsP barrier and strain compensation in InGaAs quantum well at near-critical thickness[J]. Journal of Crystal Growth, 2020, 531: 125381.
- [13] 潘智鹏, 李伟, 吕家纲, 等. 940 nm VCSEL 中 DBR 的反射特性分析[J]. 中国激光, 2023, 50(7): 0701007.
Pan Z P, Li W, Lü J G, et al. Reflection characteristics analysis

of DBR in 940 nm VCSEL[J]. Chinese Journal of Lasers, 2023, 50(7): 0701007.

- [14] 张立森, 宁永强, 张星, 等. 高功率窄脉冲垂直腔面发射激光器 n-DBR 反射率的优化[J]. 中国激光, 2012, 39(5): 0502003.

Zhang L S, Ning Y Q, Zhang X, et al. Optimization of n-DBR in high power vertical-cavity surface-emitting laser under a short pulsed operation[J]. Chinese Journal of Lasers, 2012, 39(5): 0502003.

High-Power 1060 nm Vertical Cavity Surface Emitting Laser

Zheng Meiyin^{1,2}, Qu Hongwei^{2,3*}, Zhou Xuyan^{2,3}, Dong Fengxin², Zhang Jianxin^{2,4},
Sui Jiatong², Meng Fansheng³, Xie Zhonghua^{1,2}, Wang Hailing^{2,3}, Wang Yufei^{2,3}, Qi Aiyi^{2,3}

¹School of Physics and Physical Engineering, Qufu Normal University, Qufu 273165, Shandong, China;

²Weifang Academy of Advanced Opto-Electronic Circuits, Weifang 261000, Shandong, China;

³Laboratory of Solid State Optoelectronics Information Technology, Institute of Semiconductors, Chinese Academy of Sciences, Beijing 100083, China;

⁴School of Physics and Electronic Information, Weifang University, Weifang 261061, Shandong, China

Abstract

Objective Vertical cavity surface emitting laser (VCSEL) has advantages such as low threshold, single longitudinal mode, circular symmetric spot, high efficiency, high modulation rate, small size, easy two-dimensional integration, and low cost. Therefore, it is widely used in optical communication, infrared lighting, and medical fields. The research on 1060 nm VCSEL in China and abroad mainly focuses on the field of low-power and low-loss optical communication, while there are few reports on high-power 1060 nm VCSEL. The 1060 nm VCSEL is mainly composed of the active region and top and down distributed Bragg reflectors (DBRs). Due to the high composition of InGaAs quantum wells, excessive strain can easily lead to poor material growth quality in the active region. Thus, strain-compensated quantum well active region and the DBR structural parameters will affect the output power and efficiency of the VCSEL. It is necessary to optimize the design of the strain-compensated quantum well active region and DBR structure to improve the performance of the 1060 nm VCSEL. We optimize the overall structure of the 1060 nm VCSEL epitaxial structure. In addition, we compare quantum wells of six different InGaAs components and thicknesses and analyze the gain and output characteristics of three barrier materials in the quantum well active region. We optimize the DBR for different gradient layer thicknesses and pairs. VCSEL single and array characteristics are fabricated and tested experimentally.

Methods The red-shift velocity of the 1060 nm VCSEL is calculated to be 0.40 nm/K by PICS3D simulation software to determine the appropriate gain and cavity mode mismatch of -20 nm. By comparing and analyzing the gain spectra and peak gain of six different InGaAs components and thicknesses with temperature changes, as well as the output power, it is simulated that the $\text{In}_{0.28}\text{Ga}_{0.72}\text{As}$ quantum well with a thickness of 8 nm has better gain and output characteristics at high temperatures. Serious carrier leakage from too-thin quantum wells and low peak gain for too-thick ones are unfavorable for improving output characteristics. The peak gain of $\text{GaAs}_{0.8}\text{P}_{0.2}$, $\text{Al}_{0.1}\text{Ga}_{0.9}\text{As}$, and GaAs barrier layers is compared with temperature changes, transparent carrier concentration, and output power. It is shown that the 10 nm $\text{GaAs}_{0.8}\text{P}_{0.2}$ barrier material has a lower threshold, higher output power, and high-temperature characteristics. Under 30 mA injection current, the output power of a 15 μm oxide aperture VCSEL device with $\text{GaAs}_{0.8}\text{P}_{0.2}$ barrier layer is 21.95 mW. We simulate and calculate the DBR reflection spectrum bandwidth, reflection spectrum, and reflectivity of different DBR pairs for different gradient layer thicknesses, providing theoretical guidance for optimal design. The simulation results show that the P-DBR gradient layer thickness of 20 nm and the DBR pairs of 18 pairs are beneficial for reducing series resistance and improving output power. VCSEL epitaxial structures in the active region of $\text{In}_{0.28}\text{Ga}_{0.72}\text{As}/\text{GaAs}_{0.8}\text{P}_{0.2}$ quantum wells are grown using metal organic chemical vapor deposition (MOCVD), and corresponding VCSEL single and arrays are experimentally fabricated.

Results and Discussions Fabrication and packaging testing of 1060 nm VCSEL single are conducted. The experimental measurement shows that the 1060 nm VCSEL single element of 15 μm has a continuous output power of 20 mW at 30 mA and a threshold current of 1.6 mA [Fig. 7(a)]. The experimental and theoretical results are consistent, that is, the 8 nm thick $\text{In}_{0.28}\text{Ga}_{0.72}\text{As}$ well layer and the 10 nm thick $\text{GaAs}_{0.8}\text{P}_{0.2}$ barrier layer have better temperature and output characteristics. For the 288-element 1060 nm VCSEL array, the continuous output power is 2.62 W at 4.5 A, and the maximum electro-optical conversion efficiency is 36.8% [Fig. 7(b)]. Under quasi-continuous conditions (pulse width is 100 μs and duty cycle is 1%), the 5 mm \times 5 mm 1060 nm VCSEL array has a peak power of 53.4 W at 100 A [Fig. 7(c)].

The spectra of 288-element arrays are tested at different currents. Under continuous operating conditions at room temperature, the peak wavelengths of the VCSEL array are 1063.2, 1063.7, 1064.3, 1065.7, and 1067.2 nm, respectively, at currents of 0.5, 1.5, 2.5, 3.5, and 4.5 A (Fig. 8). Based on the temperature drift coefficient of the VCSEL wavelength, which is about 0.065 nm/K, the temperature rise of the VCSEL array is calculated to be 61.54 °C when the current increases from 0.5 to 4.5 A.

Conclusions In this paper, theoretical simulation and experimental research are implemented on the high-power and high-efficiency 1060 nm VCSEL. Epitaxial structure parameters such as $\text{In}_{0.28}\text{Ga}_{0.72}\text{As}/\text{GaAs}_{0.8}\text{P}_{0.2}$ quantum well active region parameters and DBR parameters with better output characteristics are obtained by considering the gain characteristics, transparent carrier concentration, and series resistance. VCSELs with InGaAs/GaAsP strain compensated quantum well structures are grown by metal organic chemical vapor deposition technology, and single and array VCSELs are fabricated. The experimental data and theoretical analysis are consistent. Experimental measurement shows that the 1060 nm VCSEL single element of 15 μm oxidation aperture continuous output power is 20 mW at 30 mA. For the 288-element 1060 nm VCSEL array, the continuous output power is 2.62 W at 4.5 A, and the maximum electro-optical conversion efficiency is 36.8%. Under quasi-continuous conditions (pulse width is 100 μs and duty cycle is 1%), the 5 mm \times 5 mm 1060 nm VCSEL array has a peak power of 53.4 W at 100 A. The related theoretical simulation work is a good theoretical guide for achieving high-power, high-efficiency, and low-threshold 1060 nm VCSELs.

Key words vertical cavity surface emitting laser; high power; strain compensation; distributed Bragg reflector; efficiency