

高速异型掺杂的硅基槽波导调制器

袁华江, 孙崇磊, 赵佳*

山东大学信息科学与工程学院, 山东 青岛 266237

摘要 针对硅基单端推挽调制器的 pn 结电容大、调制效率低的问题, 设计出一种基于异型掺杂和槽波导结构的硅基调制器。通过槽波导结构和 L 型掺杂增大了耗尽区与光场相互作用, 与传统脊波导相比, 在相同调制效率下, 槽波导的结电容降低了 24%, 带宽提高了 32%。采用 T 型轨道的电极实现阻抗和折射率的匹配, 4 V 偏压下调制带宽达到 42 GHz, 实现了峰峰值电压 $V_{pp}=2$ V 驱动下 70 Gbit/s 的 OOK 信号调制, 眼图消光比达 5.2 dB。

关键词 光学器件; 电光调制器; 行波电极; 马赫-曾德尔调制器

中图分类号 O436 文献标志码 A

DOI: 10.3788/AOS221754

1 引言

近年来, 随着全球光通信网络传输容量的快速增长, 终端用户对光传输链路中光学组件的性能提出了更高的要求。硅光子学 (SiP) 具有与 CMOS 兼容、集成度高的优势, 在光通信系统中受到极大的关注^[1]。调制器是光通信链路的重要组成部分, 近年来学术界对大带宽和低驱动电压的调制器进行了大量研究^[2]。其中, 基于行波电极 (TWE) 的载流子耗尽型马赫-曾德尔 (MZ) 调制器因其高热稳定性和鲁棒性在实际通信设备中得到广泛应用^[3-5]。

载流子耗尽型 MZM 调制器基于反向偏压的 pn 结结构, 需要较长的相移区来获得较低的驱动电压。为了增加 TWE 电光调制器的带宽, 需要考虑 3 个方面: 1) 降低电极微波的衰减; 2) 电极微波的速度与相移区光波导中光的速度相匹配; 3) 传输线电极阻抗与驱动端和终端的阻抗相匹配, 以此减少反射降低码间干扰^[6]。

TWE 的衰减受到调制器有源区波导 pn 结的结电容的限制, 结电容越大, 电极损耗也越大, 在设计中, 若想获得大带宽调制器, 必须降低结电容。2012 年, Dong 等^[7]首次提出了硅基 SPP 驱动的 MZ 调制器, 通过 pn 结串联使结电容降低一半, 减小了 TWE 的衰减, 实现了 30 Gbit/s 的 OOK 信号调制。2015 年, Patel 等^[8]提出的 MZ 调制器, 使用 T 型电极实现速度和阻抗匹配, 其 3 dB 带宽达 38 GHz 且实现了 60 Gbit/s 的 OOK 信号调制。2022 年, 魏怡等^[9]利用偏振复用正交相移键控实现了传输速率超过 100 Gbit/s 的光传送

网络。

为增强载流子耗尽层与光的相互作用、提高调制效率, 需要对硅基调制器的 pn 结形状及掺杂进行优化^[10], 自对准工艺能够精准控制 pn 结形状的构成, 近年来已经报道了多种新型 pn 结结构, 如交趾型 pn 结^[11]、交错型 pn 结^[12-13]、U 型 pn 结^[14]等。异型的掺杂会增加 pn 结的结电容 C_{pn} , 增强电极衰减, 降低调制器工作带宽。近年来报道的槽波导调制器, 通过在脊波导上刻蚀一定深度的狭缝, 能够降低刻蚀区域的介电常数, 减小结电容 C_{pn} , 获得较大的带宽^[15]。

本文在槽波导结构的基础上, 设计了 L 型掺杂结构, 并对行波电极结构进行了优化, 实现了大带宽范围内速度匹配和阻抗匹配。仿真结果表明, 经过优化设计的调制器在 4 V 直流偏置下 3 dB 电光带宽达 42 GHz, 1~4 V 低驱动电压下的调制效率 $V_{\pi}L=1.8\sim 2.5$ V·cm。最后, 对设计的异型掺杂槽波导 MZ 电光调制器进行了链路仿真, 实现了低峰峰值 $V_{pp}=2$ V 驱动下 70 Gbit/s 的 OOK 调制, 眼图消光比达 5.2 dB。

2 器件设计

2.1 L 型掺杂的 pn 结槽波导结构设计

硅基 SPP 调制器结构示意图如图 1 所示, 采用非对称马赫-曾德尔干涉仪 (MZI) 结构, 其中两个光波导臂长差为 L_{π} , 非对称光波导可以调节电压偏置点, 使其工作在最敏感区域。设计了由两个 pn 结反向串联构成的 SPP 结构, 使得结电容降低一半, 并设计了 T 型轨道容性电极结构来更好地实现阻抗和折射率的匹配。图 2 为图 1 中虚线所示的 pn 结截面图。

收稿日期: 2022-09-27; 修回日期: 2022-11-20; 录用日期: 2022-11-25; 网络首发日期: 2022-12-05

基金项目: 国家重点研发计划重点专项 (2021YFB2800301)

通信作者: *zhaojia@sdu.edu.cn

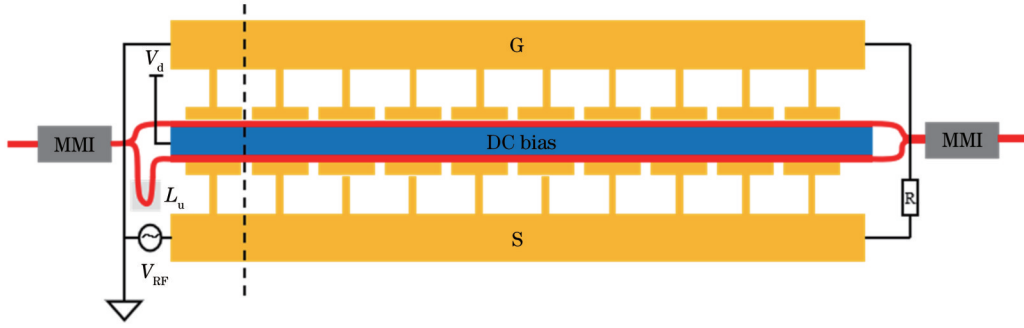


图 1 单端推挽驱动的调制器结构示意图

Fig. 1 Modulator structure with a single-drive push-pull electrode

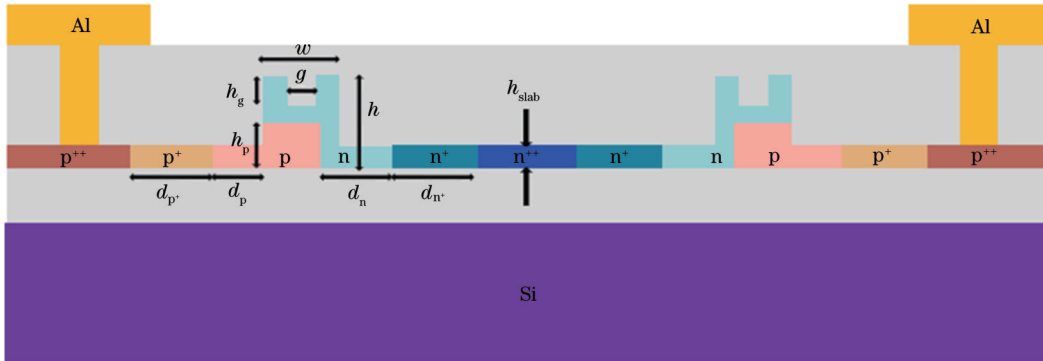


图 2 异型掺杂槽波导调制器截面图

Fig. 2 Cross section of modulator with heteromorphic doped slot waveguide

图 1 中,对硅波导进行离子掺杂形成 pn 结的组成部分,其中向硅波导中进行硼原子掺杂形成 pn 结的 p 区,进行磷原子掺杂形成 pn 结的 n 区,波导上下包覆有二氧化硅包层。两个 L 型掺杂的 pn 结和中间重掺杂 n^{++} 反向连接区域作为 MZ 调制器相移区的主要组成部分,直流偏置电压 V_d 加载到 n^{++} 掺杂区域,使得两个 pn 结都工作在反向偏压状态。射频信号 V_{RF} 由行波电极信号 S 端输入, TWE 的地极 G 和直流偏置电压的地极共用,终端 R 为负载电阻。这样形成以 $-V_d$ 为偏置电压,左右两个 pn 结的驱动电压在 $-V_d + V_{RF}/2$ 和 $-V_d - V_{RF}/2$ 交替变化的单端推挽驱动电学结构。

pn 结结构如图 2 所示,平板区域高度 $h_{slab}=90$ nm,槽波导高度 $h=220$ nm,单个波导宽度 $w=500$ nm,采用 L 型的异型掺杂来提高相移效率。为减小结电容 C_{pn} 并保持电流的连通性,波导中间刻蚀有宽度 $g=50$ nm、高度 $h_g=80$ nm 的狭缝区域,波导中心 p 区域(掺杂浓度为 $7 \times 10^{17} \text{ cm}^{-3}$)的掺杂高度 $h_p=120$ nm,其上覆盖着高度为 100 nm 的 n 掺杂(掺杂浓度为 $5 \times 10^{17} \text{ cm}^{-3}$)区域,整个 pn 结区域在横向和纵向上都形成载流子耗尽区,从而提高相移效率。为了降低光波导两端离子掺杂带来的额外光损耗,p 型掺杂和 n 型掺杂向两边延长 $d_p=d_n=300$ nm 的区域,中间用 p^+ 和 n^+ 掺杂(掺杂浓度为 $5 \times 10^{18} \text{ cm}^{-3}$)进行过渡以降低 pn 结的板间电阻,对电极连接区域进行 p^{++} 和 n^{++} 高浓度(掺

杂浓度为 $1 \times 10^{20} \text{ cm}^{-3}$)掺杂,以便与电极形成良好的欧姆接触。

利用上海曼光科技公司开发的 MAX EME Studio 软件的 FDE 算法对建立的槽波导结构进行模式分析,得到槽波导 TE_0 模式的归一化光场强度,如图 3 所示。

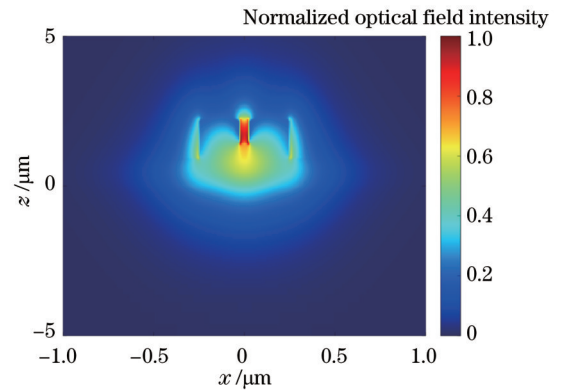


图 3 槽波导结构基模场归一化光场分布

Fig. 3 Normalized fundamental optical mode distribution in slot waveguide

图 3 表明,槽波导导模的电场能量大部分集中在中间的狭缝区域。该调制器的设计目标是降低驱动电压,实现此目的需要载流子分布和导模模场分布具有较高的重合度。为此利用上海曼光科技公司 MAX DEVICE Studio 软件有限元漂移扩散算法进行了不同

驱动电压下载流子分布的分析,图 4 展示了 0 V 和 2 V 偏压下 pn 结区域载流子分布情况。

$$\Delta n_{\text{eff}} = \frac{\iint \Delta n(x, z) n_0(x, z) |\varphi(x, z)|^2 dx dz}{n_{\text{eff}} \iint |\varphi(x, z)|^2 dx dz}, \quad (1)$$

$$\Delta \alpha_{\text{eff}} = \frac{\iint \Delta \alpha(x, z) |\varphi(x, z)|^2 dx dz}{\iint |\varphi(x, z)|^2 dx dz}, \quad (2)$$

式中: $|\varphi(x, z)|^2$ 为光场分布; n_{eff} 为波导有源区基模的有效折射率, 其值为 3.7; $n_0(x, z)$ 为无外加电压下波导折射率分布。图 5 展示了本文设计的结构与传统脊波导仿真得到的有源区光学损耗和相移随偏压的变化, 其中传统脊波导的波导尺寸和载流子掺杂浓度与上述异型掺杂槽波导完全一致。图 5(a) 中插图 of 传统脊波导结构和载流子掺杂示意图。

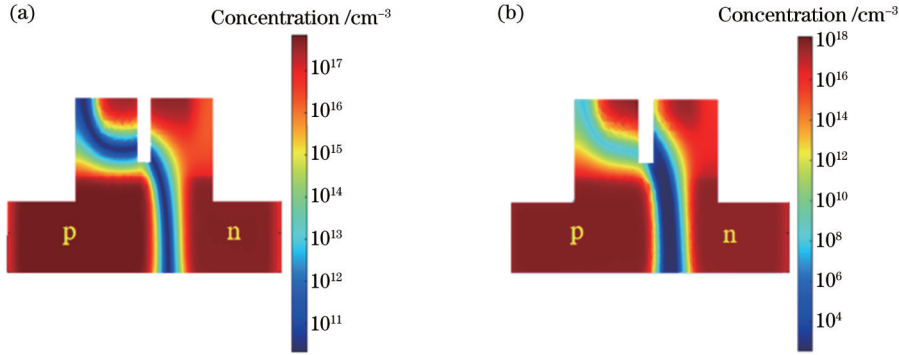


图 4 0 V 和 2 V 电压下 pn 结截面上载流子分布。(a) 0 V; (b) 2 V
Fig. 4 Carrier distribution on pn junction cross section at 0 V and 2 V. (a) 0 V; (b) 2 V

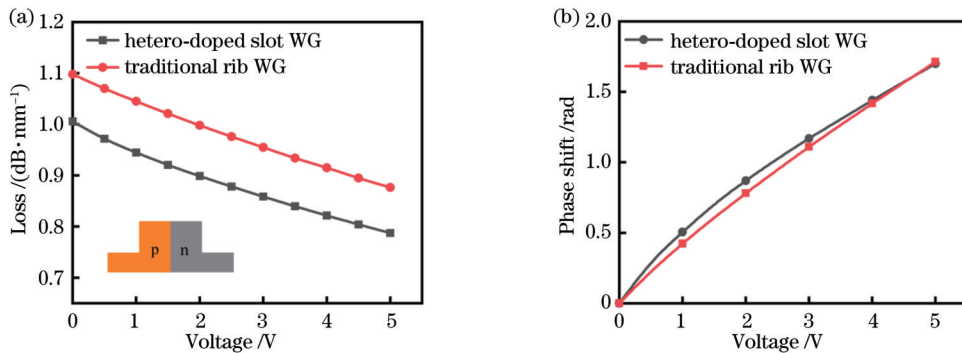


图 5 不同偏压下的光损耗和相移。(a) 光损耗; (b) 相移
Fig. 5 Optical transmission loss and phase shift under different bias voltages. (a) Optical transmission loss; (b) phase shift

槽波导结构的光场能量大部分集中于狭缝处, 从而降低了载流子对光场能量的吸收, 从结果可以看出, 异型掺杂槽波导结构的波导损耗要略低于传统脊波导结构的波导损耗, 有源区波导光损耗保持在 0.1 dB/cm 以下。异型掺杂保证了调制效率, 当有源区长度为 1 cm 时, 计算得到的调制效率 $V_{\pi} L = 2.3 \text{ V} \cdot \text{cm}$ 。调制效率在 $2.5 \text{ V} \cdot \text{cm}$ 以下, 表明 L 型掺杂的槽波导设计保证了低光学损耗, 同时提供了良好的相移效率。

在理想情况下, 调制器的本征带宽为 $f_c = \frac{1}{2\pi} R_{\text{pn}} C_{\text{pn}}$, 其中 R_{pn} 和 C_{pn} 分别是 pn 结的平板电阻和结电容。本文设计仿真的结构和传统脊波导在 pn 结的结构上有差异, 而平板部分载流子掺杂完全一致, 因此二者的平板电阻值大致相等。仿真抽取了异型掺杂槽波导和传统脊波导在不同直流偏置电压下结电容的

值, 其结果如图 6 所示。

与传统脊波导结构相比, 槽波导结构降低了被刻蚀区域的介电常数, 降低了结电容。从仿真结果可以

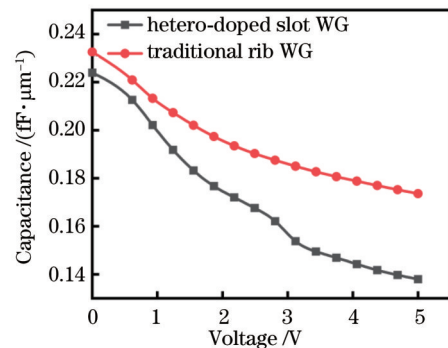


图 6 不同直流偏压下的结电容值
Fig. 6 Junction capacitance at different bias voltages

看出,在 4 V 的直流偏置电压下,槽波导电电容比传统脊波导低 24% 左右,这能拓宽调制器的带宽范围。

2.2 TWE 设计和特性分析

为了保证调制器的带宽,增加调制深度,需要对

TWE 进行设计,包括折射率匹配和阻抗匹配。SPP 结构使得结电容减小一半,为了在低结电容条件下进行折射率和阻抗匹配,采用 T 型结构的容性电极,其结构与相应尺寸如图 7(a) 所示。

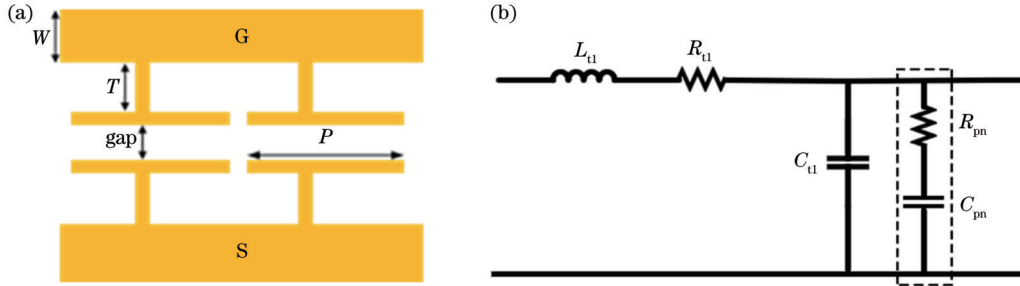


图 7 T 型轨道电极结构 ($W=50 \mu\text{m}$, $T=12 \mu\text{m}$, $d_{\text{gap}}=15 \mu\text{m}$, $P=90 \mu\text{m}$) 以及加载传输线等效电路模型。(a) 电极结构; (b) 等效电路模型

Fig. 7 T-shape electrode structure ($W=50 \mu\text{m}$, $T=12 \mu\text{m}$, $d_{\text{gap}}=15 \mu\text{m}$, $P=90 \mu\text{m}$) and equivalent circuit model of the loaded transmission line. (a) Electrode structure; (b) equivalent circuit model

pn 结和 TWE 可以用图 7(b) 所示的传输线电路模型来描述,其中 L_{01} (单位为 H/m) 为电极单位长度的电感, R_{01} (单位为 Ω/m) 为单位长度下的电阻, C_{01} (单位为 F/m) 为单位长度下的电容, C_{pn} 和 R_{pn} 分别为 pn 结电容和板间电阻。经过仿真得到 0 V 直流偏压下单个 pn

结电容 $C_{\text{pn}} = 224 \text{ fF}/\text{mm}$, 板间电阻 $R_{\text{pn}} = 6.5 \Omega \cdot \text{m}$ 。利用 HFSS 软件 FEM 算法建立了 TWE 的模型结构并对其进行频率分析,在波端口得到电极的 S 参数,并利用 ABCD 矩阵的方法^[16]进行电路模型参数的抽取,得到的电路模型各参数结果如图 8 所示。

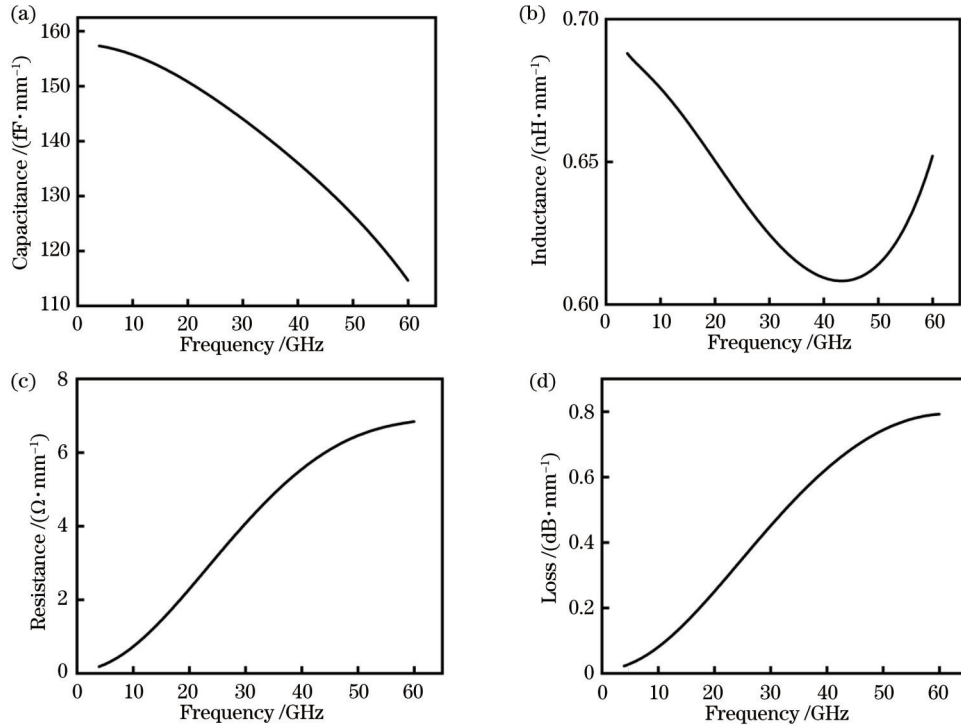


图 8 电极等效电路参数值。(a) 单位长度下电容; (b) 单位长度下电感; (c) 单位长度下电阻; (d) 单位长度下电极损耗

Fig. 8 Simulated value of electrode equivalent circuit. (a) Capacitance per unit length; (b) inductance per unit length; (c) resistance per unit length; (d) loss per unit length

根据图 7(b) 所示的 TWE 等效电路模型, TWE 的特性阻抗 Z_{TWE} 和折射率 n_{TWE} 可以描述为

$$Z_{\text{TWE}} = \sqrt{\frac{L_{01}}{C_{01} + C_{\text{pn}}}}, \quad (3)$$

$$n_{\text{TWE}} = c_0 \sqrt{L_{01}(C_{01} + C_{\text{pn}})}, \quad (4)$$

式中: c_0 为真空中的光速。基于建立的 TWE 模型抽取到的电路参数以及仿真得到的 pn 结电容和结电阻的值, 由图 7(b) 的电路模型计算得到了 TWE 在未加

pn 结即自身特性以及有 pn 结带来的影响后电极整体的特性阻抗 Z_{TWE} 和折射率 n_{TWE} 的值,如图 9 所示。可以看到,在宽频率范围内,TWE 的特性阻抗保持在 50Ω ,微波有效折射率在 3.7 左右,表明该设计的 TWE 结构实现了良好的阻抗以及折射率的匹配,能够减小源端和终端的反射。TWE 的射频损耗包括两部分:一是来自 TWE 本身的导体损耗 α_{metal} ;另一部分是 pn 结带来的介质损耗 α_{silicon} 。根据电路模型,TWE 的整体损耗 α_{total} 可以近似描述为

$$\alpha_{\text{total}} = \alpha_{\text{metal}} + \alpha_{\text{silicon}} = \alpha_{\text{metal}} + \frac{2\pi^2 f^2 R_{\text{pn}} C_{\text{pn}}^2 Z_{\text{TWE}}}{1 + \left(\frac{f}{f_{\text{rc}}}\right)^2}, \quad (5)$$

式中: f 为加载到 TWE 射频信号的频率。图 10(a)展示了不同直流偏置电压下电极的整体损耗,结合已经得到的 TWE 阻抗和折射率进行了电光带宽的仿真,并传统脊波导带宽进行对比,结果如图 10(b)所示,其中传统脊波导的结构尺寸和离子掺杂浓度与槽波导结构一致。

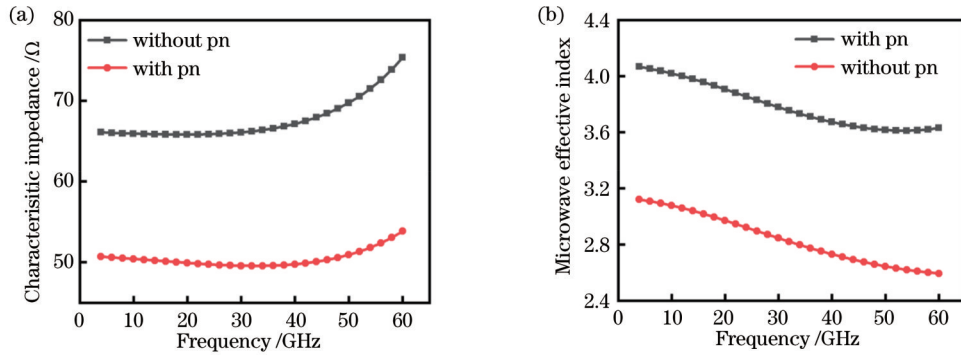


图 9 未加载和加载 pn 结电极的阻抗和折射率。(a)阻抗;(b)折射率

Fig. 9 Electrode impedance and refractive index with unloaded and loaded pn junction. (a) Impedance; (b) refractive index

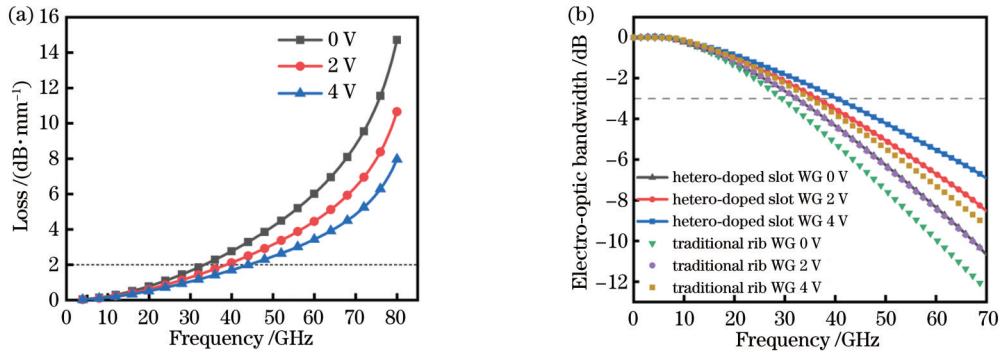


图 10 不同电压下电极损耗以及电光带宽。(a)电极损耗;(b)电光带宽

Fig. 10 Electrode loss and 3 dB electro-optic bandwidth under different bias voltages. (a) Electrode loss; (b) electro-optic bandwidth

在 TWE 射频信号和槽波导光场折射率匹配的情况下,调制器的 3 dB 电光带宽 $f_{\text{EO-3dB}}$ 约等于 TWE 射频信号的 6 dB 衰减带宽。根据图 10(a)的结果:在 0 V 直流偏置电压下,TWE 射频信号的 6 dB 带宽为 33 GHz;在 4 V 偏置电压下,6 dB 带宽达到 45 GHz。而图 10(b)结果显示,0 V 直流偏置电压下调制器的 3 dB 电光带宽为 30 GHz,4 V 时调制器的 3 dB 电光带宽为 42 GHz,与传统脊波导结构相比,带宽提升了 32%,表明设计的全硅调制器的电极阻抗和折射率进行了优异的匹配并且能够获得较大的电光带宽。

3 调制器的电光特性分析

利用上海曼光科技公司 Max-Optics Studio 软件散射数据算法对设计的异型掺杂槽波导结构和 T 型电极结构进行链路仿真,有源区长度和 TWE 长度都为

3 mm,MZI 两臂长度差 L_{a} 为 $100 \mu\text{m}$,图 11(a)所示为不同直流偏置电压下 MZI 的透射光谱,图 11(b)展示了不同直流偏压下调制器的调制效率。

在链路模型中,将激光器出射光输入调制器有源区波导,并假设波导输出光的端面耦合损耗为 1 dB。在 0 V 直流偏置电压下,由载流子掺杂吸收带来的有源区波导的额外光损耗为 3 dB,从静态光学透射频谱可以看出,不同直流偏置电压下静态消光比在 30 dB 以上。随着反向偏压的增加,连续光学透射谱之间的间距逐渐变小,这是因为随着外加反向电压的增加,pn 结中的自由电荷载流子被不断耗尽,光场与自由电荷载流子之间的相互作用变弱。1~4 V 直流电压下调制器的调制效率为 $1.8 \sim 2.5 \text{ V} \cdot \text{cm}$,说明采用 L 型的掺杂调制器设计,获得了良好的调制效率。

在光场完成波导有源区以及 TWE 设计的基础

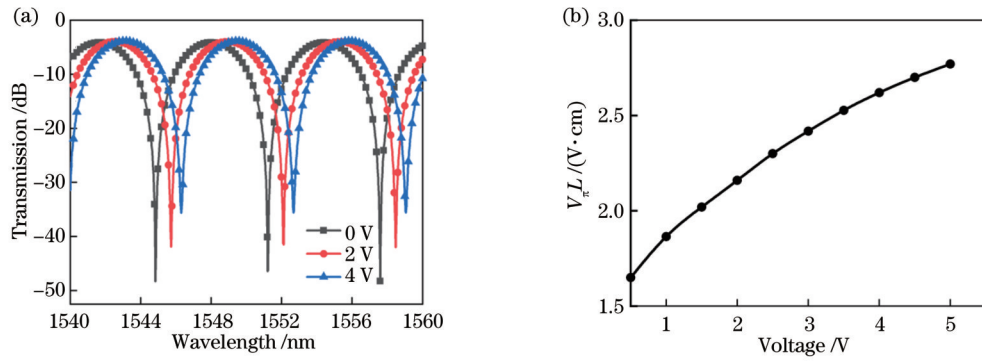


图 11 不同偏压下 3 mm 长度调制器光传输谱以及调制效率。(a)光传输谱;(b)调制效率

Fig. 11 Optical transmission spectra and modulation efficiency of 3 mm long modulator under different bias voltages. (a) Optical transmission spectra; (b) modulation efficiency

上,对设计的调制器进行OOK信号调制性能仿真,并与传统脊波导进行比较,其中两者的链路设置完全一致。得到了在直流偏置电压 V_d 为 -4 V 时,射频信号

的峰峰值电压 $V_{pp} = 2$ V 的 70 Gbit/s 的伪随机比特二进制信号,仿真的 OOK 信号眼图如图 12(a) 所示,眼图的消光比 5.2 dB。

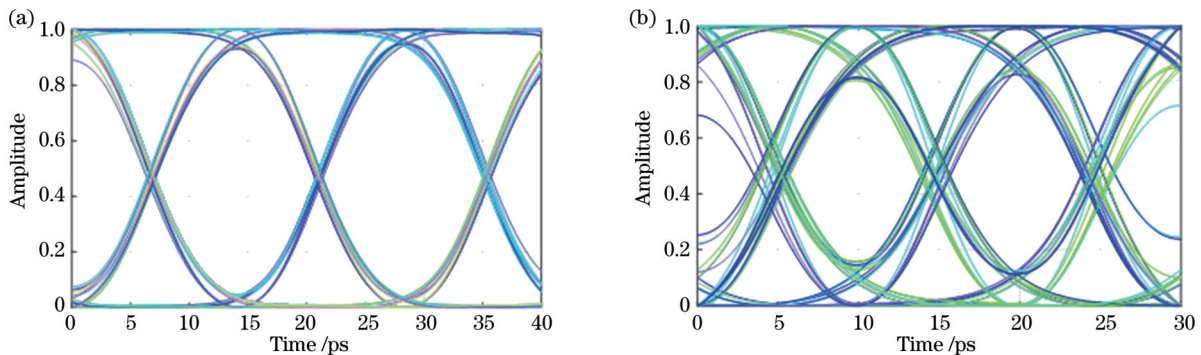


图 12 峰峰值电压 $V_{pp} = 2$ V 下调制速率为 70 Gbit/s 的 OOK 调制眼图。(a)槽波导结构;(b)传统脊波导

Fig. 12 70 Gbit/s OOK modulation eye diagrams with $V_{pp} = 2$ V. (a) Slot WG; (b) traditional rib WG

4 结 论

设计出一种基于单端推挽驱动行波电极的异型掺杂槽波导全硅调制器,以增强载流子耗尽区与光场的相互作用,保证调制效率。与传统脊波导相比,结电容降低了 24%,带宽提高了 32%。异型掺杂保证了良好的调制效率,在 1~4 V 的直流偏置电压下,调制效率为 $1.8 \sim 2.5$ V·cm,由载流子掺杂带来的有源区波导损耗保持在 0.1 dB/cm 以下。槽波导结构减小了波导被刻蚀区域的介电常数,降低了结电容,增大了带宽。同时,在波导结构设计的基础上进行了 T 型轨道电极设计,并运用传输线等效电路模型对电极进行了优异的阻抗匹配和折射率匹配,4 V 直流偏置电压下电光 3 dB 带宽达到 42 GHz。最后,仿真得到了异型掺杂槽波导全硅调制器在低峰峰值电压 $V_{pp} = 2$ V 时 70 Gbit/s 的 OOK 信号调制眼图,眼图消光比达到 5.2 dB,证明了设计的调制器具有良好的高速调制性能。

参 考 文 献

[1] Rahim A, Hermans A, Wohlfeil B, et al. Taking silicon

photonics modulators to a higher performance level: state-of-the-art and a review of new technologies[J]. *Advanced Photonics*, 2021, 3(2): 024003.

- [2] 刘海峰, 郭宏杰, 谭满清, 等. 铌酸锂薄膜调制器的研究进展[J]. *中国光学*, 2022, 15(1): 1-13.
Liu H F, Guo H J, Tan M Q, et al. Research progress of lithium niobate thin-film modulators[J]. *Chinese Optics*, 2022, 15(1): 1-13.
- [3] Tu X G, Liow T Y, Song J F, et al. 50-Gb/s silicon optical modulator with traveling-wave electrodes[J]. *Optics Express*, 2013, 21(10): 12776-12782.
- [4] Ding R, Liu Y, Ma Y J, et al. High-speed silicon modulator with slow-wave electrodes and fully independent differential drive[J]. *Journal of Lightwave Technology*, 2014, 32(12): 2240-2247.
- [5] Witzens J. High-speed silicon photonics modulators[J]. *Proceedings of the IEEE*, 2018, 106(12): 2158-2182.
- [6] Ding R, Liu Y, Li Q, et al. Design and characterization of a 30-GHz bandwidth low-power silicon traveling-wave modulator[J]. *Optics Communications*, 2014, 321: 124-133.
- [7] Dong P, Chen L, Chen Y K. High-speed low-voltage single-drive push-pull silicon Mach-Zehnder modulators[J]. *Optics Express*, 2012, 20(6): 6163-6169.
- [8] Patel D, Ghosh S, Chagnon M, et al. Design, analysis, and transmission system performance of a 41 GHz silicon photonic modulator[J]. *Optics Express*, 2015, 23(11): 14263-14287.
- [9] 魏怡, 王凯辉, 张宇, 等. 实现 125.52 Gbit/s PDM-QPSK 信号在光载无线系统中的实时传输[J]. *光学学报*, 2022, 42(15):

1506003.
Wei Y, Wang K H, Zhang Y, et al. Real-time transmission of 125.52 Gbit/s PDM-QPSK signal in radio over-fiber system[J]. Acta Optica Sinica, 2022, 42(15): 1506003.
- [10] 李全泽, 黄尊恺, 田犁, 等. 一种高效的任意梯度掺杂实现方法及其应用[J]. 光子学报, 2022, 51(6): 0623002.
Li Q Z, Huang Z K, Tian L, et al. An efficient implementation method of arbitrary gradient doping and its application[J]. Acta Photonica Sinica, 2022, 51(6): 0623002.
- [11] Xiao X, Li X Y, Xu H, et al. 44-Gb/s silicon microring modulators based on zigzag PN junctions[J]. IEEE Photonics Technology Letters, 2012, 24(19): 1712-1714.
- [12] Cai H J, Fu S D, Yu Y, et al. Lateral-zigzag PN junction enabled high-efficiency silicon micro-ring modulator working at 100 Gb/s[J]. IEEE Photonics Technology Letters, 2022, 34(10): 525-528.
- [13] Xu H, Li X Y, Xiao X, et al. Demonstration and characterization of high-speed silicon depletion-mode Mach-Zehnder modulators[J]. IEEE Journal of Selected Topics in Quantum Electronics, 2014, 20(4): 23-32.
- [14] Yong Z, Sacher W D, Huang Y, et al. U-shaped PN junctions for efficient silicon Mach-Zehnder and microring modulators in the O-band[J]. Optics Express, 2017, 25(7): 8425-8439.
- [15] Jain S, Rajput S, Kaushik V, et al. High speed optical modulator based on silicon slotted-rib waveguide[J]. Optics Communications, 2019, 434: 49-53.
- [16] Ding R, Liu Y, Li Q, et al. Design and characterization of a 30-GHz bandwidth low-power silicon traveling-wave modulator[J]. Optics Communications, 2014, 321: 124-133.

High-Speed Hetero-Doped Silicon-Based Slot Waveguide Modulator

Yuan Huajiang, Sun Chonglei, Zhao Jia*

School of Information Science and Engineering, Shandong University, Qingdao 266237, Shandong, China

Abstract

Objective In recent years, with the rapidly growing transmission capacity of global optical communication networks, silicon photonics (SiP), featuring compatibility with CMOS and high integration, has attracted great attention in optical communication systems, in which the modulator is an important part of the optical communication link. Mach-Zehnder (MZ) modulator based on traveling-wave electrode (TWE) carrier depletion has been widely employed in practical communication equipment because of its thermal stability and high robustness. However, the large junction capacitance and low modulation efficiency of the traditional ridge waveguide modulator limit its performance. In recent years, academic circles have made innovations in junction structures. Heteromorphic structures such as interleaved pn junction increase the interaction area between the light field and carrier, and improve the phase shifting efficiency. However, this is achieved at the expense of junction capacitance and bandwidth. Additionally, the TWE of the modulator must be well designed to ensure the matching between the refractive indexes of the RF signal and the optical signal, and the matching in electrode impedance to reduce the reflection at the source and the terminal to ensure the modulation depth. This paper aims at the large pn junction capacitance and low modulation efficiency of the silicon-based modulator with a single-drive push-pull scheme. We propose a hetero-doped silicon-based slot waveguide modulator to increase the bandwidth on the basis of ensuring modulation efficiency.

Methods The whole design is divided into two parts of pn junction structure and electrode design. pn junction is formed by ion doping into the silicon waveguide, in which the boron atom is doped into the silicon waveguide to form the p region of pn junction, and the phosphorus atom is doped into the n region of pn junction. The top and bottom of the silicon waveguide are coated with silicon dioxide cladding. The two L-doped pn junctions and the intermediate heavily doped n^{++} region are reversely connected as the main part of the MZ modulator phase shift region. The DC bias voltage is applied to the n^{++} doped region, which makes both pn junctions work in the reverse bias state. The hetero-doped structure increases the interaction region between the optical field and the charge carrier, but also increases the junction capacitance. Therefore, the ridge waveguide structure is etched with slit regions to reduce the dielectric constant in them and reduce the junction capacitance. To maximize the modulation depth, this paper designs the TWE structure, adopts the T-shaped capacitive load electrode structure, and optimizes the parameters to ensure that the refractive index of the electrode is the same as that of the light in the waveguide, and the electrode impedance is matched by 50Ω . Finally, the proposed structure at the link level is simulated to prove its high-speed modulation performance.

Results and Discussions pn junction adopts the hetero-doped slot waveguide structure. This paper simulates the loss and phase shift efficiency of the proposed structure and the traditional ridge waveguide structure. The results show that the proposed structure does not introduce excessive optical loss and ensures phase shift efficiency (Fig. 5). In addition, a decimation comparison of the junction capacitance values is conducted, and the proposed structure leads to a 24%

reduction in junction capacitance compared with the conventional ridge waveguide (Fig. 6). Then, the electrode design is optimized by the ABCD matrix method, which ensures the matching of the refractive index and impedance of the electrode. The bandwidth of the traditional ridge waveguide and the proposed structure modulator are compared through simulations. Under the bias voltage of 4 V, the bandwidth of the proposed structure modulator reaches 42 GHz, which is 32% higher than the bandwidth of the traditional ridge waveguide (Fig. 10). Finally, the modulation performance of the hetero-doped slot waveguide structure in a 70 Gbit/s high-speed link is demonstrated, and the extinction ratio of eye diagram reaches 5.2 dB.

Conclusions This paper proposes an all-silicon modulator design for hetero-doped slot waveguides with single-drive push-pull TWEs, thereby increasing the interaction between the carrier depletion region and the optical field and ensuring modulation efficiency. Compared with the conventional ridge waveguide, the junction capacitance is reduced by 24%, and the bandwidth is increased by 32%. The hetero-doping ensures sound modulation efficiency. Under DC bias voltage, the modulation efficiency of 1–4 V is 1.8–2.5 V·cm, and the waveguide loss in the active region caused by carrier doping remains below 0.1 dB/cm. The slot waveguide structure reduces the dielectric constant in the etched area of the waveguide, reduces the junction capacitance, and increases the bandwidth. At the same time, the T-shaped track electrode is designed based on the waveguide structure design, and the excellent impedance matching and refractive index matching of the electrode are carried out by the transmission line equivalent circuit model. Under 4 V DC bias voltage, the electro-optic 3 dB bandwidth of the modulator reaches 42 GHz. Finally, the OOK signal modulation eye diagram of the hetero-doped modulator with slot waveguide is obtained at a low peak voltage of $2 V_{pp}$ of 70 Gbit/s, and the extinction ratio of the eye diagram reaches 5.2 dB, which proves that the designed modulator has a good high-speed modulation performance.

Key words optical device; electro-optical modulator; traveling-wave electrode; Mach-Zehnder modulator