

# 低过偏压下高增益单光子雪崩二极管的设计与验证

易荣清, 汪洋, 曹智祥, 金湘亮\*

湖南师范大学物理与电子科学学院, 湖南 长沙 410081

**摘要** 单光子雪崩二极管 (SPAD) 可以检测到异常微弱的光信号, 可广泛应用于目标跟踪、自动驾驶、荧光检测等领域。本文基于 180 nm 标准双极-互补金属氧化物半导体-双扩散金属氧化物半导体 (BCD) 工艺, 设计了一种低过偏压下具有高光子检测概率 (PDP) 的 SPAD 器件。该器件在 440~740 nm 范围内具有良好的光谱响应。采用半径为 10  $\mu\text{m}$  的  $\text{N}^+/\text{P}$  阱形成 PN 结作为感光区域, 由 N 阱形成一个能有效防止边缘击穿的保护环。应用计算机技术辅助设计 (TCAD) 软件对 SPAD 的基本工作原理进行了定性分析, 并通过建立的测试平台获得了设备的实际电气参数。测试结果表明, 在 1 V 的过量偏置电压下, 在 480~660 nm 的波长范围内, 该器件可达到 30% 以上的 PDP。在 560 nm 时, PDP 峰值为 42.7%, 暗计数率为 11.5  $\text{Hz}/\mu\text{m}^2$ 。最后通过设计 VerilogA 混合模型验证了器件的模拟结果和实测结果之间具有良好一致性。

**关键词** 单光子雪崩二极管; 光子探测概率; 暗计数率; 光谱响应; VerilogA 模型

中图分类号 O482.7

文献标志码 A

DOI: 10.3788/AOS231156

## 1 引言

随着单光子检测技术的不断发展, 传统的雪崩光电二极管 (APD) 和光电倍增管 (PMT) 由于增益、体积、应用场景等因素在实际应用中受到限制。为此, 研究人员提出了一种名为单光子雪崩二极管 (SPAD) 的盖革模式 APD, 因其具有低功耗、高灵敏度和低噪声等特性, 被用于机器人雷达探测、目标跟踪和自动驾驶<sup>[1]</sup>等多个领域。此外, SPAD 还被广泛应用于生物化学和航空航天领域, 如荧光显微镜、光电探测器和医学三维成像<sup>[2]</sup>。

2012年, Mandai等<sup>[3]</sup>增加了P型外延层, 使该器件能够获得更宽的光谱响应范围, 光子检测概率 (PDP) 的峰值出现在更长的波段。然而, 只有在较高的反偏电压下, 才能获得较大的光谱响应。2013年, Henderson等<sup>[4]</sup>采用130 nm的互补金属氧化物半导体 (CMOS) 技术实现了双结 SPAD。这是第一个双雪崩倍增区垂直堆叠在硅表面下面的单光子探测器, 它是通过使用深N阱保护环结构和P衬底形成深雪崩二极管来实现的, 其PDP可以接近40%, 但其高PDP的实现需要很高的过偏电压, 过偏压的提高也导致了暗计数的增加, 暗计数会增加 SPAD 的噪声水平, 这会降低

检测器的信噪比, 从而限制其对低强度光信号的检测能力。2015年, Savuskan等<sup>[5]</sup>通过辅助侧P型植入物实现了良好的电场。光子收集效率几乎是平面结构装置的两倍。他所采用的外围均匀性增强设计可以在深结装置中实现。更深层的有效吸收要付出的代价是更长的电荷载流子扩散, 这会影响 SPAD 的时间抖动, 且其仍然无法在低过偏压下实现高单光子探测效率。之后 Wang等<sup>[6]</sup>采用P阱阳极代替传统的 $\text{P}^+$ 注入层, 采用方形P阱/深N阱结, 深逆行N阱保护环, 可防止边缘过早发生雪崩击穿, 在500 nm波段的PDP约33%, 但相应波长的PDP峰值仍需要改进, 以满足单光子检测的要求。2020年, Hofbauer等<sup>[7]</sup>使用调制掺杂减少有效掺杂浓度降低暗计数率 (DCR) 和后脉冲概率, 加强了吸收区内的电场, 并生成了一个更厚的空间电荷区域, 但其结果会导致击穿电压的增加进而降低有效过偏电压, 最终影响光子探测效率。

由于 SPAD 器件的 PDP 和暗计数会随着过偏压的提高而提高, 如何优化器件的结构, 调制掺杂, 产生一个能够在较低过偏电压下实现高 PDP, 同时避免较高的暗计数的单光子探测器, 对器件的集成与阵列设计等实际应用具有重要意义。本文通过对传统平面结构的一些改进, 致力于设计一种低功耗、高性能的

收稿日期: 2023-06-19; 修回日期: 2023-08-09; 录用日期: 2023-09-06; 网络首发日期: 2023-09-22

基金项目: 国家自然科学基金 (62174052, 61827812)、湖南省科技部湖湘高水平人才聚集项目 (2019RS1037)、湖南省科技厅创新项目 (2020GK2018)

通信作者: \*jinxl@hunnu.edu.cn

SPAD 器件,使其能够在低过偏压下具有更好的 PDP,并且可以与一般工艺兼容。一般的 SPAD 结构侧重于在平面结区产生雪崩电场,同时避免在结区边缘和外围区域产生高电场。大多数 SPAD 设计在有源区边缘嵌入一个低掺杂保护环,以直接降低场强<sup>[8]</sup>,可以防止边缘过早击穿<sup>[9]</sup>。更先进的方法是使用埋设的虚拟保护环来隔离基底噪声和增强平面区域的电场。SPAD 器件的单光子检测功能需要依靠中间的光敏区域来吸收光子<sup>[10-15]</sup>。在 SPAD 器件中,可以看到 N 阱和 P 衬底也可以形成 PN 结,导致电荷收集,降低了雪崩效率。但由于只有通过高电场区域的载流子才具备产生雪崩效应的条件<sup>[16-19]</sup>,因此在竞争结区域很难发生雪崩效应。

本文讨论了 SPAD 的结构,然后通过计算机技术辅助设计(TCAD)模拟对设备进行定性分析,验证该结构的可行性。分析了测试结果,并通过设计混合仿真模型验证为今后器件的设计提供指导。

## 2 结构原理

本文基于 180 nm 标准双极-互补金属氧化物半导体-双扩散金属氧化物半导体(BCD)工艺设计的圆形 SPAD 器件结构如图 1 所示。与更常见的 P<sup>+</sup>/N 阱结构不同,SPAD 器件主要由 N<sup>+</sup>/P 阱/P 衬底组成,对相应的掺杂区域尺寸和保护环尺寸进行了优化。中心区域是半径为 10 μm 的光吸收区。当两个电极之间的电压差接近雪崩击穿电压时,N<sup>+</sup>和 P 阱形成一个反向偏置的 PN 结作为高压主倍增区。N<sup>+</sup>/P 阱的边缘采用低掺杂的 N 阱作为保护环结构,可以改变有源区的电场分布,使保护环周围的电场强度低于倍增区的电场强度,防止 PN 结边缘过早击穿。在与阳极和阴极的接触之间,生成了由二氧化硅组成的浅沟槽隔离(STI)。二氧化硅的介电强度远远大于硅,因此可以使用一个更紧凑的 SPAD 保护环来承受阳极和阴极之间的高电场。

当特定波长的光到达雪崩倍增区时,电子吸收能量脱离共价键束缚,碰撞出电子-空穴对,晶体中运行的电子和空穴不断与晶体原子发生碰撞形成更多电子-空穴对。由于雪崩效应,载流子的数量不断增加,使得读出电流不断增加,从而实现了单光子检测。

## 3 仿真结果验证

本文使用 Silvaco TCAD 仿真软件来仿真该结构,获得仿真结果。采用 TCAD 软件内置的 Selberrherr 模型(碰撞电离模型)进行仿真,并采用牛顿迭代法进行数值计算。二维模拟的区域在 X 方向为 41.2 μm,在 Y 方向为 10.4 μm。N<sup>+</sup>有源区掺杂浓度(体积分数)达到 10<sup>20</sup> cm<sup>-3</sup>。接下来,将从结构的电气特性和响应特性两个方面来分析结构的仿真结果。

该结构的 I-V 特性模拟如图 2 所示。可以看出,在

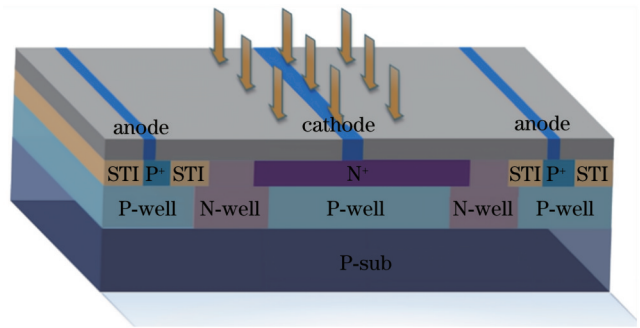


图 1 SPAD 的三维横截面示意图

Fig. 1 Three-dimensional cross-sectional schematic of SPAD

光照条件下,当反向偏置电压达到 12.8 V 左右时,器件会产生雪崩击穿效应,电流急剧上升。在黑暗环境中,当 SPAD 对噪声产生的雪崩作出反应时,电流值迅速增加。此时,噪声或光子会引起雪崩效应,击穿后的电流接近饱和,所以饱和条件下的光电流和暗电流是相似的。由于 TCAD 仿真通过设置理想物理模型的参数节点来计算的,因此与实际测试结果数值上有差别。其主要目的是定性地验证该装置的雪崩情况是否与该理论相一致。

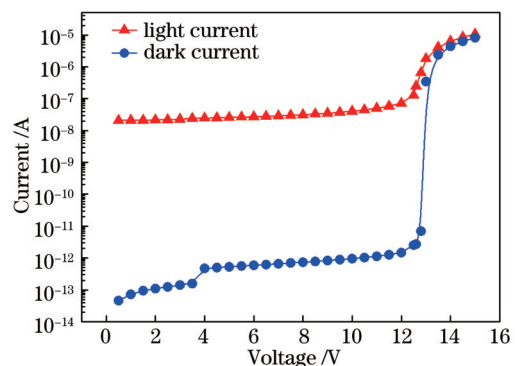


图 2 SPAD 的模拟 I-V 曲线

Fig. 2 Simulated I-V curve of SPAD

图 3(a)是该器件的电场分布图。在 N<sup>+</sup>/P 阱形成的 PN 结处具有较强的电场强度,其峰值强度达到 4.91 × 10<sup>5</sup> V/cm,而其他区域竞争结的电场明显弱于主结区域的电场。电场强度在很大程度上取决于掺杂物的浓度和分布。随着 P 区掺杂浓度的减小,P 区的耗尽层宽度将增大,N 区的耗尽层宽度将会减小。当 N 区掺杂浓度增加时,N 区的场强会增加,因此随着掺杂浓度的增加,PN 结中心的电场强度也会增强。图 3(b)为 SPAD 的碰撞电离分布图。可见,在 PN 结区发生了较强的碰撞电离,这与电场分布呈正相关,即电场强度越大,碰撞电离就越强。图 3(c)为电流密度图,电流值为 2.64 × 10<sup>3</sup> A/cm<sup>2</sup>。电流密度在达到击穿电压之前,与施加的电压无关。一旦外加反向电压达到击穿电压,PN 结区域由于具有高电场和重掺杂,会导致强烈的碰撞电离,这反过来导致雪崩效应和电流

急剧增加,电流密度明显高于没有发生雪崩击穿的区域。图 3(d)为光波长为 0.6 μm 时的吸收率图谱。可以看出,随着与器件表面的距离的增加,光的吸收率也逐渐减小。这是由于光电材料对每个波长的光辐射的吸收效率不同所致。当波长较长时,部分辐射将发生

透射穿过光电材料传输。随着波长的减小,材料的吸收率增加。大部分的光辐射被材料吸收,能够穿透基底的光辐射逐渐减弱。所以这个区域越深,在这个波长下的光吸收率就越低。

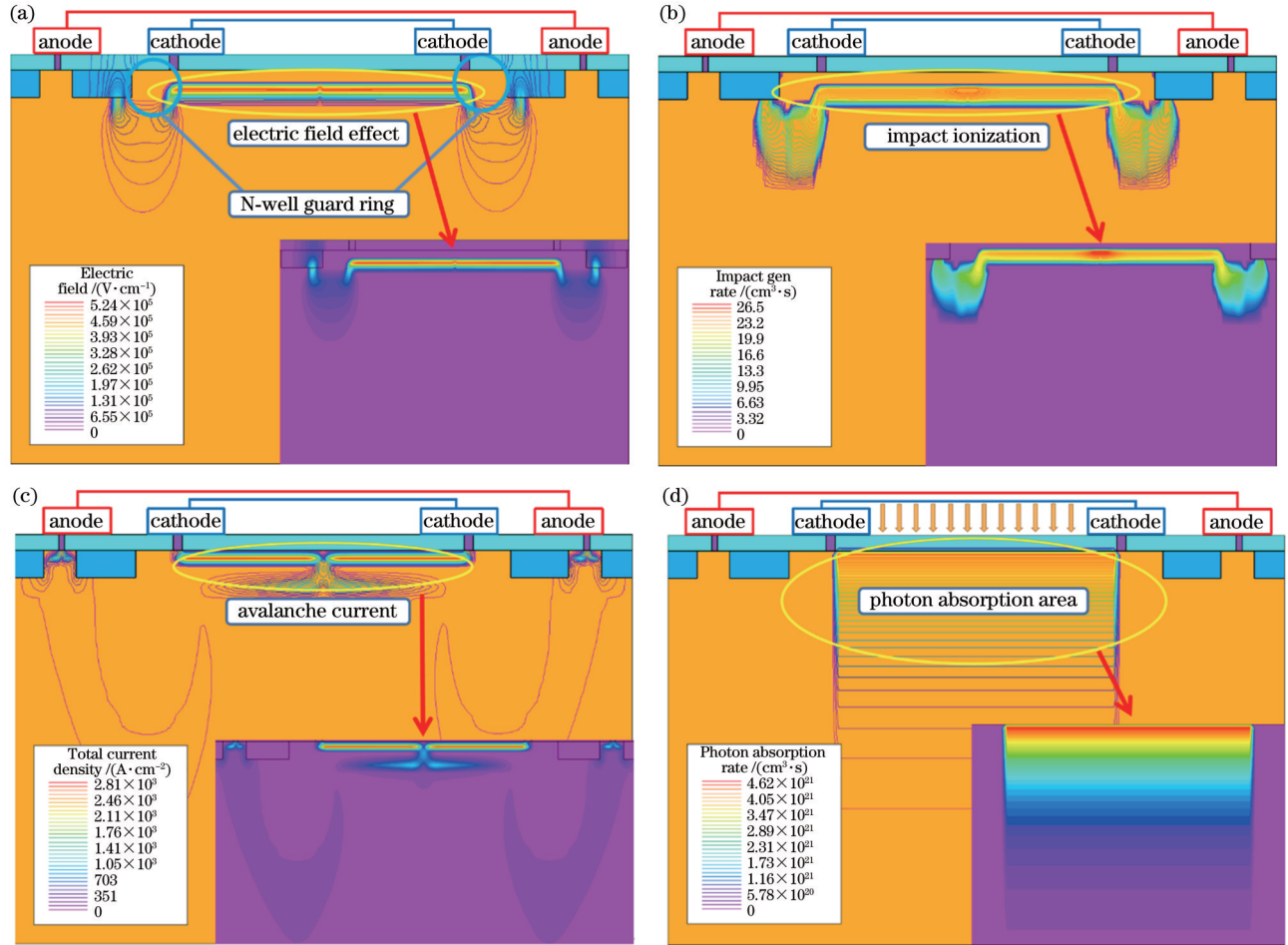


图 3 TCAD 器件仿真结果。(a)电场分布;(b)碰撞电离分布;(c)电流密度分布;(d)光子吸收率

Fig. 3 Device simulation results of TCAD. (a) Electric field distribution; (b) impact ionization distribution; (c) current density distribution; (d) photon absorption rate

在光照情况下,器件的光产生速率和吸收速率如图 4 所示。在其他区域,如 N-well 区域,由于没有耗尽区域,所产生的光载流子被复合掉,没有发生雪崩效应,因此对光辐射不敏感,而当光照射到光敏区域时,器件产生强烈的光吸收并产生大量的光载流子。

光谱响应代表了不同波长的光子产生电子-空穴对的能力。其直观的物理意义是每单位功率所产生的电流响应,量子效率的表达式为

$$\eta(\lambda) = \frac{|j_{ph}| \cdot \frac{hc}{e}}{P_{ph} \cdot \lambda}, \quad (1)$$

它表示在特定波长光照下每秒产生的电子数与入射光子数的比值。光谱响应的表达式为

$$R = \frac{I_p}{P_{op}} = \frac{e}{h \cdot \nu} \cdot \eta, \quad (2)$$

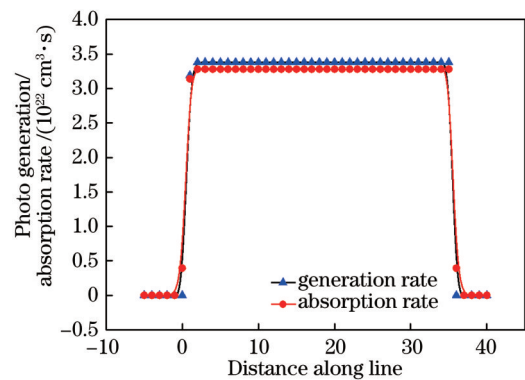


图 4 SPAD 器件的光产生和吸收速率分布

Fig. 4 Light generation and absorption rate distribution of SPAD device

式中： $h$ 为普朗克常数，它的值为  $6.63 \times 10^{-34}$  J； $P_{op}$ 是光功率； $j_{ph}$ 是光电流密度； $c$ 是光速； $e$ 代表单个电子的电荷量。由于最终的能量单位是 eV，波长单位是 m，所以它们之间有一个单位转换。最终光谱响应可以表示为

$$R = \frac{\eta \cdot \lambda}{1.24}, \quad (3)$$

式中的波长单位是  $\mu\text{m}$ 。定量来说，光谱响应是指当光照到一个表面时，每个光子可以收集到的载流子的平均数量。

#### 4 器件测试结果与模型验证

经过仿真验证 SPAD 设计之后，本文基于 180 nm 的 BCD 工艺制备了一种的以  $N^+/P$  阱为雪崩倍增区的 SPAD 器件。其中心区域是一个半径为  $10 \mu\text{m}$  的圆形光敏区域，用于接收光辐射能量。为了增加器件的光敏面积，SPAD 呈圆形排列。该设备的概貌图如图 5(a) 所示，阴极通过金属线连接到光敏区域的外部，并且阳极连接到外围的  $P^+/P$  阱的顶部，其版图如图 5(b) 所示，由于在盖革模式下工作的光电二极管会产生自身无法淬灭的雪崩效应，过大的电流会对器件造成损坏，因此需要一个外部淬灭电路来及时阻止雪崩。图 6(a) 和图 6(b) 分别为被动淬灭电路和测试平台的示意图。在被动淬灭电路中，根据经验法则，通常使用每伏特过偏置  $50 \text{ k}\Omega$  作为淬灭电阻<sup>[20]</sup>。根据实际情况将电路的外部电阻设置为  $51 \text{ k}\Omega$ 。

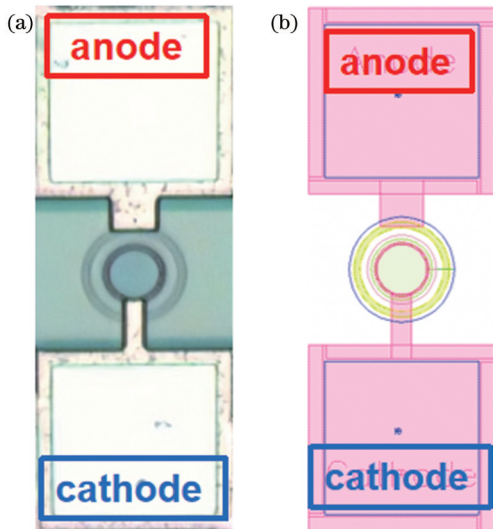


图 5 器件的显微镜图和版图。(a)显微镜图；(b)版图  
Fig. 5 Microscope and layout images of device. (a) Microscope image; (b) layout image

在 SPAD 接收到光子信号并触发雪崩后，所产生的雪崩电流会在一个大电阻上产生较大压降。这样，SPAD 的反向偏置电压就会降低到雪崩电压以下，从而熄灭了雪崩电流。被动淬灭的复位时间由 SPAD 的结电容和电路的电阻决定。

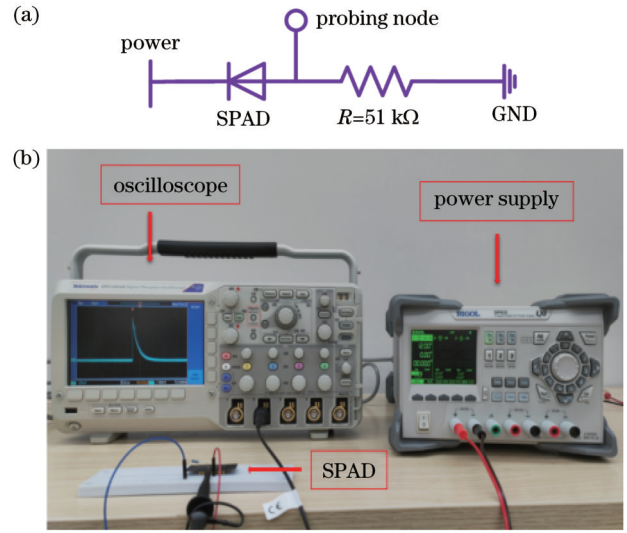


图 6 SPAD 测试平台。(a)被动淬灭电路示意图；(b)被动淬灭电路的测试平台

Fig. 6 Test platform of SPAD. (a) Schematic of passive quenching circuit; (b) test platform of passive quenching circuit

其  $I$ - $V$  特征曲线如图 7 所示，本文分别测试了在光照和黑暗环境下电流随反偏电压的变化，在  $12.75 \text{ V}$  的雪崩临界点。雪崩电流可以急剧增加到毫安量级，在雪崩击穿发生之前，在无光条件下的暗电流水平只有纳安水平。但在受到光辐射后，它达到亚微安水平，雪崩击穿后电流达到毫安水平。证明了该 SPAD 器件具有光电流倍增的功能。

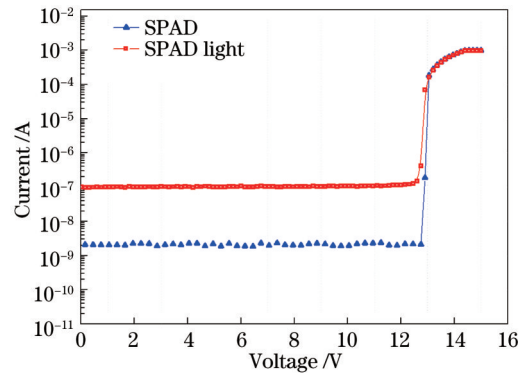


图 7 SPAD 的  $I$ - $V$  特性实测曲线  
Fig. 7  $I$ - $V$  characteristic test curve of SPAD

衡量 SPAD 性能的一个重要参数是 PDP，PDP 代表了器件检测光子和触发雪崩效应的能力<sup>[21]</sup>。测试装置为 qE-IPCE-K6517B 紫外探测器光电响应系统，光源为氙气灯，波长范围为  $300 \sim 1100 \text{ nm}$ ，波长分辨率为  $0.1 \text{ nm}$ 。PDP 可以近似地用光子引起雪崩的概率和量子效率的乘积来表示，如下式所示：

$$P_{PDP} = \eta_0 \cdot [1 - \exp(-V_R/V_B)], \quad (4)$$

式中： $V_R$ 代表所施加的反向过量偏置电压； $V_B$ 表示器件的击穿电压。因为较高的反偏电压可以增强载流子与晶体原子之间的碰撞，在高反偏电压下，PDP 较高。

但随着反向偏置电压的增加,器件的 DCR 和隧穿效应也会增加。器件高掺杂的  $N^+$  有源区中多数载流子是电子。由于半导体材料中相同条件下的电子迁移率是空穴迁移率的 3 倍。迁移率的计算公式为

$$\mu = \frac{q\tau_c}{m^*}, \quad (5)$$

式中:  $\tau_c$  表示载流子的平均自由时间,  $m^*$  表示载流子的有效质量。半导体中的电导率与载流子数和迁移率成正比,迁移率越大,意味着电导率越高。电导率如下式所示:

$$\sigma = q(\mu_n \cdot n + \mu_p \cdot p), \quad (6)$$

式中:  $n$  和  $p$  分别表示自由电子数和空穴数;  $\mu_n$  和  $\mu_p$  表示电子和空穴的迁移率。结合式(1)和下式:

$$j = \sigma \cdot E, \quad (7)$$

电导率的增加将增加电流密度,可知会使得量子效率增加最终使 PDP 增加。

PDP 测试结果如图 8 所示。在 1 V 过偏置电压下, PDP 在 480~660 nm 之间可达到 30% 以上,在 560 nm 处的 PDP 最高为 42.7%。

同时,本文对黑暗环境下的 DCR 进行了测试。DCR 是在无光条件下触发雪崩脉冲的频率。在 SPAD 器件中,DCR 主要来源是后脉冲效应、热噪声和隧穿效应。DCR 是通过计算 SPAD 的偏置电压超过击穿电压时无光条件下的电流脉冲数来测量的。得到的结果转换为单位有源区的暗计数,如图 9 所示,随着过偏压的增加,器件的 DCR 也会增加。其原因是随着过偏压的增加,空间电荷区域的电场增加,载流子雪崩击穿的概率增加。此外,外加电场和掺杂浓度对隧穿效应的影响也较大,器件的 DCR 在 1 V 过偏压的情况下为

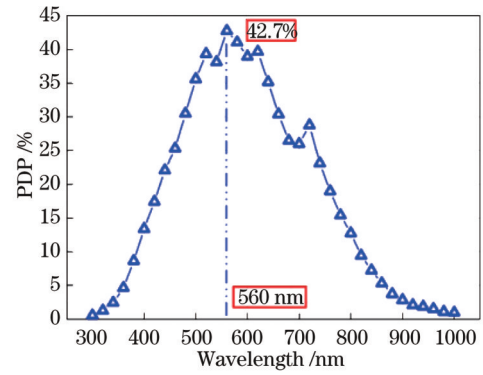


图 8 SPAD 器件的 PDP 测试结果  
Fig. 8 PDP test results of SPAD device

11.5 Hz/ $\mu\text{m}^2$ 。表 1 是本文提出 SPAD 器件与其他 SPAD 器件的比较。本文在文献[11, 13-14, 19, 22]中选择了 0.18  $\mu\text{m}$  和 0.13  $\mu\text{m}$  制程的器件,并在约 1~2 V 的过量偏置电压下对 PDP 和 DCR 数据进行了比较。

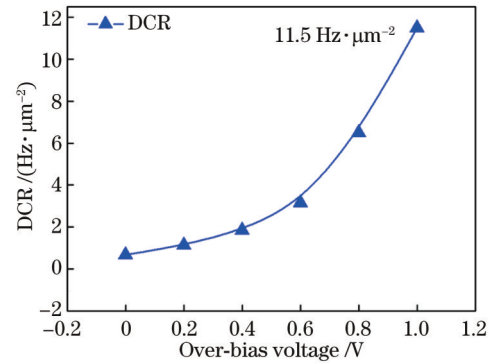


图 9 SPAD 器件的 DCR  
Fig. 9 Dark count rate (DCR) of SPAD device

表 1 已报道的 SPAD 与提出 SPAD 的 PDP 测试结果的比较

Table 1 Comparison of PDP test results of reported SPADs and proposed SPAD

Device	Process / $\mu\text{m}$	PDP /%	Temperature / $^{\circ}\text{C}$	DCR /( $\text{Hz}\cdot\mu\text{m}^{-2}$ )
SPAD1	0.18	37.5 (1.0 V/500 nm)	25	1.23
SPAD2	0.13	23.0 (2.0 V/610 nm)	—	1.13
SPAD3	0.13	34.0 (1.7 V/450 nm)	25	640.00
SPAD4	0.18	24.0 (1.0 V/480 nm)	25	0.86
SPAD5	0.18	13.0 (1.0 V/480 nm)	25	1.50
Proposed SPAD	0.18	42.7 (1.0 V/560 nm)	22	11.50

本文基于 Cadence 电路仿真平台搭建了一种 VerilogA 和电路的混合模型用来模拟 SPAD 淬灭和 I-V 曲线,以便为今后的 SPAD 设计工作提供一定指导。

如图 10 所示,当器件工作在盖革模式时,用直流电源作为输入电压。开关 S1 模拟器件两端电压控制器件工作,当偏置端 bias 正输入超过阈值级别时(由用户定义以便更好适配不同阈值器件),由 5 k $\Omega$  的分压电阻 R1 和 R2 使得开关 S2 关闭,而后打开通路使得

VerilogA 模型模拟的压控电流源开始工作,电流急剧上升。由于开关 S2 必须高于其阈值电压才会开启,否则它将被分流,以避免不必要触发。C1 用来模拟器件的结电容,其参数为 10 pF, Ccs 和 Cas 分别代表阴极和阳极的杂散电容,其参数为 1 pF。

首先,对该模型的功能性进行验证,用一个高强度的脉冲模拟光子输入的瞬间,在不同的偏置电压下,通过模拟设计环境(AEDL)仿真器来采样淬灭电阻上的电流得到图 11 所示的电流脉冲淬灭曲线。通过内插

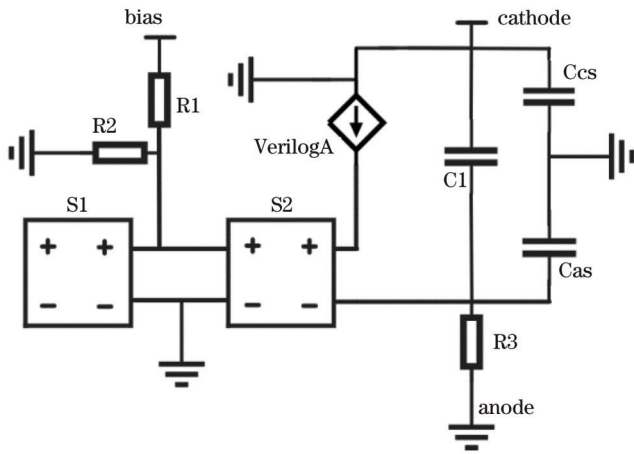


图 10 混合仿真模型的原理图

Fig. 10 Schematic diagram of mixed simulation model

图展示的部分可以看出,随着电压的增大,电流的尖峰也在变大,验证了该模型符合器件的实测原理,在光子到达时可以产生雪崩脉冲并由淬灭电阻被动淬灭。

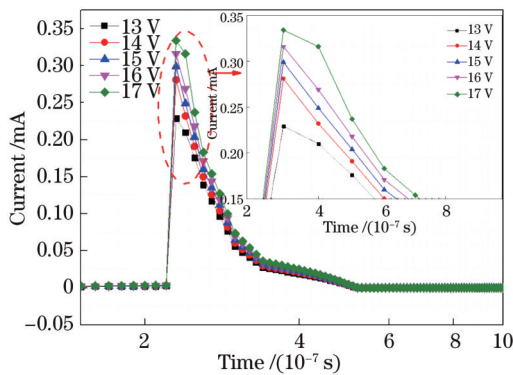


图 11 SPAD 模型模拟脉冲曲线

Fig. 11 Pulse curve simulated by SPAD model

而后将模型对 SPAD 的  $I$ - $V$  特性模拟结果与实测结果进行对比,本文用上下三角标记曲线分别代表暗电流和光电流的实测结果,方形和圆形标记曲线分别代表暗电流和光电流的仿真结果。由图 12 可知,该模型在光暗电流的模拟上可以很好地与 SPAD 实测  $I$ - $V$  特性曲线贴合。

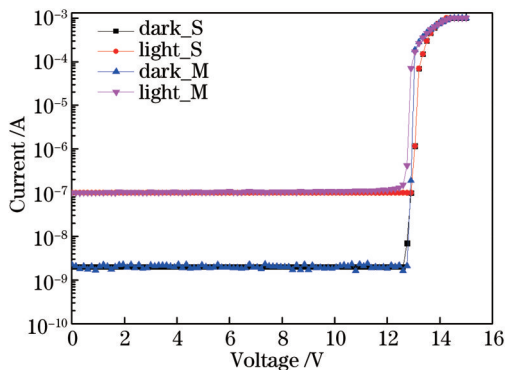


图 12 SPAD 实测曲线和模型模拟曲线

Fig. 12 Measured curve and model simulation curve of SPAD

## 5 结 论

本文采用标准 180 nm 的 BCD 工艺制备了高性能的 SPAD 器件。利用 TCAD 软件对其工作原理进行了仿真和验证。对电流密度、场强分布、光谱响应等参数特性进行了定性分析。建立了被动淬灭的电路,并利用该电路测试了 SPAD 的电气特性,得到了器件的雪崩击穿电压为 12.75 V。在 1 V 过偏置电压的情况下,480~660 nm 波段的 PDP 达到 30% 以上,在 560 nm 波段,峰值的 PDP 为 42.7%。由于高掺杂有源区的多数载流子为高迁移率的电子,该器件得以在低偏置电压下实现高 PDP。同时,在 1 V 过偏置电压下该设备的 DCR 仅为 11.5 Hz/ $\mu\text{m}^2$ ,具有优越的性能,可以成为高性能弱光子检测领域的一种合适且优秀的器件。最后设计了一种 VerilogA 混合电路模型,该模型具备 SPAD 器件的原理功能,可以很好地模拟器件的  $I$ - $V$  特性,为 SPAD 器件设计提供指导。

## 参 考 文 献

- [1] Li Z K, Liu B, Wang H C, et al. Target tracking and ranging based on single photon detection[J]. Photonics, 2021, 8(7): 278.
- [2] Li D D U, Ameer-Beg S, Arlt J, et al. Time-domain fluorescence lifetime imaging techniques suitable for solid-state imaging sensor arrays[J]. Sensors, 2012, 12(5): 5650-5669.
- [3] Mandai S, Fishburn M W, Maruyama Y, et al. A wide spectral range single-photon avalanche diode fabricated in an advanced 180 nm CMOS technology[J]. Optics Express, 2012, 20(6): 5849-5857.
- [4] Henderson R K, Webster E A G, Grant L A. A dual-junction single-photon avalanche diode in 130-nm CMOS technology[J]. IEEE Electron Device Letters, 2013, 34(3): 429-431.
- [5] Savuskan V, Gal L, Cristea D, et al. Single photon avalanche diode collection efficiency enhancement via peripheral well-controlled field[J]. IEEE Transactions on Electron Devices, 2015, 62(6): 1939-1945.
- [6] Wang W, Wang G A, Zeng H A, et al. A low dark count rate single photon avalanche diode with standard 180 nm CMOS technology[J]. Modern Physics Letters B, 2019, 33(9): 1950099.
- [7] Hofbauer M, Steindl B, Schneider-Hornstein K, et al. Performance of high-voltage CMOS single-photon avalanche diodes with and without well-modulation technique[J]. Optical Engineering, 2020, 59(4): 040502.
- [8] Ghioni M, Gulinatti A, Rech I, et al. Progress in silicon single-photon avalanche diodes[J]. IEEE Journal of Selected Topics in Quantum Electronics, 2007, 13(4): 852-862.
- [9] Gersbach M, Richardson J, Mazaleyrat E, et al. A low-noise single-photon detector implemented in a 130 nm CMOS imaging process[J]. Solid-State Electronics, 2009, 53(7): 803-808.
- [10] Finkelstein H, Hsu M J, Esener S C. STI-bounded single-photon avalanche diode in a deep-submicrometer CMOS technology[J]. IEEE Electron Device Letters, 2006, 27(11): 887-889.
- [11] Zeng M L, Wang Y, Jin X L, et al. Design, fabrication, and verification of blue-extended single-photon avalanche diode with low dark count rate and high photon detection efficiency[J]. Journal of Nanoelectronics and Optoelectronics, 2021, 16(4): 546-551.
- [12] Pancheri L, Stoppa D, Dalla Betta G F. Characterization and modeling of breakdown probability in sub-micrometer CMOS SPADs[J]. IEEE Journal of Selected Topics in Quantum

- Electronics, 2014, 20(6): 328-335.
- [13] Webster E A G, Grant L A, Henderson R K. A high-performance single-photon avalanche diode in 130-nm CMOS imaging technology[J]. IEEE Electron Device Letters, 2012, 33(11): 1589-1591.
- [14] Niclass C, Gersbach M, Henderson R, et al. A single photon avalanche diode implemented in 130-nm CMOS technology[J]. IEEE Journal of Selected Topics in Quantum Electronics, 2007, 13(4): 863-869.
- [15] Jegannathan G, Van den Dries T, Kuijk M. Current-assisted SPAD with improved p-n junction and enhanced NIR performance[J]. Sensors, 2020, 20(24): 7105.
- [16] Renna M, Ruggeri A, Sanzaro M, et al. High detection rate fast-gated CMOS single-photon avalanche diode module[J]. IEEE Photonics Journal, 2020, 12(5): 6802312.
- [17] Wu D R, Tsai C M, Huang Y H, et al. Crosstalk between single-photon avalanche diodes in a 0.18- $\mu\text{m}$  high-voltage CMOS process[J]. Journal of Lightwave Technology, 2018, 36(3): 833-837.
- [18] 李江霖, 孙科学. 基于纳米金属修饰的石墨烯光电探测器光吸收特性研究[J]. 激光与光电子学进展, 2022, 59(21): 2124003.
- Li J L, Sun K X. Light absorption characteristics of a graphene photodetector based on nano-metal modification[J]. Laser & Optoelectronics Progress, 2022, 59(21): 2124003.
- [19] Veerappan C, Charbon E. CMOS SPAD based on photo-carrier diffusion achieving PDP  $>40\%$  from 440 to 580 nm at 4 V excess bias[J]. IEEE Photonics Technology Letters, 2015, 27(23): 2445-2448.
- [20] Cova S, Ghioni M, Lacaita A, et al. Avalanche photodiodes and quenching circuits for single-photon detection[J]. Applied Optics, 1996, 35(12): 1956-1976.
- [21] 冯仕亮, 陈荣鹏, 王巍巍, 等. 新型 Se 微米管/Spiro-MeOTAD 异质结型光电探测器[J]. 光学学报, 2022, 42(20): 2023002.
- Feng S L, Chen R P, Wang W W, et al. Novel Se microtube/spiro-MeOTAD heterojunction photodetector[J]. Acta Optica Sinica, 2022, 42(20): 2023002.
- [22] Veerappan C, Charbon E. A low dark count p-i-n diode based SPAD in CMOS technology[J]. IEEE Transactions on Electron Devices, 2016, 63(1): 65-71.

## Design and Verification of Single-Photon Avalanche Diode with High Gain at Low Overbias Voltage

Yi Rongqing, Wang Yang, Cao Zhixiang, Jin Xiangliang\*

*School of Physics and Electronics, Hunan Normal University, Changsha 410081, Hunan, China*

### Abstract

**Objective** Photoelectric detection plays an important role in various fields such as fluorescence microscopes, photodetectors, and medical three-dimensional imaging. With the emergence of photomultiplier tubes (PMTs), avalanche photodiodes (APDs), and other new photoelectric devices, the photoelectric detection effect is further strengthened. PMT achieves high sensitivity detection by photoelectron multiplication, but it features expensiveness, fragility, large size, and high pressure operation, which makes it have limited practical applications. Meanwhile, APDs based on the avalanche effect can generate avalanche current amplification under light excitation, but it is limited by gain, volume, process compatibility, and other factors in practical applications. Single-photon avalanche diode (SPAD) has been applied to various fields such as robotic radar detection, target tracking, and autonomous driving due to its low power consumption, high sensitivity, and low noise characteristics. Most of the SPADs proposed in recent years have high photon detection probability (PDP) under high overbias voltage or enlarge the multiplication region to achieve higher detection probability, but this will affect the junction capacitance and then the time jitter of the device. Thus, we design a SPAD device compatible with most of the processes, which can achieve high PDP at low overbias voltage and has a small dark count rate (DCR).

**Methods** The basic working mechanism of SPAD is characterized by applying technology-computer-aided-design (TCAD) software. Silvaco TCAD software is employed to simulate the device structure and obtain electrical characteristic results from the Atlas Simulator. The Selberherr model (impact ionization model) built into TCAD software is adopted for analyzing the operating mechanism, and the Newton iteration method is for numerical calculation. Then, a SPAD device with  $\text{N}^+/\text{P}$ -well is designed based on a 180 nm standard bipolar CMOS-DMOS (BCD) process, and the device performance is tested by qE-IPCE-K6517B UV detector photoelectric response system and semiconductor analyzer. Additionally, based on the Cadence circuit simulation platform, VerilogA programming language and circuit combined hybrid model are built to simulate SPAD quenching and  $I$ - $V$  curve, which provides guidance for SPAD design in the future.

**Results and Discussions** Simulation results show that the  $\text{N}^+/\text{P}$ -well structure has a large electric field and current density in the avalanche multiplication region. The breakdown voltage of the device is about 12.8 V, and photo-generated

carriers in the depletion region collide with lattice atoms to create new electron-hole pairs. This chain reaction makes the number of charge carriers in the depletion layer increase in an avalanche manner, and the current flowing through the PN junction rises sharply. Breakdown voltage testing of the flow sheet device indicates that the photocurrent in the linear region of the SPAD can reach the sub-microamperage level. The test results show that the device's PDP can reach 42.7% under the overbias voltage of 1 V, peak wavelength is 560 nm, and DCR is 11.5 Hz/ $\mu\text{m}^2$ . The built model is verified to be consistent with the measured principle of the device, and an avalanche pulse can be generated when a photon arrives and is passively quenched by a quench resistor. The matching results of light and dark currents can well fit the measured  $I$ - $V$  characteristics of SPAD.

**Conclusions** A SPAD device with high PDP is designed based on a 180 nm standard BCD process. The device has good spectral responses in the range of 440–740 nm. An  $\text{N}^+$ /P-well with a radius of 10  $\mu\text{m}$  is adopted to form a PN junction as the sensing region, and a protective ring that effectively prevents edge breakdown is formed by the N-well. The basic working mechanism of SPAD is characterized by applying TCAD software. The actual electrical parameters of the device are also obtained by the established test platform. The test results show that more than 30% PDP can be achieved in the wavelength range of 480–660 nm at an overbias voltage of 1 V. At 560 nm, the peak PDP is 42.7% and the DCR is 11.5 Hz/ $\mu\text{m}^2$ . Finally, the VerilogA hybrid model verifies the good agreement between the simulated and measured results.

**Key words** single photon avalanche diodes; photon detection probability; dark count rate; spectral response; VerilogA model